

PCT

世界知的所有権機関
国際事務局

特許協力条約に基づいて公開された国際出願

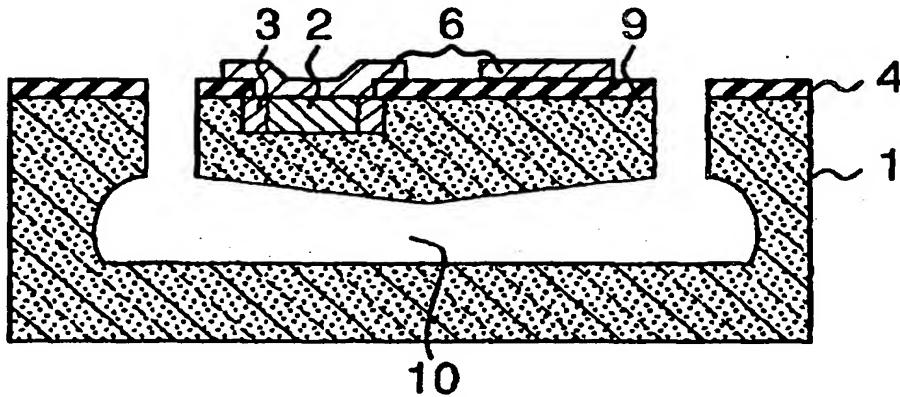


839

(51) 国際特許分類6 H01L 29/84, G01L 9/04, G01P 15/12, 15/125	A1	(11) 国際公開番号 WO00/42666
		(43) 国際公開日 2000年7月20日(20.07.00)
(21) 国際出願番号 PCT/JP99/00078	(81) 指定国 JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)	
(22) 国際出願日 1999年1月13日(13.01.99)	添付公開書類 国際調査報告書	
(71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP)		
(72) 発明者 ; および		
(75) 発明者／出願人 (米国についてのみ) 大路 浩(OHJI, Hiroshi)[JP/JP] 堤 和彦(TSUTSUMI, Kazuhiko)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)		
フレンチ、パトリック・ジェイ (FRENCH, Patrick J.)[IE/NL] 2625 カーエス、デルフト、クートラーン40番 Delft, (NL)		
(74) 代理人 弁理士 青山 審, 外(AOYAMA, Tamotsu et al.) 〒540-0001 大阪府大阪市中央区城見1丁目3番7号 IMPビル 青山特許事務所 Osaka, (JP)		

(54) Title: INERTIA FORCE SENSOR AND METHOD FOR PRODUCING INERTIA FORCE SENSOR

(54) 発明の名称 惯性力センサ及び慣性力センサの製造方法



(57) Abstract

An inertia force sensor comprising a mass body (11) displaced when a force is applied to the mass body (11), at least one holding beam (12) holding the mass body (11), and a fixing section (13) fixing one end of the holding beam (12) so as to sensing the inertia force acting on the mass body (11) based on the displacement of the mass body (11), characterized in that the mass body (11) has a hollow structure made by removing the inside of a silicon substrate (1) by one process of etching, and the fixing section (13) is at least a part of the main body of the silicon substrate (1). Since the inertia force sensor is made of single crystal silicon, the mechanical characteristics and reliability are greatly improved.

(57)要約

力が加えられたときに変位する質量体(11)と、該質量体(11)を保持する少なくとも1本の保持梁(12)と、該保持梁(12)の一端を固定する固定部(13)とを備えていて、上記質量体(11)の変位に基づいて該質量体(11)に作用する慣性力を検出するようになっている慣性力センサであって、質量体(11)が、シリコン基板(1)の内部が1工程内のエッティングにより除去されてなる中空構造体(9)であり、固定部(13)が、シリコン基板本体部の少なくとも一部であることを特徴とする。該慣性力センサは単結晶シリコンで形成されているので、その機械的特性及び信頼性が大幅に高められている。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	DM ドミニカ	KZ カザフスタン	RU ロシア
AG アンティグア・バーブーダ	DZ アルジェリア	LC セントルシア	SD スーダン
AL アルバニア	EE エストニア	LI リヒテンシュタイン	SE スウェーデン
AM アルメニア	ES スペイン	LK スリ・ランカ	SG シンガポール
AT オーストリア	FI フィンランド	LR リベリア	SI スロヴェニア
AU オーストラリア	FR フランス	LS レソト	SK スロヴァキア
AZ アゼルバイジャン	GA ガボン	LT リトアニア	SL シエラ・レオネ
BA ボスニア・ヘルツェゴビナ	GB 英国	LU ルクセンブルグ	SN セネガル
BB バルバドス	GD グレナダ	LV ラトヴィア	SZ スウェーデン
BE ベルギー	GE グルジア	MA モロッコ	TD チャード
BF ブルキナ・ファソ	GH ガーナ	MC モナコ	TG トーゴー
BG ブルガリア	GM ガンビア	MD モルドヴァ	TJ タジキスタン
BJ ベナン	GN ギニア	MG マダガスカル	TM トルクメニスタン
BR ブラジル	GR ギリシャ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BY ベラルーシ	GW ギニア・ビサオ	共和国	TT トリニダッド・トバゴ
CA カナダ	HR クロアチア	ML マリ	TZ タンザニア
CF 中央アフリカ	HU ハンガリー	MN モンゴル	UA ウクライナ
CG コンゴー	ID インドネシア	MR モーリタニア	UG ウガンダ
CH スイス	IE アイルランド	MW マラウイ	US 米国
CI コートジボアール	IL イスラエル	MX メキシコ	UZ ウズベキスタン
CM カメルーン	IN インド	MZ モザンビーク	VN ベトナム
CN 中国	IS アイスランド	NE ニジェール	YU ユーロースラヴィア
CR コスタ・リカ	IT イタリア	NL オランダ	ZA 南アフリカ共和国
CU キューバ	JP 日本	NO ノルウェー	ZW ジンバブエ
CY キプロス	KE ケニア	NZ ニュージーランド	
CZ チェコ	KG キルギスタン	PL ポーランド	
DE ドイツ	KP 北朝鮮	PT ポルトガル	
DK デンマーク	KR 韓国	RO ルーマニア	

明細書

慣性力センサ及び慣性力センサの製造方法

5 技術分野

本発明は、加速度や角速度等によって惹起される慣性力を計測するための慣性力センサ及びその製造方法に関するものである。より詳しくは、慣性力を受ける可動質量体と該可動質量体を保持する少なくとも1本の梁とを備えていて、可動質量体に生じる慣性力の変化によって惹起される梁の撓みを検出し、この撓み量に基づいて慣性力を測定するようにした慣性力センサ及びその製造方法に関するものである。

10 背景技術

可動質量体と、一端が該可動質量体に取りつけられ他端が固定部に取りつけられた梁とを備えていて、可動質量体に加わる慣性力によって梁に惹起される撓み（歪み）を検出し、該撓み量に基づいて慣性力を検出するようにした慣性力センサはよく知られている。なお、固定部は該慣性力センサが搭載される何らかの物体（例えば、自動車等）に固定される。かかる慣性力センサにおいては、一般に、梁の表面にピエゾ抵抗が設けられ、梁に惹起された撓みに起因してピエゾ抵抗に歪みが生じ該歪みによってピエゾ抵抗の抵抗値が変化する現象を利用して、該抵抗値に基づいて梁の撓み量ひいては可動質量体に生じた慣性力を検出するようしている。そして、かかる慣性力センサによって検出される慣性力は、該慣性力センサが搭載されている物体に生じた加速度、角速度等に比例することから、慣性力センサは、加速度センサ、角速度センサ等として、従来より自動車の車体制御装置あるいは安全装置等に広く利用されている。

そして、かかる慣性力センサの基部をなす、可動質量体と梁と固定部とを含む構造体は、一般にシリコン基板に加工を施してなるシリコンデバイスで構成されている。以下、かかる慣性力センサの基部として用いられている従来のシリコンデバイスないしはその製造方法を説明する。

図17A～図17Fは、可動部（可動質量体）を有するデバイスをシリコン基板上に作製する場合の従来の製造工程図である。この製造工程においては、まず図17Aに示すように、平板状のシリコン基板70を準備する。次に、図17Bに示すように、シリコン基板70の上に、犠牲層となる第1酸化膜71をCVD等により形成し、続いてその上にシードレイヤーとなる第1ポリシリコン膜72を低圧CVD等により成膜する。この後、図17Cに示すように、第1ポリシリコン膜72の上に、構造体となる第2ポリシリコン膜73をエピタキシャル反応炉を用いて形成する。そして、所望の厚みの第2ポリシリコン73膜が得られた後、図17Dに示すように、第2ポリシリコン膜73の上に、CVD等により第2酸化膜74を最表層として形成し、この後所望の構造体の形状が得られるよう第2酸化膜74に対してパターニングを施す。このパターニングが施された第2酸化膜74は、その下の構造体となる第1及び第2の両ポリシリコン膜72、73をエッティングするためのマスクとなる。次に、図17Eに示すように、第1ポリシリコン膜72及び第2ポリシリコン膜73に対して、反応性イオンエッティング等により第1酸化膜71に到達するまでエッティングを施す。さらに、図17Fに示すように、フッ酸等を用いて第1ポリシリコン膜72の下側に位置する第1酸化膜71の一部を除去する。これにより、実質的に第1ポリシリコン膜72及び第2ポリシリコン膜73によって形成された可動部が得られる。

図18A～図18Fは、例えば、1997年9月に米国テキサス州オースチンで発行された「ミクロ加工及びミクロの製造プロセス技術IIIのSPIE誌」の第3223巻の189～197頁（"Proceedings SPIE Micromachining and Microfabrication Process Technology III", Volume 3223, Austin, Texas, USA, September (1997), page 189-197）に開示されている従来のシリコンデバイスの製造工程を示す図である。このシリコンデバイスの製造においては、まず図18Aに示すように、平板状のn型シリコン基板75を準備する。そして、図18Bに示すように、シリコン基板75の表面に窒化シリコン膜76を形成する。続いて、図18Cに示すように、写真製版により窒化シリコン膜76にパターニングを施してパターン77を形成する。次に、図18Dに示すように、KOHを用いて、シリコン基板75に逆三角形形状のビット78を形成する。さらに、

KOHによるエッティングのマスクとして用いた窒化シリコン膜76を除去し、図18Eに示すようなピット78を備えたシリコン基板75を得る。この後、図18Fに示すように、シリコン基板75をフッ酸水溶液に浸漬しつつ、シリコン基板75にこれが陽極になるように電圧を印加し、さらにシリコン基板75に光を照射して基板深さ方向にエッティングを施し、シリコン基板75内に溝部80を形成する。

ところで、このような従来のシリコンデバイスを用いた慣性力センサにおいては、可動部である中空構造体が多結晶シリコンで構成されている関係上、単結晶シリコンで形成されているものに比べてその機械的特性及び信頼性が劣るといった問題があった。また、製造上の理由により、可動部とその下の基板との間の空間を十分には大きくすることができず、可動部と基板とが干渉し合うことがあるといった問題があった。さらに、製造工程が複雑であるといった問題があった。このため、信頼性の高い慣性力センサを安価に得ることができないという問題があった。

また、シリコン基板表面又はシリコン基板上にエッティング開始パターンを形成した上で、シリコン基板をフッ素イオンを含む溶液に浸漬してシリコン基板が陽極になるように電圧を印加し、基板深さ方向にエッティングするといった手法により片持ち梁を作製する場合、固定部と片持ち梁との境界部に電流が集中し、エッティング開始パターンと同じ形状の構造体を作製することができないという問題があった。さらに、このようなエッティング方法では、大きな面積のものにはエッティングを施すことができないという問題があった。

発明の開示

本発明は、上記従来の問題を解決するためになされたものであって、1工程で25単結晶シリコンで形成された中空構造体を作製することができ、中空構造体と基板との間の距離を十分に大きくすることができる信頼性の高い安価な慣性力センサ及びその製造方法を提供することを目的とする。さらには、所期のエッティング開始パターンと同じ形状の構造体を備えた信頼性の高い慣性力センサ及びその製造方法を提供することをも目的とする。

上記の目的を達するためになされた本発明の1つの態様に係る慣性力センサは、力が加えられたときに変位する質量体と、該質量体を保持する少なくとも1本の保持梁と、該保持梁の一端を固定する固定部とを備えていて、質量体の変位に基づいて該質量体に作用する慣性力を検出するようになっている慣性力センサであって、質量体が、シリコン基板の内部がエッティングにより除去されてなる中空構造体であり、固定部が、シリコン基板本体部の少なくとも一部であることを特徴とするものである。

この慣性力センサにおいては、中空構造体である質量体と、これを支える保持梁とを単結晶シリコンを用いて1工程で作製することができる。この場合、主たる加工法が湿式のエッティングであるので、装置が安価であり、かつ一度に複数のシリコン基板の加工を行うことができる。このため、慣性力センサの信頼性が高められ、かつ安価となる。

また、質量体及び保持梁の高さをエッティング時間で制御することができ、保持梁の剛性をマスクを変えることなく調節することができるので、感度の異なる慣性力センサを同一マスクを用いて作製することができる。さらに、中空構造体の下部の中空部を大きくすることができるので、構造体の基板への吸着現象が起こらない。このため、製造時の歩留まりが大幅に向上する。。

上記慣性力センサにおいては、質量体に作用する慣性力を、質量体の変位によって惹起される保持梁の撓みに基づいて検出することができる。この場合、保持梁の撓みを検出するためのピエゾ抵抗体の抵抗値の変化を測定する測定回路が簡単であるので、安価に慣性力センサを得ることができる。また製造工程が簡素化されているため、歩留まりが高く、信頼性の高い慣性力センサを得ることができる。

上記慣性力センサにおいて、質量体に対してシリコン基板表面と平行な方向に作用する慣性力を検出する場合は、質量体によって支持された第1片持ち梁と、シリコン基板の固定部によって支持された第2片持ち梁との間の容量（例えば、静電容量、電気容量）に基づいて慣性力を検出するようにしてもよい。この場合、質量体の基板面内の変位を容量の変化として検出するので、感度の優れた慣性力センサを得ることができる。

また、上記慣性力センサにおいて、質量体に対してシリコン基板表面と垂直な方向に作用する慣性力を検出する場合は、質量体と、シリコン基板に接合されたもう1つの基板の表面に設けられた対向電極との間の容量に基づいて慣性力を検出するようにしてもよい。この場合、質量体の基板面内と垂直な変位を容量（例えば、静電容量、電気容量）の変化として検出するので、感度の優れた慣性力センサを得ることができる。
5

さらに、上記慣性力センサにおいては、固定部にエッティングホールが設けられているのが好ましい。このようにすれば、エッティング開始パターンと同じ形状の中空構造体とこれに続く固定部とを作製することができるので、信頼性の高い慣性力センサを得ることができる。
10

また、上記慣性力センサにおいては、保持梁の撓みを、保持梁の撓み方向にみて保持梁の少なくとも一端側に配置されたピエゾ抵抗体の抵抗値に基づいて検出するようにしてもよい。このようにすれば、保持梁の撓みを保持梁に形成したピエゾ抵抗体により検出するので、読み出し回路が簡素化され、安価なセンサを得ることができる。さらに、ピエゾ抵抗体を保持梁の両端側に配置することにより作動型の慣性力センサとして慣性力を検出することができ、温度依存性を差し引くことにより、感度を大幅に向上させることができる。
15

本発明のもう1つの態様にかかる慣性力センサの製造方法は、力が加えられたときに変位する質量体と、該質量体を保持する少なくとも1本の梁と、該梁の1端を固定する固定部とを備えていて、質量体の変位に基づいて該質量体に作用する慣性力を検出するようになっている慣性力センサの製造方法であって、(i)シリコン基板表面又はシリコン基板上にエッティング開始パターンを形成するエッティング開始パターン形成工程と、(ii)シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基板にエッティング施し、エッティング開始パターンからシリコン基板深さ方向に延びるエッティング部を形成する第1エッティング工程と、(iii)エッティング部が所定の深さに到達した後、シリコン基板内に流れる電流を増加させることによりシリコン基板のエッティングを促進して、上記深さより深い部位で隣り合うエッティング部同士を連通させ、シリコン基板の一部からなる
20
25

中空構造体を形成する第2エッティング工程とを含んでいて、(iv) 中空構造体を質量体とし、シリコン基板本体部の少なくとも一部を固定部とするようにしたことを特徴とするものである。

この慣性力センサの製造方法においては、単結晶シリコンで構成された中空構造体である慣性力を受ける質量体と、これを支える保持梁とを1工程で作製することができ、また主たる加工法が湿式のエッティングであるため装置が安価である。また、一度に複数のシリコン基板の加工を行うことができるので、信頼性の高い慣性力センサを安価に得ることができる。また、質量体及び保持梁の高さをエッティング時間で制御することができるので、保持梁の剛性を、マスクを変えることなく調節することができる。したがって、感度の異なる慣性力センサを同一マスクを用いて作製することができる。また、中空構造体の下部の中空部を大きくすることができるので、構造体の基板への吸着現象が起こらない。このため、製造の歩留まりが大幅に向上する。

上記慣性力センサの製造方法においては、エッティング開始パターン形成工程で、シリコン基板の固定部が形成されるべき部位にエッティングホールを形成するのが好ましい。このようにすれば、エッティング開始パターンと同じ形状の中空構造体とこれに続く固定部とを作製することができるので、信頼性の高い慣性力センサを得ることができる。

また、上記慣性力センサの製造方法においては、エッティング開始パターン形成工程で、シリコン基板材料をブロック状に除去すべき部分を囲む連続したエッティング開始パターンを形成し、第2エッティング工程で、上記の除去すべき部分をエッティングによりシリコン基板本体部から除去するようにしてもよい。このようにすれば、任意の領域のシリコンを任意量除去することができるので、慣性力が印加されたとき、これに伴う質量体、及び保持梁の変位距離の大きくすることができ、慣性力センサの感度を高めることができ、かつ慣性力センサの設計における自由度が大きくなる。

図面の簡単な説明

図1A～図1Jは、それぞれ、シリコン基板ないしは慣性力センサ中間体の立

面断面図であって、本発明の実施の形態 1 に係る慣性力センサの製造工程を示している。

図 2 は、本発明の実施の形態 1 に係る慣性力センサの斜視図である。

図 3 は、本発明の実施の形態 1 に係る慣性力センサの製造工程において、シリコン基板にエッティングを施す際に用いられるエッティング装置の立面断面図である。

図 4 A 及び図 4 B は、それぞれ、本発明の実施の形態 1 に係る慣性力センサの製造工程において、シリコン基板にエッティングを施す際に用いられるさらなるエッティング装置の立面断面図である。

図 5 は、本発明の実施の形態 1 に係る慣性力センサの片持ち梁と固定部との境界部を示す斜視図である。

図 6 A～図 6 J は、それぞれ、シリコン基板ないしは慣性力センサ中間体の立面断面図であって、本発明の実施の形態 3 に係る慣性力センサの製造工程を示している。

図 7 は、本発明の実施の形態 3 に係る慣性力センサの製造工程において、シリコン基板にエッティングを施す際に用いられるエッティング装置の立面断面図である。

図 8 は、本発明の実施の形態 3 に係る慣性力センサの製造工程において、シリコン基板にエッティングを施す際に用いられるもう 1 つのエッティング装置の立面断面図である。

図 9 は、本発明の実施の形態 4 に係る慣性力センサの片持ち梁と固定部との境界部を示す斜視図である。

図 10 は、本発明の実施の形態 5 に係る慣性力センサの片持ち梁と固定部の境界部を示す斜視図である。

図 11 は、本発明の実施の形態 6 に係る慣性力センサの片持ち梁と固定部の境界部を示す斜視図である。

図 12 は、本発明の実施の形態 7 に係る慣性力センサの製造工程におけるエッティング開始パターンを示す平面図である。

図 13 A～図 13 G は、それぞれ、シリコン基板ないしは慣性力センサ中間体の立面断面図であって、本発明の実施の形態 8 に係る慣性力センサの製造工程を示している。

図14は、本発明の実施の形態8に係る慣性力センサの斜視図である。

図15A～図15Fは、それぞれ、シリコン基板ないしは慣性力センサ中間体の立面断面図であって、本発明の実施の形態9に係る慣性力センサの製造工程を示している。

図16A～図16Dは、それぞれ、シリコン基板ないしは慣性力センサ中間体の立面断面図であって、本発明の実施の形態9に係る慣性力センサの製造工程を示している。

図17A～図17Fは、それぞれ、シリコン基板ないしは製造途上にあるシリコンデバイスの立面断面図であって、従来から用いられている中空構造のシリコンデバイスの製造工程を示している。

図18A～図18Fは、それぞれ、シリコン基板ないしは製造途上にあるシリコンデバイスの立面断面図であって、シリコン基板上に溝を形成する際の従来の溝部形成工程を示している。

15 発明を実施するための最良の形態

以下、添付の図面を参照しつつ、本発明の実施の形態を具体的に説明する。なお、添付の各図面において、共通する部材ないしは構成要素には同一番号が付されている。また、この明細書中において「慣性力センサ中間体」とは、慣性力センサの製造工程において原材料であるシリコン基板に加工が行われたものであつて、まだ慣性力センサとして完成されていない状態のものを意味する。

実施の形態1

図1A～図1Jは、本発明の実施の形態1に係る慣性力センサの製造工程を示している。以下、これらの図を参照しつつ、実施の形態1に係る慣性力センサないしはその製造方法を説明する。

25 この慣性力センサの製造工程においては、まず図1Aに示すように、厚さ約 $400\mu\text{m}$ のn型シリコン基板1を準備する。そして、図1Bに示すように、シリコン基板1の表面近傍部にピエゾ抵抗体2を形成する。このピエゾ抵抗体2は、シリコン基板1のピエゾ抵抗体2となるべき領域に、ボロンを加速電圧150KeV、ドーズ量 $8 \times 10^{13}/\text{cm}^2$ で打ち込むことにより形成する。続いて、

図1Cに示すように、ピエゾ抵抗体2と電気配線との電気的導通を取るための高濃度ボロン領域3を形成する。この高濃度ボロン領域3は、先に形成したピエゾ抵抗体2の両端に、ボロンのイオンを加速電圧150KeV、ドーズ量4.8
5 $\times 10^{15}/\text{cm}^2$ で打ち込むことにより形成する。さらに、アニールを980°Cで2時間施す。

次に、図1Dに示すように、シリコン基板1とピエゾ抵抗体2と高濃度ボロン領域3の上に、例えば厚さ約0.1μmの窒化シリコン膜4をCVD法等により形成する。続いて、図1Eに示すように、先に形成したピエゾ抵抗体2及び高濃度ボロン領域3を覆っている窒化シリコン膜4をプラズマエッチング法により除去
10 し、電気的導通を得るためのコンタクトホール5を形成する。さらに、慣性力センサ中間体（シリコン基板1）にクロムと金とを続けて蒸着した後、これを湿式エッチング液に浸漬し、先に窒化シリコン膜4を除去して形成したコンタクトホール5の周囲をなだらかにして、高濃度ボロン領域3とクロムー金との電気的導通性を高める。

15 そして、図1Fに示すように、再びクロムー金を慣性力中間体（シリコン基板1）の全面に蒸着した上で、写真製版により配線パターン6を形成する。この後、図1Gに示すように、先に形成した窒化シリコン膜4に対して写真製版等によりパターンニングを施し、主たるエッチングの前に行う初期エッチングのためのマスク7を作製する。次に、図1Hに示すように、リアクティブイオンエッチングにより初期エッチングを施し、深さ約3μmのエッチング開始パターン8を形成する。さらに、シリコン基板1（慣性力センサ中間体）を5%のフッ酸水溶液に浸漬し、シリコン基板1が陽極となるようにして、該シリコン基板1と対向電極との間に約3Vの電圧を印加する。このとき、シリコン基板1の背面に発光強度を任意に変えることができる150Wのハロゲンランプを用いて光を照射し、シリコン基板1の深さ方向にエッチングを施す。その際、シリコン基板1の電流密度
20 が32mA/cm²となるようにハロゲンランプの光の強度を調節する。なお、一般に知られているとおり、この光の強度とシリコン基板1内の電流密度との間には、前者の増減に伴って後者が一義的に増減するといった関数関係が存在する。かくして、図1Iに示すように、エッチング開始パターン8の下側に形成された

エッチング部 8' (開口部、溝部) がシリコン基板 1 の深さ方向に延びる。そして、エッチング部 8' が所望の深さに到達した後、ハロゲンランプの光の強度を強めることにより、シリコン基板 1 内の電流密度を 60 mA/cm^2 に高め、隣り合うエッチング面 (エッチング部の側壁) が前工程で形成した構造体の下部でつながる (隣り合うエッチング部同士が連通する) ように、約 10 分間エッチングを施す。これにより、図 1 J に示すように、シリコン基板 1 の一部からなる単結晶中空構造体 9 (可動質量体) が作製されるとともに、この中空構造体 9 の下に中空部 10 が形成される。

図 2 は、図 1 A～図 1 J に示す製造工程により製造された慣性力センサの斜視図である。図 2 に示すように、この慣性力センサは、中空構造質量体 11 (可動質量体) と、質量体 11 を保持する片持ち梁 12 と、片持ち梁 12 を基板に固定する固定部 13 を備えている。そして、この慣性力センサにおいて、質量体 11 に慣性力が働くと、これを保持している片持ち梁 12 が撓み、その上に形成されているピエゾ抵抗体 (図示せず) の抵抗値が変化する。このため、ピエゾ抵抗体の抵抗値から、片持ち梁 12 の撓み量、ひいては質量体 11 に加わった慣性力を測定することができる。

この実施の形態 1 に係る慣性力センサの製造工程において、中空部 10 の深さは、前記の 60 mA/cm^2 で行ったエッチングの実行時間を調節することにより任意の値とすることができます。ここでエッチャントとして用いたフッ酸水溶液の濃度は、1 % 以上かつ 20 % 以下の範囲内に設定するのが好ましい。フッ酸水溶液の濃度が 1 % 未満ではエレクトロポリッシングが起こり、また 20 % を超えると滑らかなエッチング面が得られず、所望のデバイス形状を得ることが困難となるからである。また、印加電圧は 10 V 以下に設定するのが望ましい。10 V を超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッチング面を得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、ここでいう印加電圧は、定電圧源から出力される電圧ではなく、実際にシリコン基板 1 に印加されている電圧を意味する。さらに、n 型シリコン基板 1 のシート抵抗は $0.1 \Omega \cdot \text{cm}$ 以上かつ $50 \Omega \cdot \text{cm}$ 以下の範囲内に設定するのが好ましい。n 型シリコン基板 1 のシート抵抗が $0.1 \Omega \cdot \text{cm}$

より低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、 $50 \Omega \cdot \text{cm}$ を超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。また、初期エッティングの深さは、それに引き続き行われる主たるエッティングに影響を与えない。但し、初期エッティングを行わない場合は、初期エッティングを行った場合と比較して、作製される構造体の寸法精度が劣るので、構造体の精度が必要な場合は、初期エッティングを施すのが好ましい。さらに、シリコン基板1の初期の厚みは初期エッティング、またそれに引き続き行われる主たるエッティングに影響を与えない。なお、前記の製造工程では、中空構造体9を形成する際、ハロゲンランプの光の強度を変えることによりシリコン基板の電流密度を高めるようにしているが、印加電圧を変えることにより電流密度を高めるようにしても同様の効果が得られる。

この実施の形態1に係る製造方法により製造された慣性力センサ（シリコンデバイス）においては、中空構造体9が単結晶シリコンで形成されているので、該慣性力センサは機械的特性が優れた信頼性の高いものとなる。また、中空構造体9の下の中空部10を大きく形成することができるので、中空構造体9がその下の平板状基材に吸着しない。このため、歩留まりが大幅に向上升する。さらに、この慣性力センサの製造方法では、中空構造体である可動部の形状を1工程内で作製することができる。このため、製造工程が簡素化され、安価に慣性力センサを得ることができる。また、初期エッティングに用いたリアクティブイオンエッティングはシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッティング開始パターン8を作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体9も任意の形状を持たせるので、性能が優れた慣性力センサ構造が得られる。

図3は、本発明の実施の形態1に係る慣性力センサの製造工程において、シリコン基板内に中空構造を形成する際に用いられるエッティング装置を示している。図3に示すように、このエッティング装置には、エッティングを施すべきn型シリコン基板1を保持するとともに該シリコン基板1との電気的導通を得るためのシリコン基板保持部14が設けられている。このシリコン基板保持部14は、例えば銅で形成される。さらに、このエッティング装置には、シリコン基板保持部14の

内側にエッチャント 17 が漏れないようにするための耐薬品性に優れたオーリング 15 と、シリコン基板 1 内に電子正孔対を生成させるための光源 16 と、電流計 18 と、定圧電源 19 と、例えば白金等の貴金属からなる対向電極 20 とが設けられている。また、このエッティング装置には、例えばテフロン等からなりエッチャント 17 を収容する容器 21 と、シリコン基板保持部 14 をエッチャント 17 から保護するための外枠 22 とが設けられている。なお、外枠 22 は、例えばテフロン等で形成される。

このエッティング装置においては、エッチャント 17 に表面活性剤等を添加すれば、エッティング中に発生する水素がシリコン基板 1 の表面から離脱しやすくなり、シリコン基板 1 内でのエッティングの均一性が向上する。また、シリコン基板 1 の裏側にイオンを打ち込み、さらにアルミ等を例えばスパッタ装置を用いて成膜して、シリコン基板保持部 14 とシリコン基板 1 との接触抵抗を低下させれば、エッティングが安定しシリコン基板 1 内でのエッティングが均一化され、信頼性の高い慣性力センサが得られる。さらに、シリコン基板保持部 14 とシリコン基板 1 との間に銀粒子を含んだ接着剤を用いれば、接触抵抗をさらに低下させることができ、上記効果を高めることができる。

図 4 A は、本発明の実施の形態 1 に係る慣性力センサの製造工程において、シリコン基板内に中空構造を形成する際に用いられるもう 1 つのエッティング装置を示している。図 3 に示すエッティング装置では、シリコン基板 1 のエッティングが施されるべき広がり面が下方に向けられその下側のエッチャント 17 によってエッティングが施される一方、シリコン基板 1 の上方に光源 16 が配置された構造となっている。これに対して、図 4 A に示すエッティング装置では、シリコン基板 1 のエッティングが施されるべき広がり面が上方に向けられその上側のエッチャント 17 によってエッティングが施される一方、シリコン基板 1 の下方に光源 16 が配置された構造となっている。図 4 A に示すエッティング装置においては、エッティング中に、シリコン基板 1 のエッティングが施されている広がり面付近で発生する気泡は、その浮力によって上方すなわちシリコン基板表面から離脱する方向への移動が助勢される。このため、気泡がシリコン基板 1 から非常に離脱しやすくなり、これによりシリコン基板 1 内でのエッティングの均一性が一層向上する。

また、図4Bに示すように、図4Aに示すエッティング装置の構造において、さらにシリコン基板1と光源16との間にレンズ65を配置してもよい。このよう にすれば、シリコン基板1内での光強度を均一化することができるので、シリコ ン基板面内に形成される構造体も均一化され、信頼性の高い慣性力センサを得る ことができる。

5

図5は、片持ち梁12と、これをシリコン基板1(本体部)に固定する固定部 13との境界部を示す図である。図5に示すように、質量体を支える梁12と該 梁12をシリコン基板1に固定する固定部13との境界部において、固定部13 にエッティングホール23を設けると、余分な正孔が前記エッティングホール23で 10 消費されるので、固定部13と梁12との境界部において過剰なエッティングが起 こらず、信頼性の高い固定端を得ることができる。

10

実施の形態2

15

以下、実施の形態2に係るシリコンデバイスの製造方法を説明するが、この実 施の形態2に係る慣性力センサの製造方法は、図1A～図1Jに示す実施の形態 1 に係る慣性力センサの製造方法と多くの共通点をもつ。そして、図1A～図1J は実施の形態2についても当てはまる。そこで、以下では、図1A～図1Jを 参照しつつ説明する。

15

実施の形態2に係る慣性力センサの製造方法においては、図1A～図1Hに示 すように、実施の形態1に係る慣性力センサの製造方法の場合と同様の手法で、 20 n型シリコン基板1に、ピエゾ抵抗体2と、高濃度ボロン領域3と、窒化シリコ ン膜4と、コンタクトホール5と、配線パターン6と、マスク7と、エッティング 開始パターン8とが作製ないしは形成される。

20

次に、シリコン基板1(慣性力センサ中間体)を5%のアンモニアフルオライ ド水溶液に浸漬し、シリコン基板1が陽極となるようにして、該シリコン基板1 25 と対向電極との間に約3Vの電圧を印加する。このとき、シリコン基板1の背面 に発光強度を任意に変えることができる150Wのハロゲンランプを用いて光を 照射し、シリコン基板1の深さ方向にエッティングを施す。その際、シリコン基板 1の電流密度が32mA/cm²となるようにハロゲンランプの光の強度を調節 する。かくして、図1Iに示すように、エッティング開始パターン8の下側に形成

されたエッティング部8'（開口部、溝部）がシリコン基板1の深さ方向に延びる。この後、エッティングにより形成されたエッティング部8'が所望の深さに到達した後、ハロゲンランプの光の強度を強めることにより、シリコン基板1内の電流密度を60mA/cm²に高め、隣り合うエッティング面（エッティング部の側壁）が前工程で形成した構造体の下部でつながる（隣り合うエッティング部同士が連通する）ように、約10分間エッティングを施す。これにより、図1Jに示すように、シリコン基板1の一部からなる単結晶中空構造体9が作製されるとともに、この中空構造体9の下に中空部10が形成される。

この製造工程において、中空部10の深さは、前記の60mA/cm²で行ったエッティングの実施時間を調節することにより任意の深さとすることができます。

ここで、エッチャントとして用いたアンモニアフルオライド水溶液の濃度は、1%以上かつ20%以下の範囲内に設定するのが好ましい。アンモニアフルオライド水溶液の濃度が1%未満ではエレクトロポリッシングが起こり、また20%を超えると滑らかなエッティング面が得られず、所望のデバイス形状を得ることが困難となるからである。また、印加電圧は10V以下に設定するのが望ましい。

10Vを超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッティング面を得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、定電圧源から出力される電圧ではなく、実際にシリコン基板1に印加されている電圧を意味する。さらに、n型シリコン基板1のシート抵抗は、0.1Ω·cm以上かつ50Ω·cm以下の範囲内に設定するのが好ましい。n型シリコン基板のシート抵抗が0.1Ω·cmより低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、また50Ω·cmを超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。また、初期エッティングの手法及び深さは、それに引き続き行われる主たるエッティングに影響を与えない。但し、初期エッティングを行わない場合は、初期エッティングを行った場合と比較して、作製される構造体の寸法精度が劣るので、構造体の寸法精度が必要な場合は、初期エッティングを施すのが好ましい。さらに、シリコン基板の初期の厚みは初期エッティング、またそれに引き続き行われる主たるエッティングに影

響を与えない。なお、中空構造を作製するためにシリコン基板1の電流密度を高める際に、印加電圧を高めることによって電流密度を変化させても同様の効果が得られる。また、主たるエッティングは、図3、図4A又は図4Bに示すエッティング装置を用いて行うことができる。

この実施の形態2に係る製造方法により製造された慣性力センサ（シリコンデバイス）においては、中空構造体9が単結晶シリコンで形成されているので、該慣性力センサは機械的特性が優れた信頼性の高いものとなる。また、中空構造体9の下の中空部10を大きくすることができるので、中空構造体9がその下の平板状基材に吸着しない。このため、歩留まりが大幅に向上する。さらに、中空構造体である可動部の形状を1工程内で作製することができるので、製造工程が簡素化され、安価に慣性力センサを製造することができる。また、初期エッティングに用いたイオンビームエッティングはシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッティング開始パターンを作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体9も任意の形状を持たせることができ、性能が優れた慣性力センサ構造を得ることができる。

また、この製造工程では、エッチャントとしてアンモニアフルオライドの水溶液を用いているので、主たるエッティングを行う際に、シリコンをドープしたアルミ配線に損傷がほとんど生じない。これにより、従来からのCMOS半導体工程と調和させることができ、主たるエッティングを行う前に、慣性センサと同一の基板上に、ピエゾ抵抗の変化を読み取るための回路を容易に設けることができる。

なお、この実施の形態2においても、実施の形態1の場合と同様に、質量体11を支える梁12と該梁12をシリコン基板に固定する境界部において、固定部13にエッティングホール23を設ければ、余分な正孔がエッティングホール23で消費されるので、固定部13と梁12との境界部において過多にエッティングが起こらず、信頼性の高い固定端を得ることができる（図5参照）。

実施の形態3

図6A～図6Jは、本発明の実施の形態3に係る慣性力センサの製造工程を示している。以下、これらの図を参照しつつ、実施の形態3に係る慣性力センサな

いしはその製造方法を説明する。

この慣性力センサの製造工程においては、まず図6Aに示すように、厚さ約400μmのp型シリコン基板24を準備する。そして、図6Bに示すように、シリコン基板24の表面近傍部にピエゾ抵抗体25を形成する。このピエゾ抵抗体25は、シリコン基板24のピエゾ抵抗体25となるべき領域に、例えばn型材料である砒素を加速電圧150KeV、ドーズ量 $8 \times 10^{13} / \text{cm}^2$ で打ち込むことにより形成する。続いて、図6Cに示すように、ピエゾ抵抗体25と電気配線との電気的導通を取るための高濃度砒素領域26を形成する。この高濃度砒素領域26は、先に形成したピエゾ抵抗体25の両端に、砒素のイオンを加速電圧150KeV、ドーズ量 $4.8 \times 10^{15} / \text{cm}^2$ で打ち込むことにより形成する。さらに、アニールを980°Cで2時間施す。

次に、図6Dに示すように、シリコン基板24とピエゾ抵抗体25と高濃度砒素領域26の上に、例えば厚さ約0.1μmの窒化シリコン膜27をCVD法等により形成する。続いて、図6Eに示すように、先に形成したピエゾ抵抗体25及び高濃度砒素領域26を覆っている窒化シリコン膜27をプラズマエッティング法で除去し、電気的導通を得るためのコンタクトホール28を形成する。さらに、慣性力センサ中間体（シリコン基板24）にクロムと金とを続けて蒸着した後、これを湿式エッティング液に浸漬し、先に窒化シリコン膜27を除去して形成したコンタクトホール28の周囲をなだらかにして、高濃度砒素領域26とクロムー金との電気的導通を高める。

そして、図6Fに示すように、再びクロムー金を慣性力中間体（シリコン基板24）の全面に蒸着した上で、写真製版により配線パターン29を形成する。この後、図6Gに示すように、先に形成した窒化シリコン膜27に対して写真製版等によりパターニングを施し、主たるエッティングの前に行う初期エッティングのためのマスク30を作製する。次に、図6Hに示すように、リアクティブイオンエッティングにより初期エッティングを施し、深さ約3μmのエッティング開始パターン31を形成する。さらに、シリコン基板24（慣性力センサ中間体）を、5%のフッ酸と5%の水とを含み残部がジメチルホルムアミドである有機溶媒に浸漬し、シリコン基板24が陽極となるようにして、該シリコン基板24と対向電極

との間に約3Vの電圧を印加して、シリコン基板24の深さ方向にエッチングを施す。その際、シリコン基板24の電流密度が26mA/cm²となるように電源の電圧を調節する。

かくして、図6Iに示すように、エッチング開始パターン31の下側に形成されたエッチング部31'（開口部、溝部）がシリコン基板24の深さ方向に延びる。この後、エッチングにより形成されたエッチング部31'が所望の深さに到達した後、電源の印加電圧を高めることにより、シリコン基板24内の電流密度を40mA/cm²に高め、隣り合うエッチング面（エッチング部の側壁）が前工程で形成した構造体の下部でつながる（隣り合うエッチング部同士が連通する）ように、約10分間エッチングを施す。これにより、図6Jに示すように、シリコン基板24の一部からなる単結晶中空構造体32が作製されるとともに、この中空構造体32の下に中空部33が形成される。ここで、中空部33の深さは、前記の40mA/cm²で行ったエッチングの実施時間を調節することにより任意の値とすることができます。

なお、この実施の形態3においても、実施の形態1の場合と同様に、質量体11を支える梁12と該梁12をシリコン基板に固定する境界部において、固定部13にエッチングホール23を設ければ、余分な正孔がエッチングホール23で消費されるので、固定部13と梁12との境界部において過多にエッチングが起こらず、信頼性の高い固定端を得ることができる（図5参照）。

また、ここでエッチャントとして用いたフッ酸を含む有機溶媒の代わりに5%のアンモニアフルオライドを用いれば、配線に用いたクロム、金に代えて少量のシリコンをドープしたアルミニウムを用いることができ、従来からのCMOS半導体工程と調和させることができる。このため、主たるエッチングを行う前に、慣性センサと同一基板上に、ピエゾ抵抗の変化を読み取るための回路を容易に設けることができる。

この製造工程において、エッチャントとして用いたフッ酸の濃度は、1%以上かつ20%以下の範囲内に設定するのが好ましい。フッ酸の濃度が1%未満ではエレクトロポリッシングが起こり、また20%を超えると滑らかなエッチング面が得られず、所望のデバイス形状を得ることが困難となるからである。また、印

加電圧は 10 V 以下に設定するのが望ましい。10 V を超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッティング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、電源から出力された電圧ではなく、実際にシリコン基板 24 に印加されている電圧を意味する。さらに、p 型シリコン基板 24 のシート抵抗は 0.01 Ω · cm 以上かつ 500 Ω · cm 以下の範囲内に設定するのが好ましい。p 型シリコン基板 24 のシート抵抗が 0.01 Ω · cm より低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、また 500 Ω · cm を超える場合は微細なシリコンデバイスの形状を作製するのが困難となるからである。

この実施の形態 3 に係る製造方法により製造された慣性力センサ（シリコンデバイス）においては、中空構造体 32 が単結晶シリコンで形成されているので、該シリコンデバイスないしは慣性力センサは機械的特性が優れてた信頼性の高いものとなる。また、中空構造体 32 の下の中空部 33 を大きくすることができる 15 ので、中空構造体 32 がその下の平板状基材に吸着しない。このため、歩留まりが大幅に向かう。さらに、中空構造体 32 の形状を 1 工程内で作製することができる。このため、製造工程が簡素化され、安価に慣性力センサを製造することができる。また、初期エッティングに用いたリアクティブイオンエッティングはシリコン基板 24 の結晶方位の影響を受けないので、シリコン基板 24 の上に任意の 20 形状を有するエッティング開始パターン 31 を作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体 32 も任意の形状を持たせることができ、性能が優れた慣性力センサ構造を得ることができる。

図 7 は、本発明の実施の形態 3 に係る慣性力センサの製造工程において、主たるエッティングを行う際に用いられるエッティング装置を示しているが、このエッティング装置は、図 3 に示す実施の形態 1 に係るエッティング装置と多くの共通点を有する。したがって、以下では説明の重複を避けるため、図 3 に示すエッティング装置と異なる点についてのみ説明する。すなわち、図 7 に示すように、実施の形態 3 に係るエッティング装置では、実施の形態 1 のような光源 16（図 3 参照）は設けられていない。そして、エッチャント 34 の組成が実施の形態 1 の場合とは異

なる。また、シリコン基板 24 が p 型である点が実施の形態 1 の場合とは異なる。さらに、電源 19 が、シリコン基板 24 内の電流密度を調節するために変化させられる点が実施の形態 1 の場合とは異なる。図 7 に示すエッティング装置のその他の構成ないしは機能については、図 3 に示す実施の形態 1 に係るエッティング装置の場合と同様である。

このエッティング装置においては、エッチャント 34 に表面活性剤等を添加すると、エッティング中に発生する水素がシリコン基板表面から離脱しやすくなり、またエッティング面とエッチャントとの濡れ性が向上するので、シリコン基板 24 内でのエッティングの均一性が向上する。なお、ジメチルホルムアミドの代わりにアセトニトリルを用いても同様の効果が得られる。さらに、フッ酸の代わりにアンモニアフルオライドを用いても同様の効果が得られる。また、実施の形態 1 の場合と同様に、シリコン基板 24 の裏側にイオンを打ち込み、さらにアルミ等を例えばスパッタ装置を用いて成膜して、シリコン基板保持部 14 とシリコン基板 24 との接触抵抗を低下させれば、エッティングが安定しシリコン基板 24 内でのエッティングが均一化され、信頼性の高いシリコンデバイスが得られる。さらに、シリコン基板保持部 14 とシリコン基板 24 との間に銀粒子を含んだ接着剤を用いれば、接触抵抗をさらに低下させることができ、上記効果を高めることができる。

図 9 は、本発明の実施の形態 3 に係る慣性力センサの製造工程において、主たるエッティングを行う際に用いられるもう 1 つのエッティング装置を示している。図 7 に示すエッティング装置では、シリコン基板 24 のエッティングが施されるべき広がり面が下方に向かうその下側のエッチャント 34 によってエッティングが施される構造となっている。これに対して、図 8 に示すエッティング装置では、シリコン基板 24 のエッティングが施されるべき広がり面が上方に向かうその上側のエッチャント 34 によってエッティングが施される構造となっている。図 8 に示すエッティング装置においては、エッティング中に、シリコン基板 24 のエッティングが施されている広がり面付近で発生する気泡は、その浮力によって上方すなわちシリコン基板表面から離脱する方向への移動が助勢される。このため、気泡がシリコン基板 24 から非常に離脱しやすくなり、これによりシリコン基板 24 内での

エッティングの均一性が一層向上する。

このように、p型シリコン基板24を用いる場合は、主たるエッティングに必要な正孔がシリコン基板24内に多数存在するので、シリコン基板24の背面に光を照射して、電子ー正孔対を生成する必要がない。このため、光源を必要とせず、5 安価なエッティング装置を得ることができる。また、光の強度の不均一に起因する主たるエッティングの不均一性も排除できるので、信頼性の高いシリコンデバイスないしは慣性力センサを得ることができる。

実施の形態4

図9は、本発明の実施の形態4に係る慣性力センサの梁35と固定部36との境界部を示す図である。図9に示すように、この慣性力センサにおいて、固定部36に一辺 $2\mu\text{m}$ のエッティングホール37が形成されている。このエッティングホール37は、図9から明かなどおり、梁35の固定端から固定部36の内部にいくに従って、その密度が徐々に減らされている。この場合、梁35の固定端での電流密度の変化がより小さくなり、固定端における過剰なエッティングを防止することができる。このように、実施の形態4に係る慣性力センサでは、固定端において過剰なエッティングが生じていないので、その信頼性が大幅に高められる。

実施の形態5

図10は、本発明の実施の形態5に係る慣性力センサの梁と固定部（固定端）との境界部を示す図である。図10に示すように、この慣性力センサには、1本の片持ち梁38と、図1A～図1J（実施の形態1）に示す製造方法によりドープで形成された2つのピエゾ抵抗体39、40と、電気的導通を得るための配線パターン41とが設けられている。

この慣性力センサにおいては、片持ち梁38の両側にピエゾ抵抗体39、40が形成されている。かくして、質量体（図示せず）に慣性力が生じると片持ち梁38が撓むが、このとき矢印42の方向に片持ち梁38が撓むと、ピエゾ抵抗体39には圧縮応力が働き、ピエゾ抵抗40には引っ張り応力が働く。ここで、ピエゾ抵抗39の検出値とピエゾ抵抗40の検出値の差を用いると、片持ち梁38の片側のみにピエゾ抵抗を配置した場合と比較して、出力値が2倍になる。さらに、温度変化及び外乱に起因する出力が低減される（なくなる）ので、慣性力

センサの感度が向上するとともに信頼性が向上する。

実施の形態 6

図 1 1 は、本発明の実施の形態 6 に係る慣性力センサの梁と固定部（固定端）との境界部を示す図である。図 1 1 に示すように、この慣性力センサには、2 本の片持ち梁 4 3、4 4 と、図 1 A～図 1 J（実施の形態 1）に示す製造工程によりドープで形成された2つのピエゾ抵抗体 4 5、4 6 と、電気的導通を得るために配線パターン 4 1 とが設けられている。

この慣性力センサにおいては、2 本の片持ち梁 4 3、4 4 のそれぞれ片側にピエゾ抵抗体 4 5、4 6 が形成されている。かくして、質量体（図示せず）に慣性力が生じると片持ち梁 4 3、4 4 が撓むが、このとき矢印 4 7 の方向に片持ち梁 4 3、4 4 が撓むと、ピエゾ抵抗体 4 5 には圧縮応力が働き、ピエゾ抵抗 4 6 には引っ張り応力が働く。ここで、ピエゾ抵抗 4 5 の検出値とピエゾ抵抗 4 6 の検出値の差を用いれば、片持ち梁 4 3、4 4 の片方のみにピエゾ抵抗を配置したときと比較して、出力が2倍になる。さらに、温度変化及び外乱に起因する出力が低減される（なくなる）ので、慣性力センサの感度が向上するとともに信頼性が向上する。

実施の形態 7

図 1 2 は、本発明の実施の形態 7 に係る慣性力センサの質量体（可動質量体）及びその周囲におけるエッティング開始パターンを示す図である。この慣性力センサにおいては、エッティング開始パターンは、図 1 A～図 1 J（実施の形態 1）に示す製造工程により形成されている。図 1 2 に示すように、除去すべき領域の回りに連続した四角形のパターン 4 8 を形成する一方、その内部には1辺が $2 \mu m$ の正方形の開口をもつホール 4 9 を形成し、これらをエッティング開始パターンとしている。このようなエッティング開始パターンを用いて、図 1 A～図 1 J に示す製造方法を用いて主たるエッティングを行い中空構造を作製すれば、図 1 2 で示した四角形パターン 4 8 の領域を取り除くことができる。ここで用いた除去すべき領域のエッティングホールの一辺の長さは $1 \mu m$ 以上かつ $8 \mu m$ 以下の範囲内に設定するのがが望ましい。エッティングホールの一辺の長さが $1 \mu m$ 未満の場合、又は $8 \mu m$ を超える場合は、局所的な電流密度が均一とならないので、均一なエッ

チングホールを形成することができず、信頼性の低下を招くからである。

このエッティング手法によれば、エッティング開始パターンとしてリアクティブイオンエッティングを用いるので、シリコン基板の結晶方位の影響を受けない任意の形状のエッティング開始パターンを形成することができる。このため、任意の形状のものを任意量取り除くことができ、設計の自由度が大幅に広がる。

実施の形態 8

図13A～図13Gは、本発明の実施の形態8に係る慣性力センサの製造工程を示している。以下、これらの図を参照しつつ、実施の形態8に係る慣性力センサないしはその製造方法を説明する。

この慣性力センサの製造工程においては、まず図13Aに示すように、厚さ約400μmのn型シリコン基板1を準備する。そして、図13Bに示すように、シリコン基板1の上に、例えば厚さ約0.3μmの塗化シリコン膜4をスパッタ法等により形成した上で、該塗化シリコン膜4に対して写真製版等によりパターンングを施し、主たるエッティングの前に行う初期エッティングのためのマスク7を作製する。続いて、図13Cに示すように、リアクティブイオンエッティングにより初期エッティングを施して、深さ約3μmのエッティング開始パターン8を形成する。

次に、シリコン基板1を5%のフッ酸水溶液に浸漬し、シリコン基板1が陽極となるようにして、シリコン基板1と対向電極との間に約3Vの電圧を印加する。

このとき、シリコン基板1の背面に発光強度を任意に変えることができる150wのハロゲンランプを用いて光を照射し、シリコン基板1の深さ方向にエッティングを施す。その際、シリコン基板1の電流密度が26mA/cm²となるようにハロゲンランプの光の強度を調節する。かくして、図13Dに示すように、エッティング部8'が形成される。このエッティング部8'が所望の深さに到達した後、

ハロゲンランプの光の強度を強めることによりシリコン基板1の電流密度を40mA/cm²に高めて、隣接するエッティング面が前工程で作製した構造体の下部で接続するよう、約10分間エッティングを施す。これにより、図13Eに示すように、シリコン基板1の一部からなる単結晶中空構造体9が作製されるとともに、この中空構造体9の下に中空部10が形成される。さらに、図13Fに示すよう

に、LPCVD等を用いて、電気的絶縁膜として厚さ $1 \mu\text{m}$ の窒化シリコン膜50を形成する。この後、図13Gに示すように、シリコンが少量ドープされたアルミ電極ないしは配線材51を、例えばスパッタを用いて $0.3 \mu\text{m}$ の厚さに成膜する。

5 ここにおいて、中空部10の深さは、前記の 40 mA/cm^2 で行ったエッチングの時間を調節することにより任意の値とすることができます。また、エッチャントとして用いたフッ酸水溶液の濃度は、1%以上かつ20%以下の範囲内に設定するのが好ましい。フッ酸水溶液の濃度が1%未満ではエレクトロポリッシングが起り、また20%を超えると滑らかなエッチング面が得られず、所望のデバイス形状を得ることが困難となるからである。さらに、印加電圧は10V以下に設定するのが望ましい。10Vを超える電圧を印加した場合、局所的な絶縁破壊が起り、滑らかなエッチング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、定電圧源から出力された電圧ではなく、シリコン基板1に印加されている電圧を意味する。また、n型シリコン基板1のシート抵抗は $0.1 \Omega \cdot \text{cm}$ 以上かつ $50 \Omega \cdot \text{cm}$ 以下の範囲内に設定するのが好ましい。n型シリコン基板1のシート抵抗が $0.1 \Omega \cdot \text{cm}$ より低い場合はマイクロポーラスシリコンがエッチング面に形成され所望のシリコンデバイス形状を得ることができず、また $50 \Omega \cdot \text{cm}$ より高い場合は微細なシリコンデバイスの形状を作製することが困難となるからである。

10 15 20 25 なお、初期エッチングの深さは、それに引き続き行われる主たるエッチングに影響を与えない。但し、初期エッチングを行わない場合は、初期エッチングを行った場合と比較して、作製される構造体の寸法精度が劣るので、構造体の精度が必要な場合は、初期エッチングを施すのが好ましい。さらに、シリコン基板1の初期の厚みは初期エッチング、またそれに引き続き行われる主たるエッチングに影響を与えない。なお、中空構造を作製するためにシリコン基板1の電流密度を高める際に、印加電圧を高めることによって電流密度を変化させても同様の効果が得られる。

図14は、実施の形態8に係る製造方法により製造された慣性力センサの斜視図である。図14に示すように、この慣性力センサには、中空構造質量体52

(可動質量体)と、質量体52を保持する片持ち梁53と、片持ち梁53を基板に固定する固定部54と、質量体52に連結された中空構造梁55と、基板に固定された対向電極56とが設けられている。この慣性力センサにおいて、質量体52に慣性力が生じると、それを保持している片持ち梁53が撓み、質量体52に連結されている中空構造梁55が変位する。これにより、この中空構造梁55と基板上に形成された対向電極56との間に形成された容量が変化し、これに基づいて質量体52に生じた慣性力を測定することができる。

この実施の形態8に係る製造方法により製造された慣性力センサにおいては、中空構造体9が単結晶シリコンで形成されているので、該慣性力センサは機械的特性が優れた信頼性の高いものとなる。また、中空構造体9の下の中空部10を大きくすることができるので、中空構造体9がその下の平板状基材へ吸着しない。このため、歩留まりが大幅に向上する。さらに、中空構造体である可動部の形状を1工程内で作製することができる。このため、製造工程が簡素化され、安価に慣性力センサを製造することができる。また、初期エッチングに用いたリアクティブイオンエッチングはシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッチング開始パターンを作製することができる。このため、これに引き続き行うエッチングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れた慣性力センサ構造を得ることができる。

20 実施の形態9

図15A～図15F及び図16A～図16Dは、本発明の実施の形態9に係る慣性力センサの製造工程を示している。以下、これらの図を参照しつつ、実施の形態9に係る慣性力センサないしはその製造方法を説明する。

この慣性力センサの製造工程においては、まず図15Aに示すように、厚さ約25 400 μ mのn型シリコン基板1を準備する。そして、図15Bに示すように、シリコン基板1の上に、例えば厚さ約0.3 μ mの窒化シリコン膜4をスパッタ法等により形成した上で、該窒化シリコン膜4に対して写真製版等によりパターニングを施し、主たるエッチングの前に行う初期エッチングのためのマスク7を作製する。続いて、図15Cに示すように、リアクティブイオンエッチングによ

り初期エッティングを施して、深さ約 $3 \mu m$ のエッティング開始パターン8を形成する。

次に、シリコン基板1を5%のフッ酸水溶液に浸漬し、シリコン基板1が陽極となるようにして、シリコン基板1と対向電極との間に約3Vの電圧を印加する。

5 このとき、シリコン基板1の背面に発光強度を任意に変えることができる150wのハロゲンランプを用いて光を照射し、シリコン基板1の深さ方向にエッティングを施す。その際、シリコン基板1の電流密度が 26 mA/cm^2 となるようにハロゲンランプの光の強度を調節する。かくして、図15Dに示すように、エッティング部8'が形成される。このエッティング部8'が所望の深さに到達した後、
10 ハロゲンランプの光の強度を強めることによりシリコン基板1の電流密度を 40 mA/cm^2 に高めて、隣接するエッティング面が前工程で作製した構造体の下部で接続するよう、約10分間エッティングを施す。これにより、図15Eに示すように、シリコン基板1の一部からなる単結晶中空構造体9が作製されるとともに、
15 この中空構造体9の下に中空部10が形成される。さらに、図15Fに示すように、シリコンを少量ドープしたアルミを配線材57及び中空構造質量体9側の電極57として、例えはスパッタ法を用いて $0.2 \mu m$ 程度成膜する。

これと平行して、図16Aに示すように、ガラス基板58を準備する。そして、図16Bに示すように、フッ酸を用いてガラス基板58に深さ $5 \mu m$ のギャップ59(凹部)を形成する。さらに、図16Cに示すように、ギャップ59の底面に、シリコンを少量ドープしたアルミをスパッタ法により $0.2 \mu m$ を形成し、これを質量体9の対向電極60とする。この後、図16Dに示すように、前記の中空構造質量体9を形成した基板1とギャップ59を形成したガラス基板58とを接合する。

ここで、中空部の深さは、前記の 40 mA/cm^2 で行ったエッティングの実施時間と調節することにより任意の値とすることができます。ここでエッチャントとして用いたフッ酸水溶液の濃度は、1%以上かつ20%以下の範囲内に設定するのが好ましい。フッ酸水溶液の濃度が1%未満ではエレクトロポリシングが起り、また20%以上では滑らかなエッティング面が得られず、所望のデバイス形状を得ることが困難となるからである。また、印加電圧は10V以下に設定する

のが望ましい。10Vを超える電圧を印加した場合、局所的な絶縁破壊が起こり、滑らかなエッティング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。ここで、印加電圧は、定電圧源から出力された電圧ではなく、シリコン基板に印加されている電圧を意味する。さらに、n型シリコン基板1のシート抵抗は0.1Ω・cm以上かつ50Ω・cm以下の範囲内に設定するのが好ましい。n型シリコン基板1のシート抵抗が0.1Ω・cmより低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、また50Ω・cmを超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。また、初期エッティングの深さは、それに引き続き行われる主たるエッティングに影響を与えない。但し、初期エッティングを行わない場合は、初期エッティングを行った場合と比較して、作製される構造体の寸法精度が劣るので、構造体の精度が必要な場合は、初期エッティングを施すのが好ましい。さらに、シリコン基板の初期の厚みは初期エッティング、またそれに引き続き行われる主たるエッティングに影響を与えない。また、中空構造を作製するためにシリコン基板1の電流密度を高める際に、印加電圧を高めることによって電流密度を変化させても同様の効果が得られる。

図16Dにおいて、質量体9に慣性力が矢印61の方向に印加された場合、片持ち梁で保持された質量体9は矢印61の方向に変位する。これにより、質量体9とガラス基板58とで形成された容量が変化し、質量体9に印加された慣性力を測定することができる。

この実施の形態9に係る製造方法により製造された慣性力センサにおいては、中空構造体9が単結晶シリコンで構成されているので、該慣性力センサは機械的特性が優れた信頼性の高いものとなる。また、中空構造体9の下の中空部10を大きくすることができるので、中空構造体9がその下の平板状基材に吸着しない。このため、歩留まりが大幅に向上する。さらに、この慣性力センサの製造方法によれば、中空構造体である可動部の形状を1工程内で作製することができる。このため、製造工程が簡素化され、安価に慣性力センサを得ることができる。また、初期エッティングに用いたリアクティブイオンエッティングはシリコン基板1の結晶方位の影響を受けず、シリコン基板1の上に任意の形状を有するエッティング開始

5 パターンを作製することができる。このため、これに引き続き行うエッチングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れたシリコンデバイスの構造を作製することができる。また質量体の変位を、質量体9とガラス基板5 8との間の容量変化として検知するので感度が優れた慣性力センサを得ることができる。

産業上の利用の可能性

10 以上のように、本発明に係る慣性力センサないしはその製造方法は、加速度、角速度等を検出するための慣性力センサとして有用であり、とくに自動車の車体制御装置、安全装置等のセンサとして用いるのに適している。

請 求 の 範 囲

1. 力が加えられたときに変位する質量体と、該質量体を保持する少なくとも1本の保持梁と、該保持梁の一端を固定する固定部とを備えていて、上記質量体の変位に基づいて該質量体に作用する慣性力を検出するようになっている慣性力センサであって、
上記質量体が、シリコン基板の内部がエッチングにより除去されてなる中空構造体であり、
上記固定部が、上記シリコン基板本体部の少なくとも一部である慣性力センサ。
10 2. 上記質量体に作用する慣性力を、上記質量体の変位によって惹起される上記保持梁の撓みに基づいて検出するようになっている請求項1に記載の慣性力センサ。
3. 上記質量体に対してシリコン基板表面と平行な方向に作用する慣性力を、上記質量体によって支持された第1片持ち梁と、シリコン基板の固定部によって支持された第2片持ち梁との間の容量に基づいて検出するようになっている請求項1に記載の慣性力センサ。
15 4. 上記質量体に対してシリコン基板表面と垂直な方向に作用する慣性力を、上記質量体と、上記シリコン基板に接合されたもう1つの基板の表面に設けられた対向電極との間の容量に基づいて検出するようになっている請求項1に記載の慣性力センサ。
20 5. 上記固定部にエッチングホールが設けられている請求項1に記載の慣性力センサ。
6. 上記保持梁の撓みを、該保持梁の撓み方向にみて該保持梁の少なくとも一端側に配置されたピエゾ抵抗体の抵抗値に基づいて検出するようになっている請求項2に記載の慣性力センサ。
25 7. 力が加えられたときに変位する質量体と、該質量体を保持する少なくとも1本の梁と、該梁の一端を固定する固定部とを備えていて、上記質量体の変位に基づいて該質量体に作用する慣性力を検出するようになっている慣性力センサの製造方法であって、

シリコン基板表面又はシリコン基板上にエッチング開始パターンを形成する
エッチング開始パターン形成工程と、

上記シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が
陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基
板にエッチング施し、上記エッチング開始パターンからシリコン基板深さ方向に
延びるエッチング部を形成する第1エッチング工程と、

上記エッチング部が所定の深さに到達した後、上記シリコン基板内に流れる電
流を増加させることによりシリコン基板のエッチングを促進して、上記深さより
深い部位で隣り合うエッチング部同士を連通させ、シリコン基板の一部からなる
中空構造体を形成する第2エッチング工程とを含んでいて、

上記中空構造体を上記質量体とし、上記シリコン基板本体部の少なくとも一部
を上記固定部とするようにした慣性力センサの製造方法。

8. 上記エッチング開始パターン形成工程で、上記シリコン基板の上記固定部が
形成されるべき部位にエッチングホールを形成するようにした請求項7に記載の
慣性力センサの製造方法。

9. 上記エッチング開始パターン形成工程で、シリコン基板材料をブロック状に
除去すべき部分を囲む連続したエッチング開始パターンを形成し、

上記第2エッチング工程で、上記除去すべき部分をエッチングによりシリコン
基板本体部から除去するようになっている請求項7に記載の慣性力センサの製造
方法。

1/18

図1A



図1B

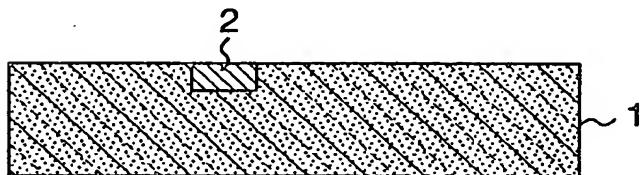


図1C

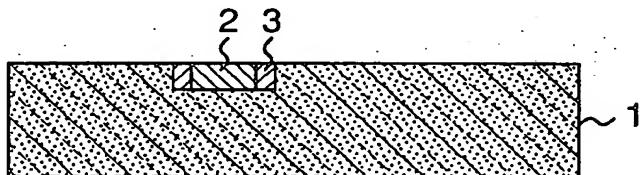


図1D

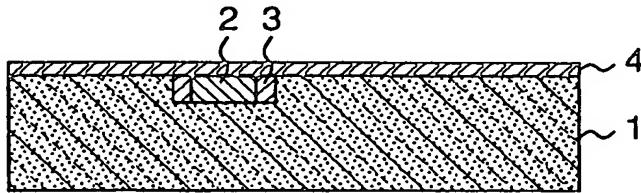
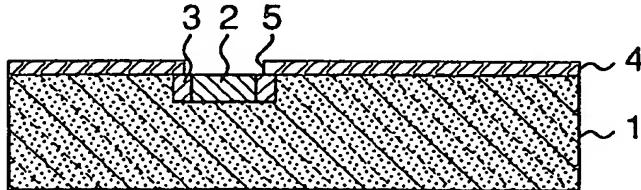


図1E



2/18

図1F

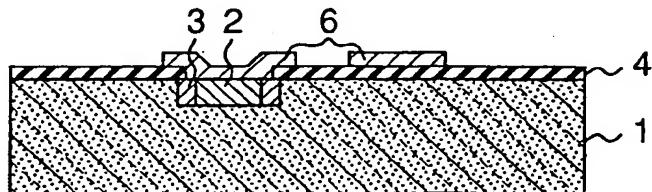


図1G

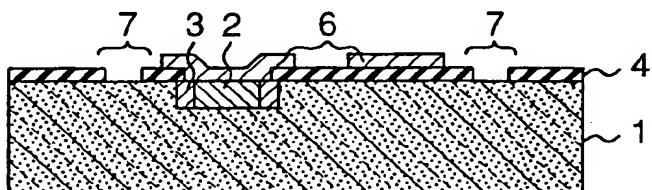


図1H

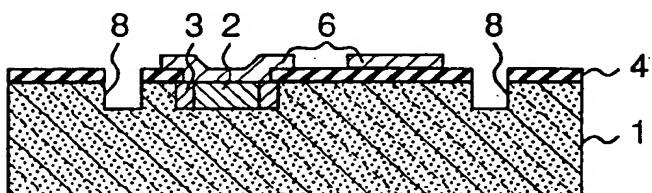


図1I

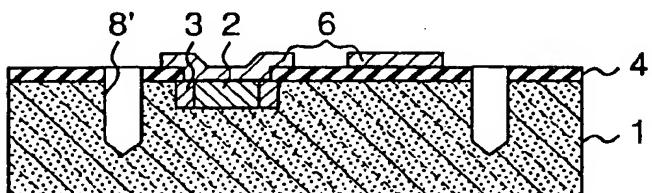
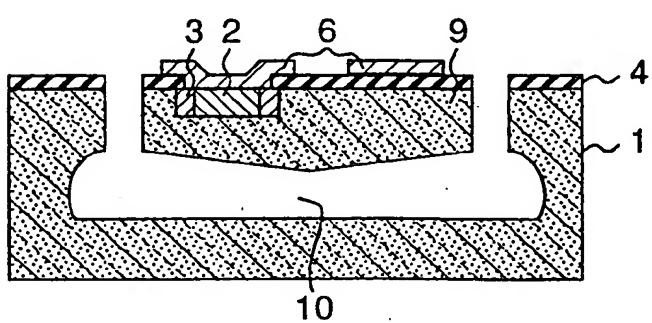
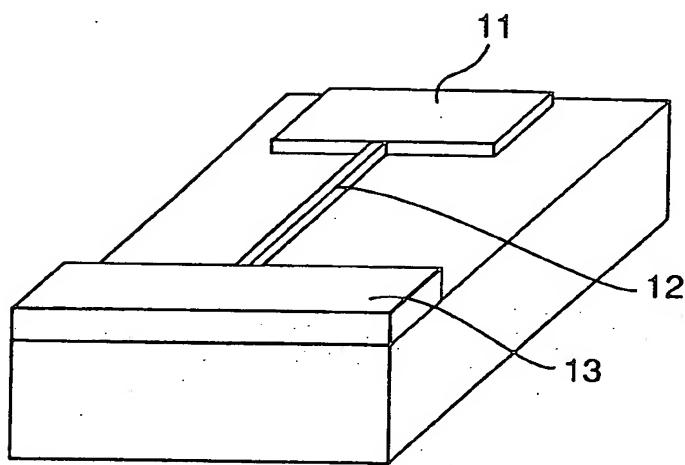


図1J



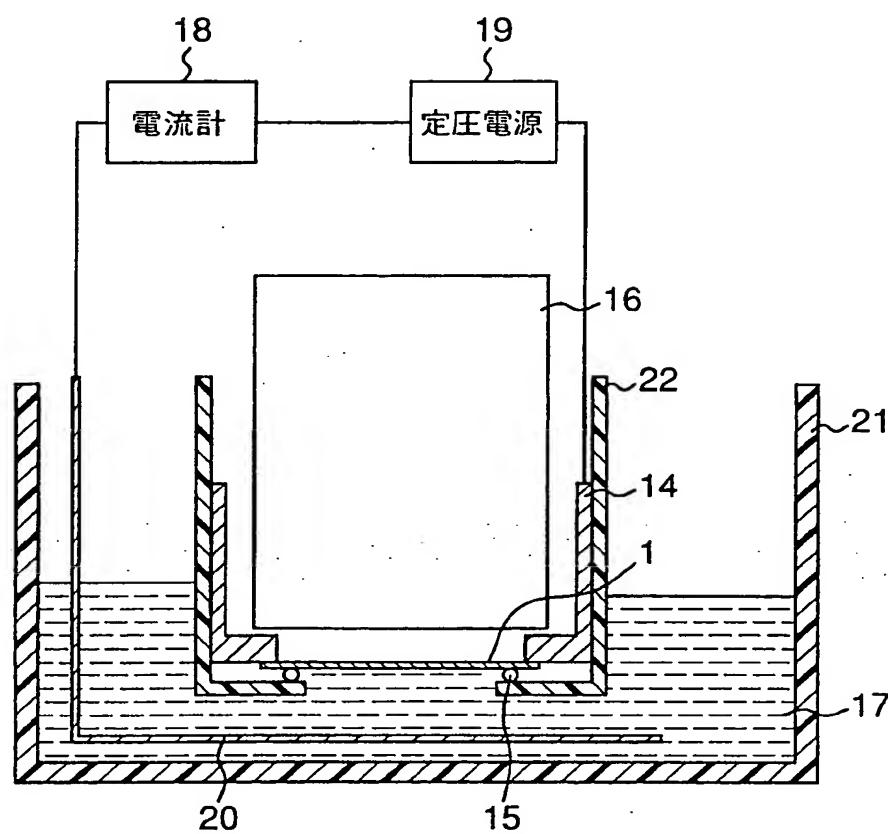
3/18

図2



4/18

図3



5/18

図4A

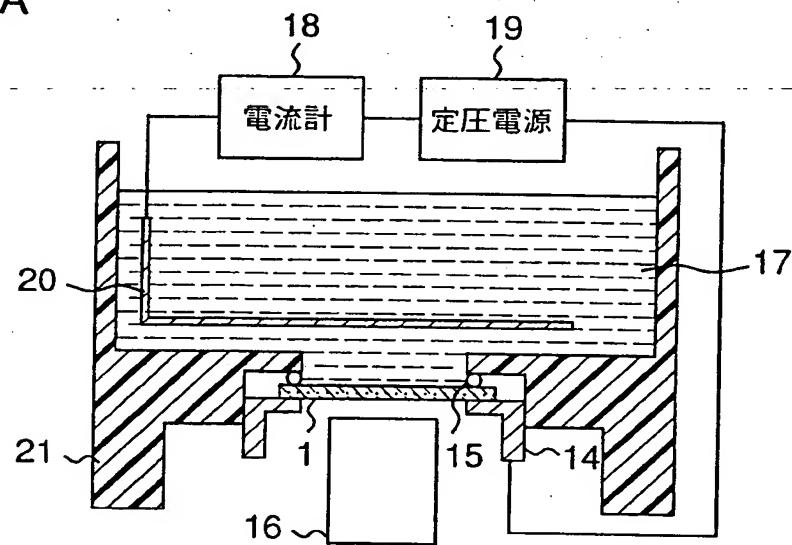
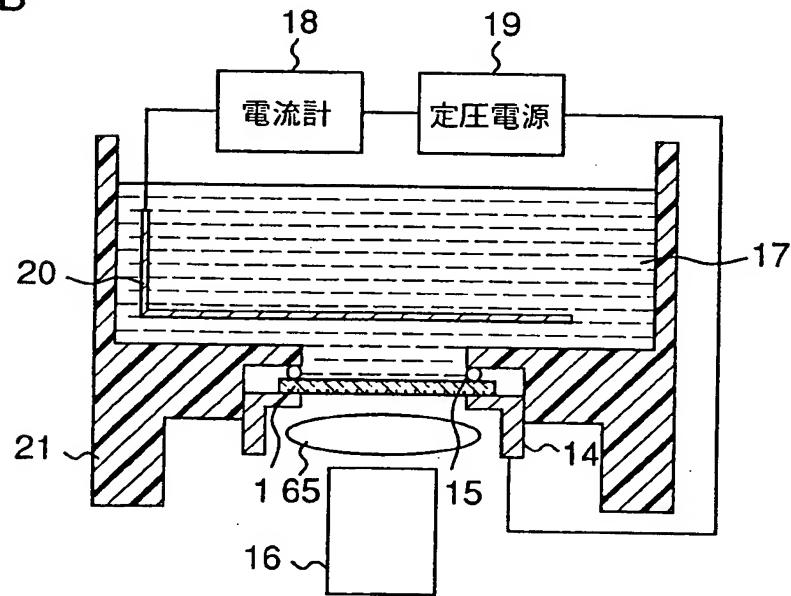
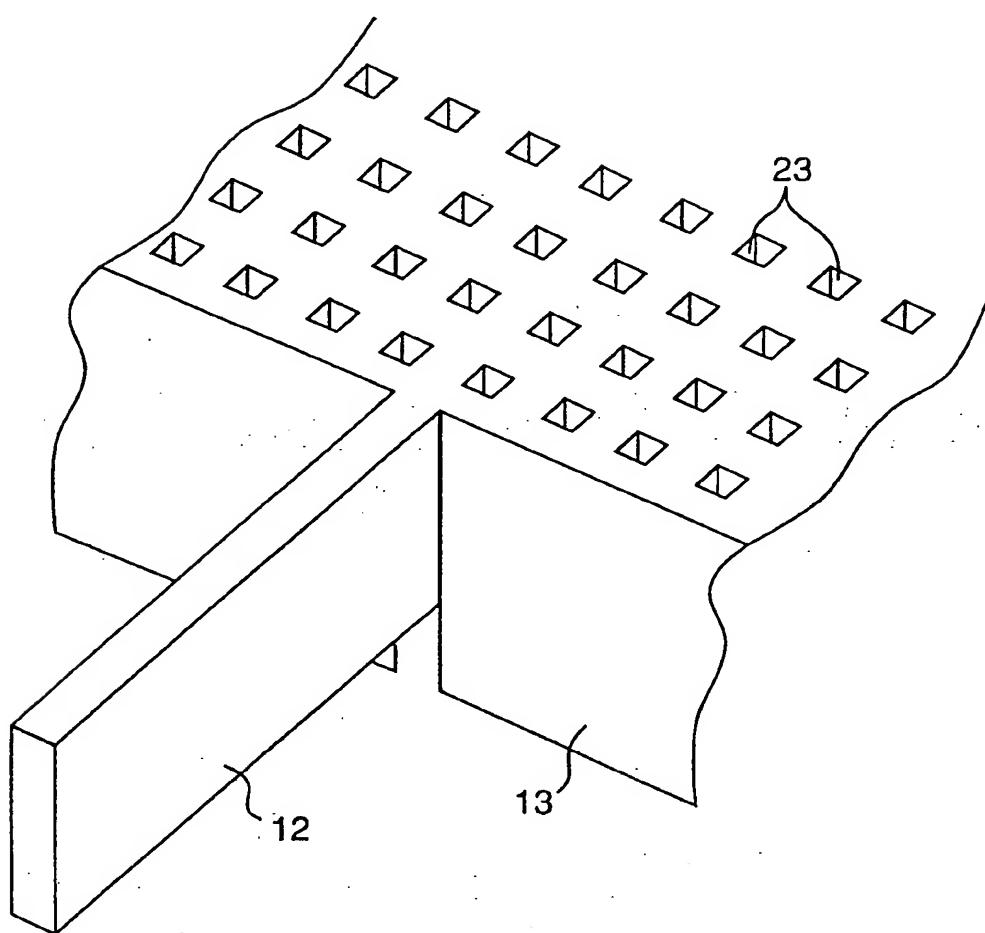


図4B



6/18

図5



7/18

図6A

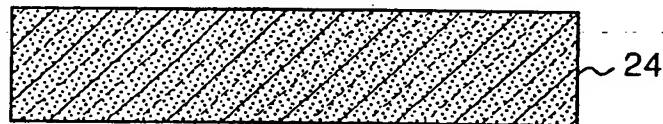


図6B

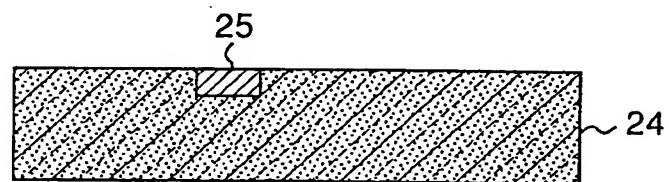


図6C

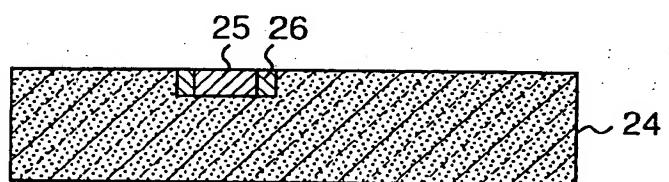


図6D

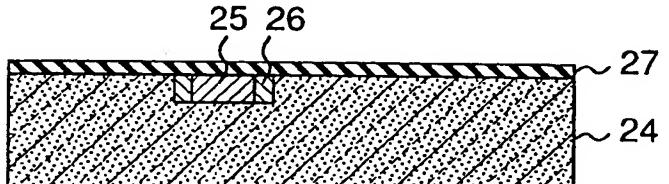
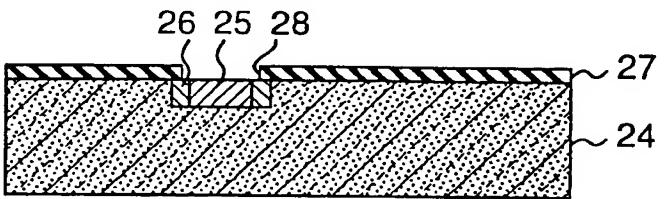


図6E



8/18

図6F

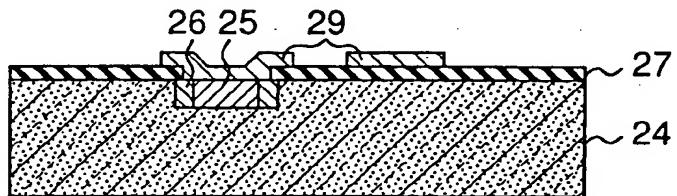


図6G

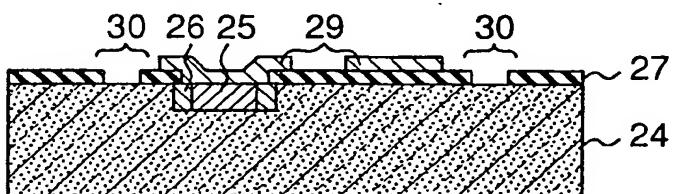


図6H

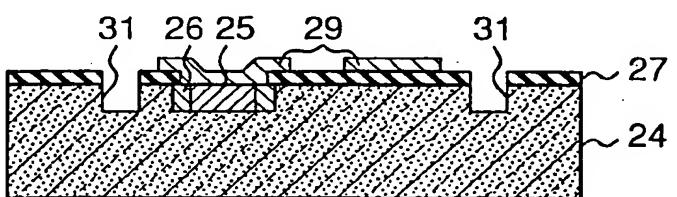


図6I

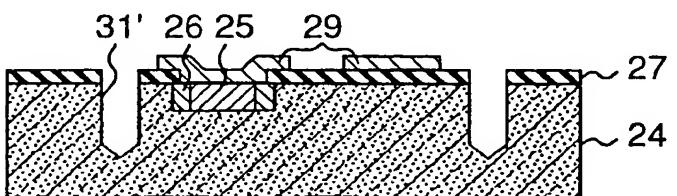
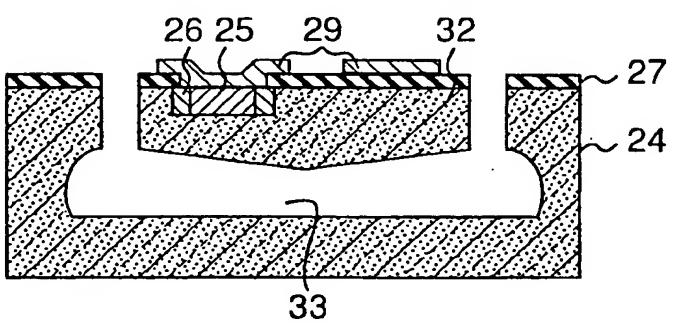


図6J



9/18

図7

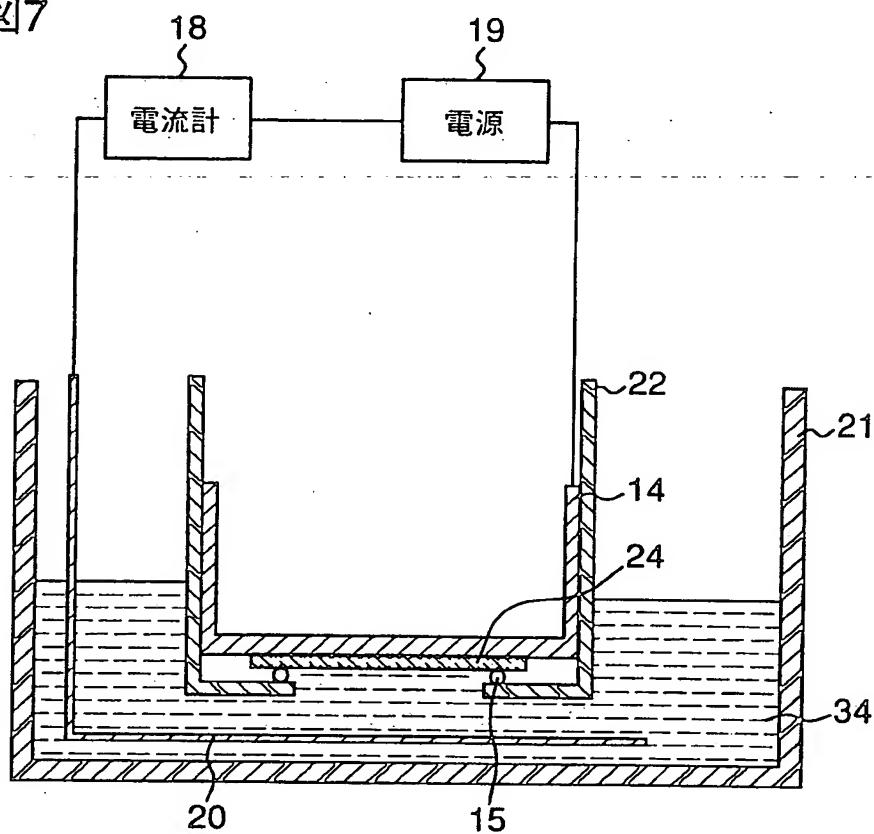
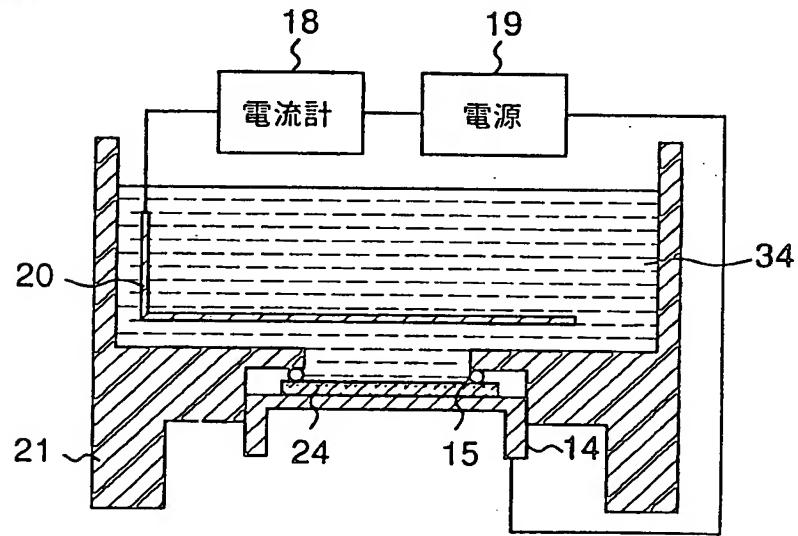
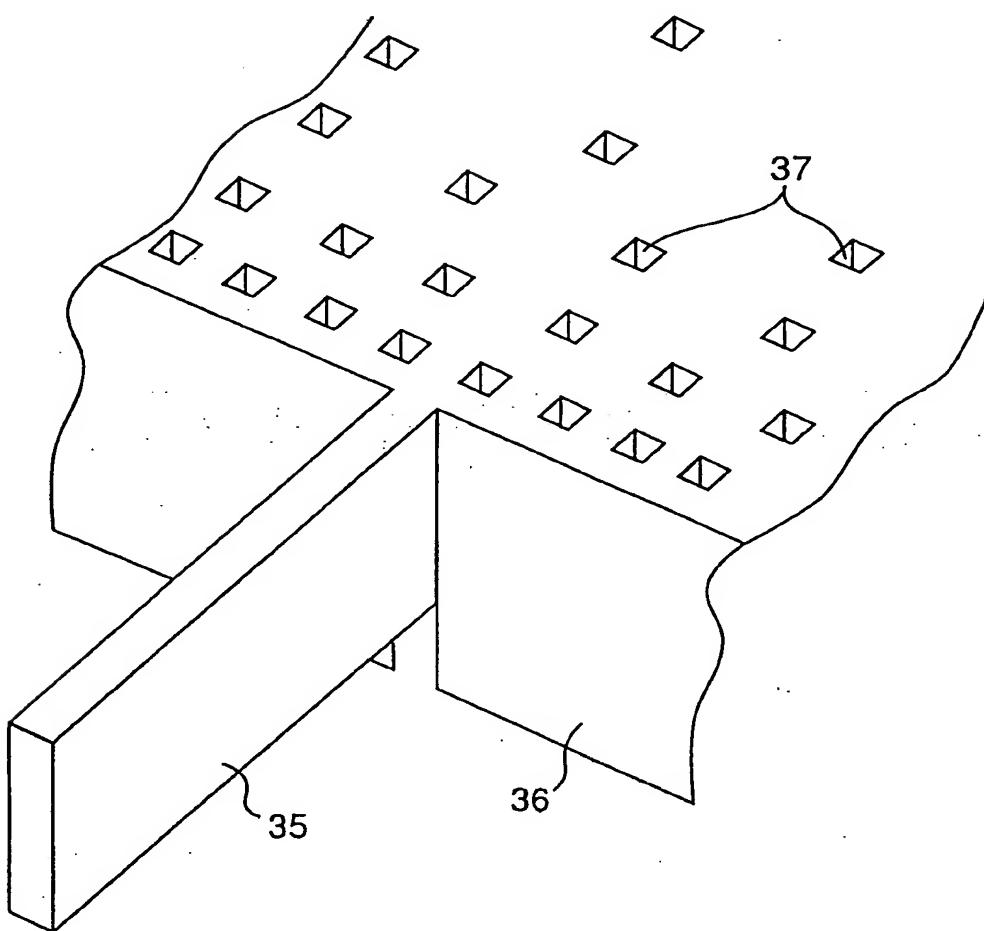


図8



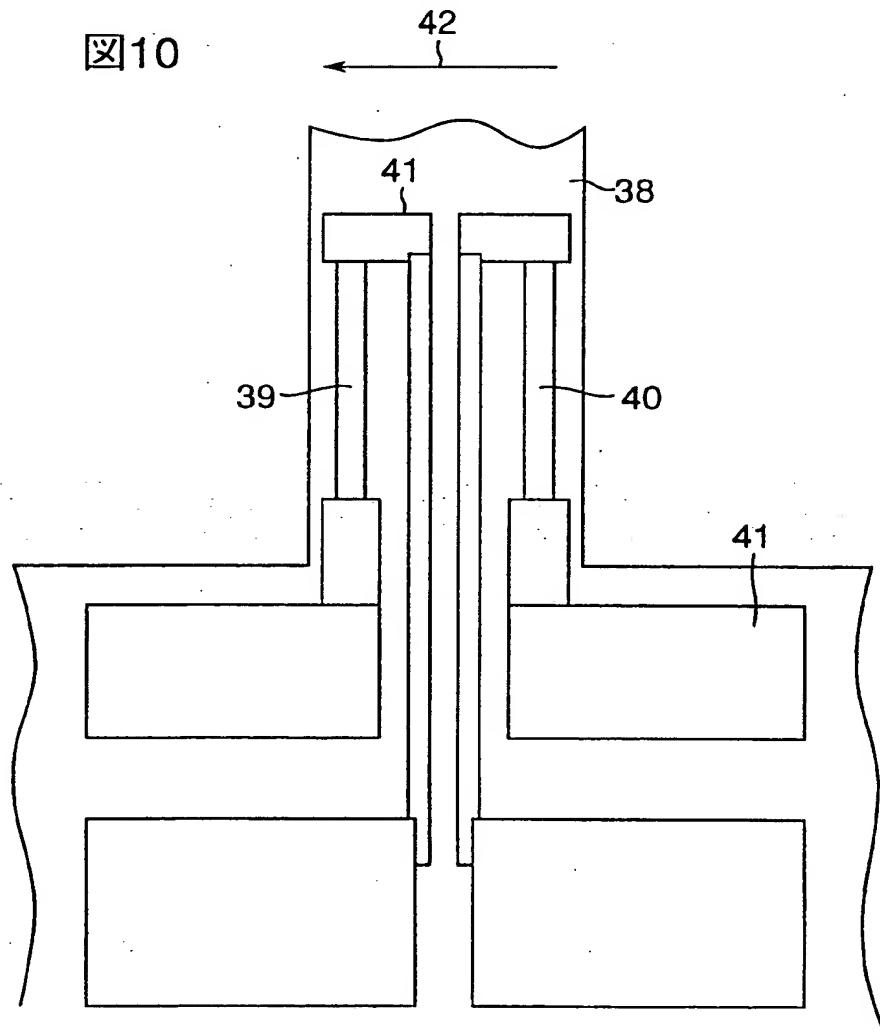
10/18

图9



11/18

図10



12/18

図11

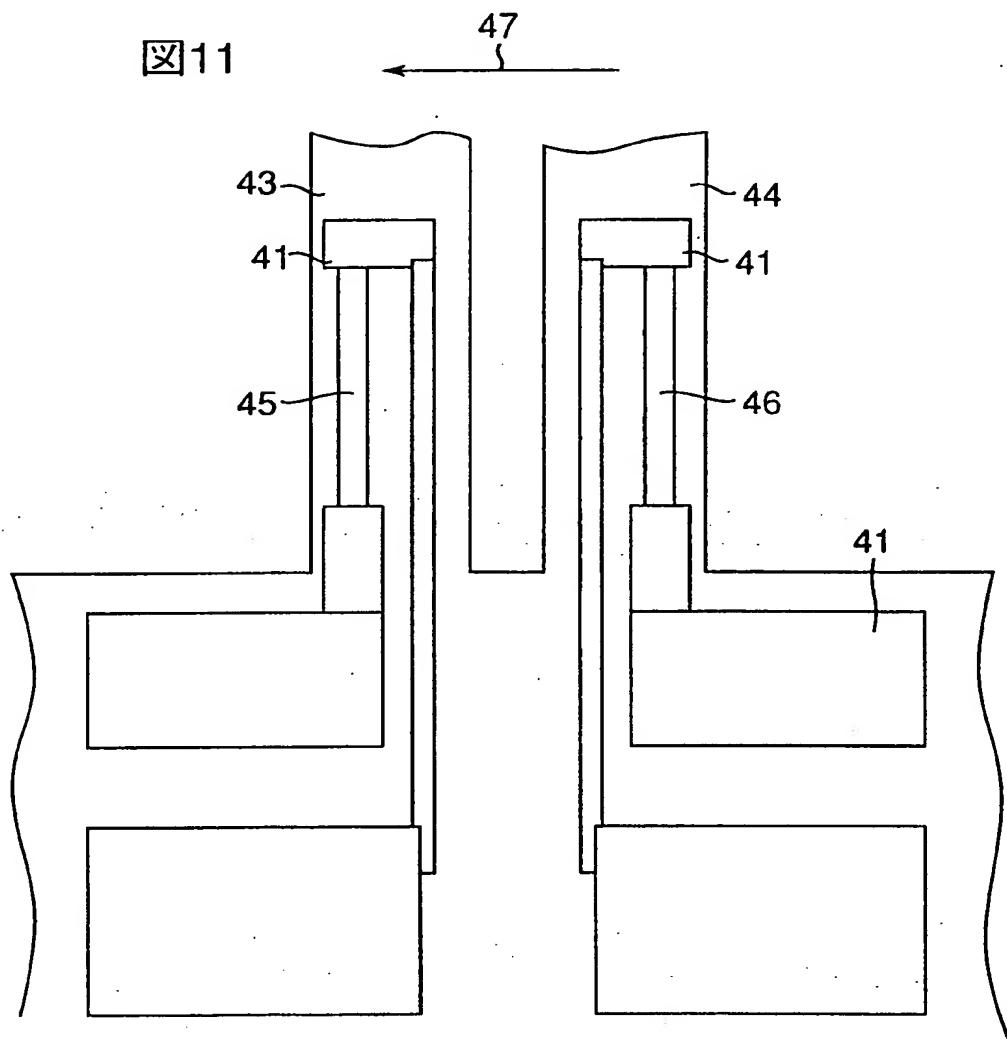


図12

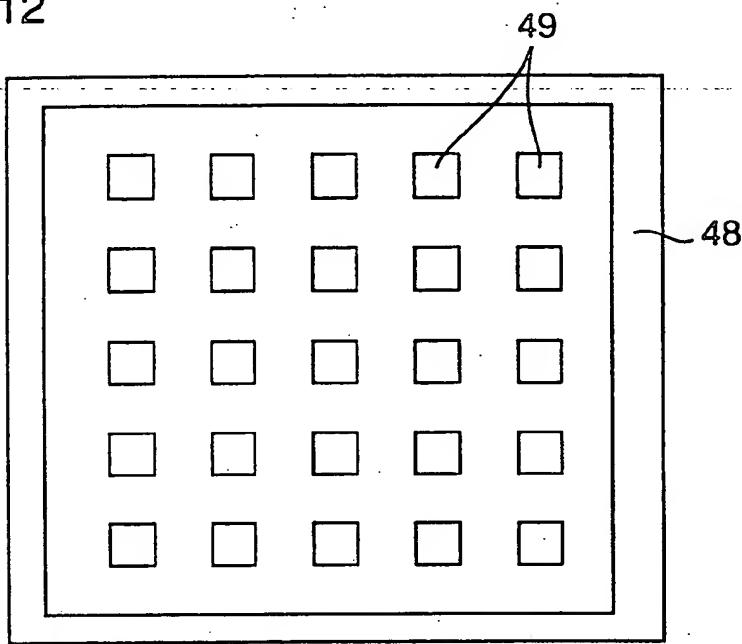
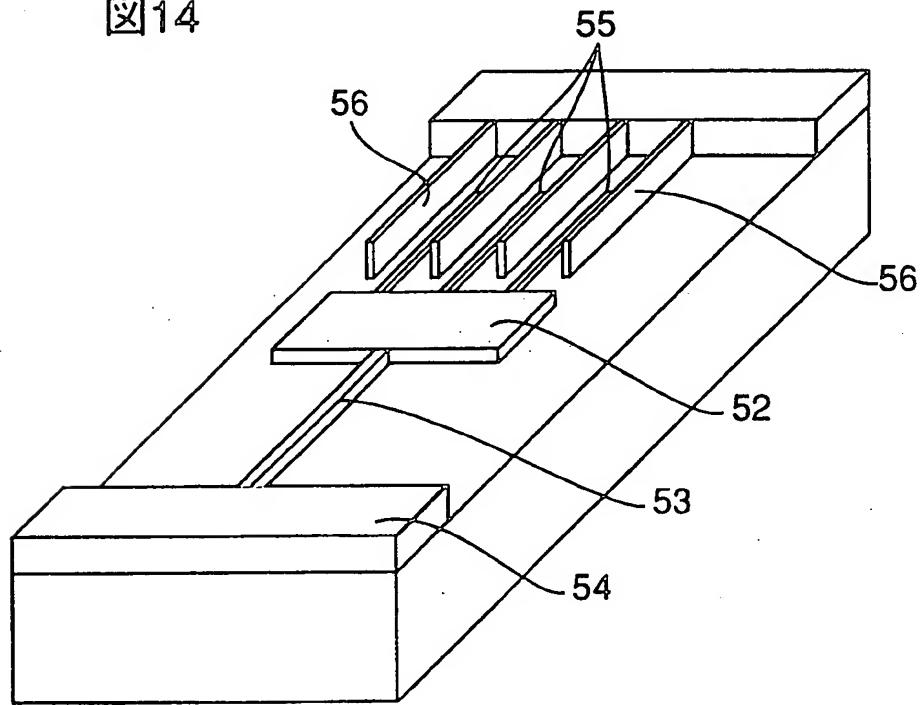


図14



14/18

図13A

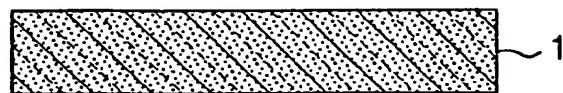


図13B

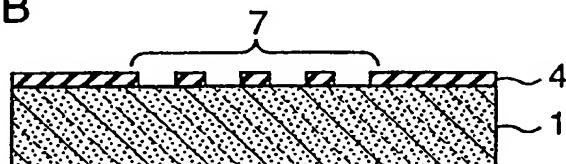


図13C

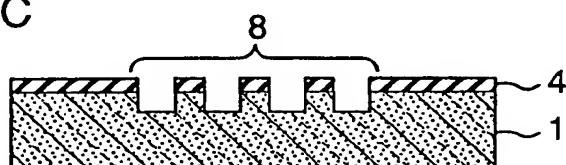


図13D

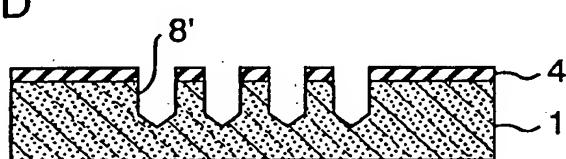


図13E

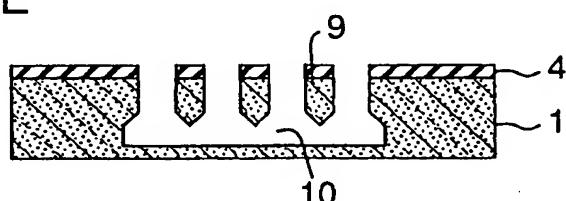


図13F

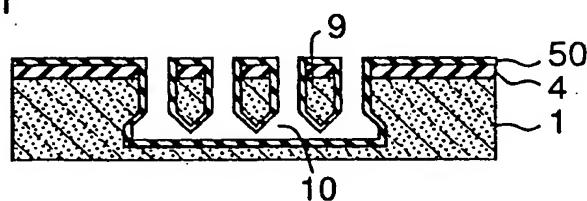
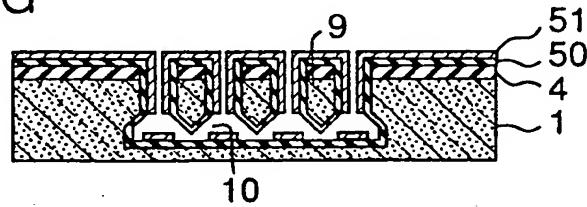


図13G



15/18

図15A

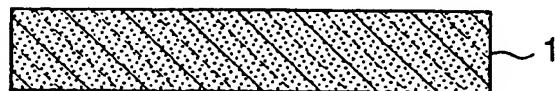


図15B

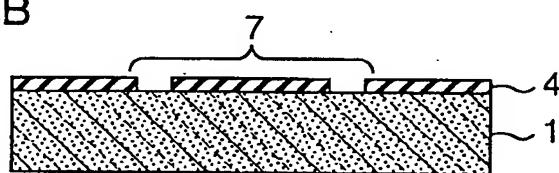


図15C

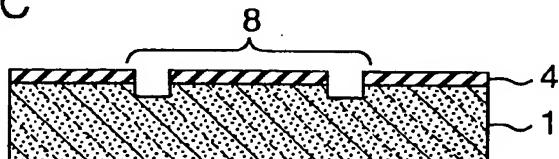


図15D

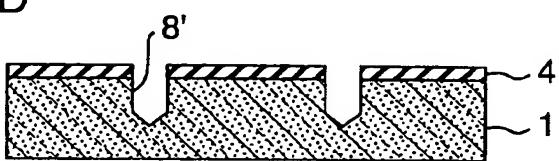


図15E

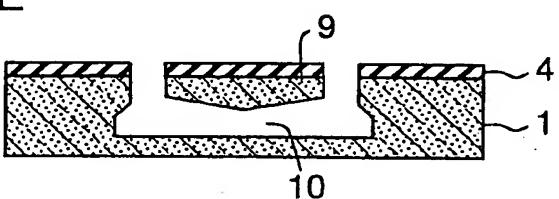
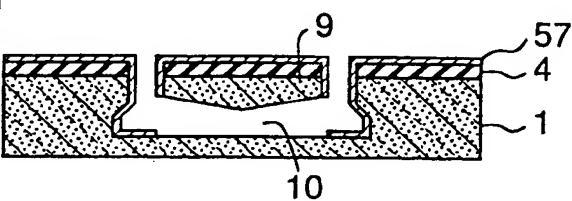


図15F



16/18

図16A



図16B

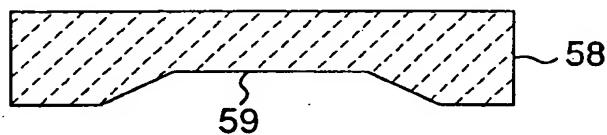


図16C

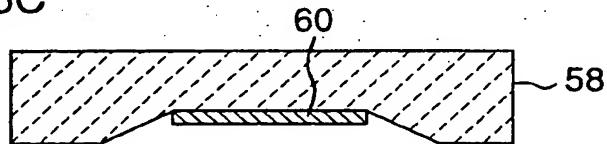
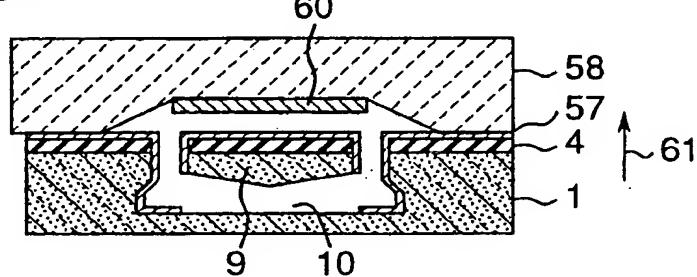


図16D



17/18

図17A

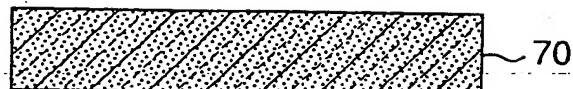


図17B

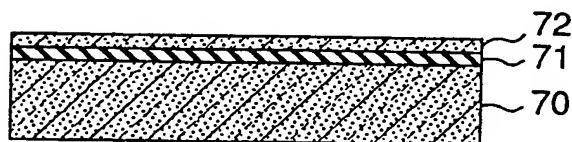


図17C

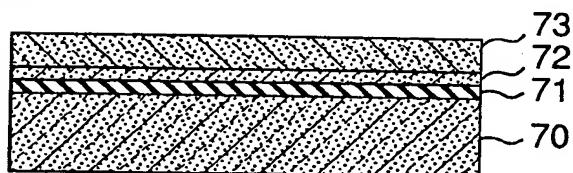


図17D

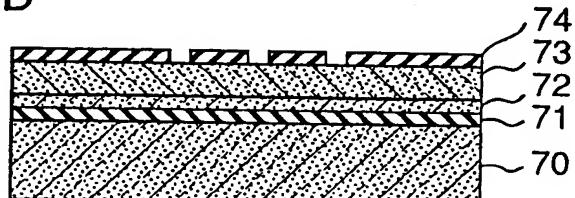


図17E

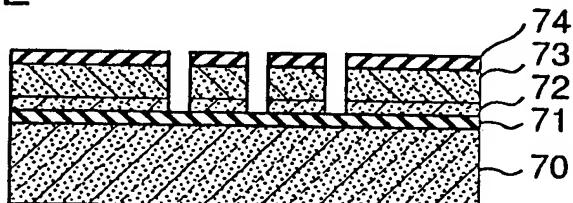
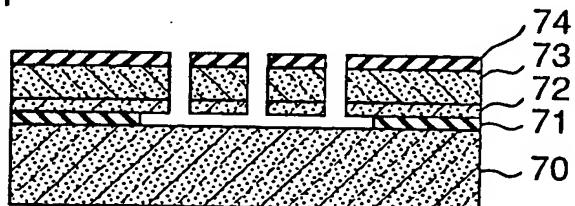


図17F



18/18

図18A

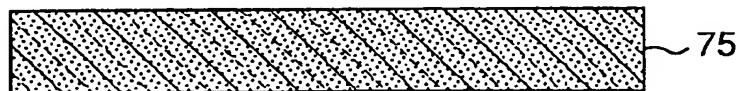


図18B

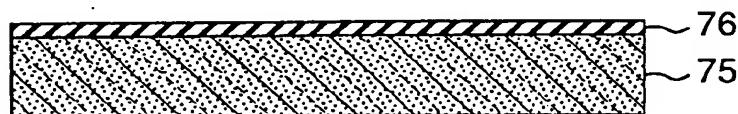


図18C

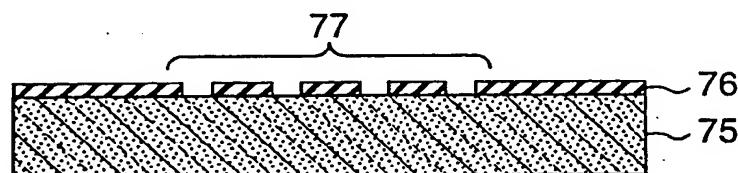


図18D

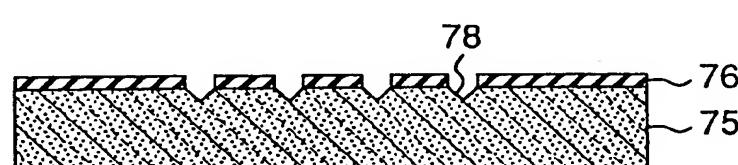


図18E

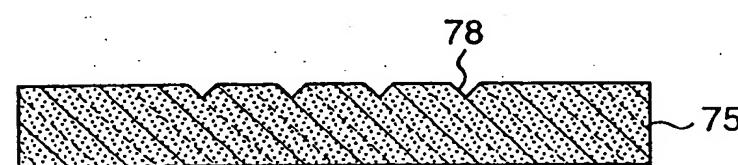
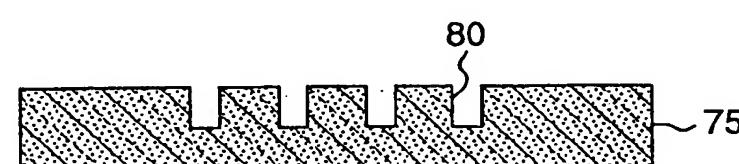


図18F



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00078

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ H01L29/84, G01L9/04, G01P15/12, G01P15/125

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ H01L29/84, G01L9/04, G01P15/12, G01P15/125

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-1999
Kokai Jitsuyo Shinan Koho	1971-1999	Jitsuyo Shinan Toroku Koho	1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 7-15019, A (General Motors Corp.), 17 January, 1995 (17. 01. 95), Column 8, line 10 to column 20, line 46 ; Figs. 2 to 10	1
Y	& EP, 624900, A & US, 5531121, A	2, 4, 6
A	JP, 8-236785, A (Tokai Rika Co., Ltd.), 13 September, 1996 (13. 09. 96), Column 3, line 50 to column 9, line 28 ; Figs. 1 to 20 (Family: none)	3, 5, 7-9
X	JP, 8-236789, A (Tokai Rika Co., Ltd.), 13 September, 1996 (13. 09. 96), Column 6, line 30 to column 10, line 45 ; Figs. 1 to 8 (Family: none)	1, 2, 6
Y	JP, 4-323566, A (Fuji Electric Co., Ltd.), 12 November, 1992 (12. 11. 92), Column 3, line 44 to column 6, line 48 ; Figs. 1, 2 (Family: none)	4
A		3, 5, 7-9
Y		2, 6
		3, 5, 7-9
		2, 4, 6

 Further documents are listed in the continuation of Box C. See patent family annex.

"A"	Special categories of cited documents: document defining the general state of the art which is not considered to be of particular relevance	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E"	earlier document but published on or after the international filing date	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O"	document referring to an oral disclosure, use, exhibition or other means	"&"	document member of the same patent family
"P"	document published prior to the international filing date but later than the priority date claimed		

Date of the actual completion of the international search
8 April, 1999 (08. 04. 99)Date of mailing of the international search report
20 April, 1999 (20. 04. 99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. Cl' H01L29/84
 Int. Cl' G01L9/04
 Int. Cl' G01P15/12, G01P15/125

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. Cl' H01L29/84
 Int. Cl' G01L9/04
 Int. Cl' G01P15/12, G01P15/125

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年
 日本国公開実用新案公報 1971-1999年
 日本国実用新案登録公報 1996-1999年
 日本国登録実用新案公報 1994-1999年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリ--*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 7-15019, A (ゼネラル・モーターズ・コーポレーション) 17. 1月. 1995 (17. 01. 95), 第8欄第10行-第20欄第46行, 図2-図10&EP, 624900, A&US, 5531121, A	1
Y		2, 4, 6
A		3, 5, 7-9
X	J P, 8-236785, A (株式会社東海理化電機製作所) 13. 9月. 1996 (13. 09. 96), 第3欄第50行-第9欄第28行, 図1-図20 (ファミリーなし)	1, 2, 6
Y		4
A		3, 5, 7-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日
08.04.99

国際調査報告の発送日

20.04.99

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員) 粟野正明	4M	9353
電話番号 03-3581-1101 内線 6767		

C (続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
X	JP, 8-236789, A (株式会社東海理化電機株式会社) 1 3. 9月. 1996 (13. 09. 96), 第6欄第30行-第1	1, 4
Y	0欄第45行, 図1-図8 (ファミリーなし)	2, 6
A		3, 5, 7- 9
Y	JP, 4-323566, A (富士電機株式会社) 12. 11月. 1992 (12. 11. 92), 第3欄第44行-第6欄第48 行, 図1-図2 (ファミリーなし)	2, 4, 6

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM

Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICH NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)



(51) Internationale Patentklassifikation 6 :	G02B 6/124, 6/136, H01L 21/3063, G02B 5/18	A1	(11) Internationale Veröffentlichungsnummer: WO 97/04340
(43) Internationales Veröffentlichungsdatum:	6. Februar 1997 (06.02.97)		

(21) Internationales Aktenzeichen:	PCT/DE96/01256	(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(22) Internationales Anmeldedatum:	11. Juli 1996 (11.07.96)	
(30) Prioritätsdaten:	195 26 734.6 21. Juli 1995 (21.07.95)	DE
(71) Anmelder (für alle Bestimmungsstaaten ausser US):	SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-8033 München (DE).	
(72) Erfinder; und		
(75) Erfinder/Anmelder (nur für US):	GRÜNING, Ulrike [DE/DE]; Zittelstrasse 5, D-80796 München (DE). LEHMANN, Volker [DE/DE]; Geyerspergerstrasse 53, D-80689 München (DE).	

(54) Title: OPTICAL STRUCTURE AND METHOD FOR ITS PRODUCTION

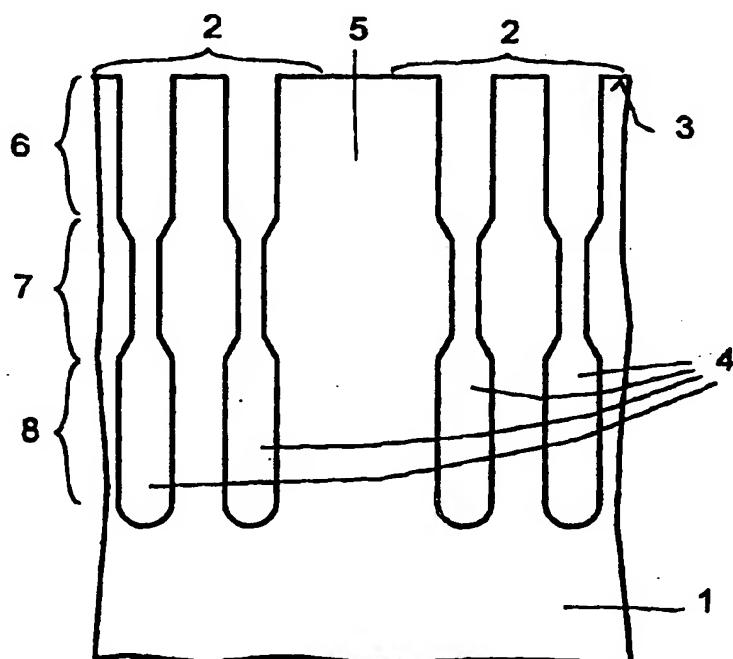
(54) Bezeichnung: OPTISCHE STRUKTUR UND VERFAHREN ZU DEREN HERSTELLUNG

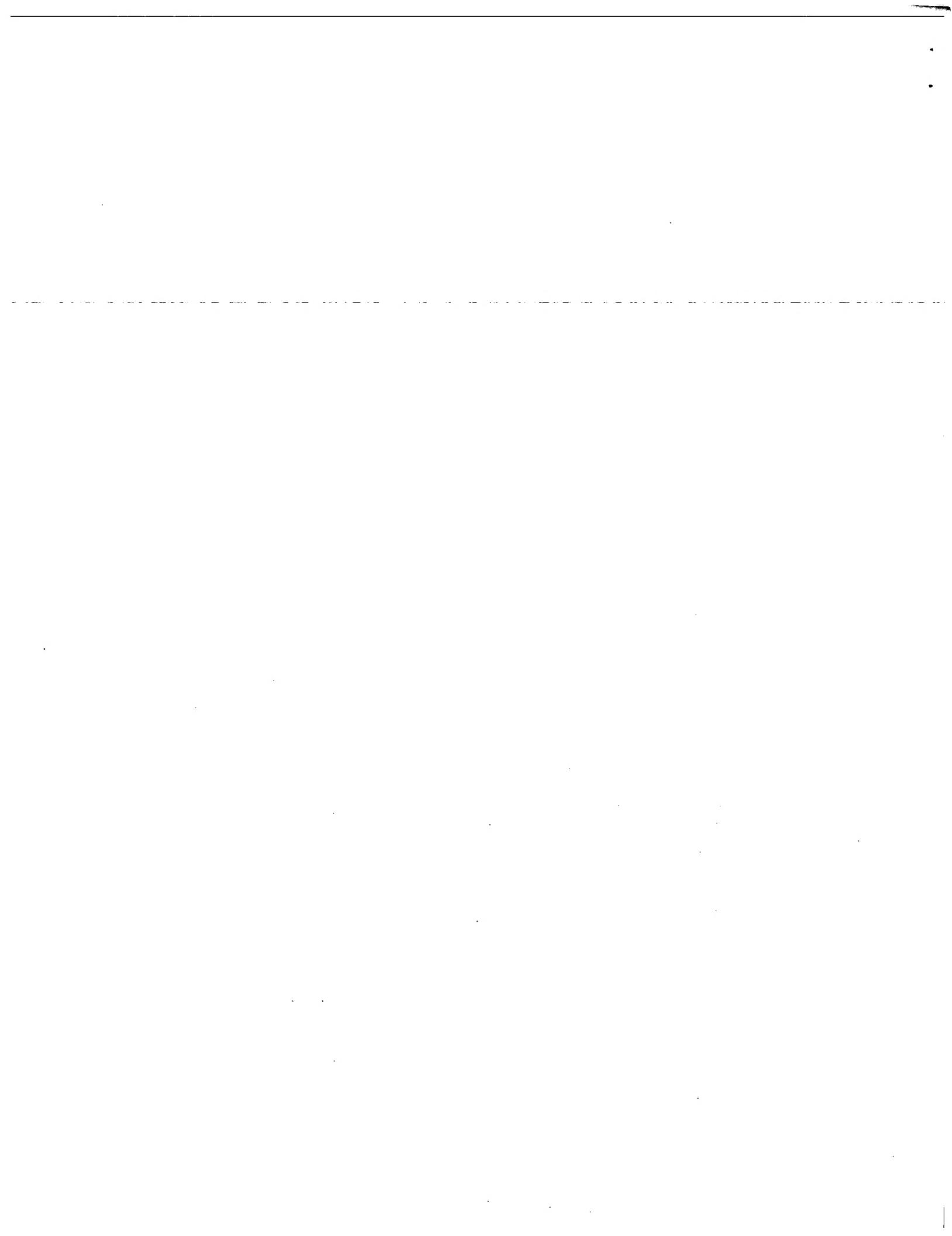
(57) Abstract

The invention concerns an optical structure which is suitable as a light guide or cavity and comprises a carrier (1) with a grid structure (2) having a photonic band gap and a defective region (5). The grid structure (2) comprises pores (4) which are disposed in a periodic raster and have a constricted section. The periodic raster is interrupted in the defective region. The optical structure can be produced by etching silicon electrochemically.

(57) Zusammenfassung

Eine optische Struktur, die als Lichtleiter oder Kavität geeignet ist, umfasst einen Träger (1) mit einer Gitterstruktur (2) mit einer photonischen Bandlücke und einem Defektbereich (5). Die Gitterstruktur (2) umfasst in einem periodischen Raster angeordnete Poren (4), die eine Einschnürung aufweisen. Das periodische Raster ist dabei im Defektbereich gestört. Die optische Struktur ist durch elektrochemisches Ätzen von Silizium herstellbar.

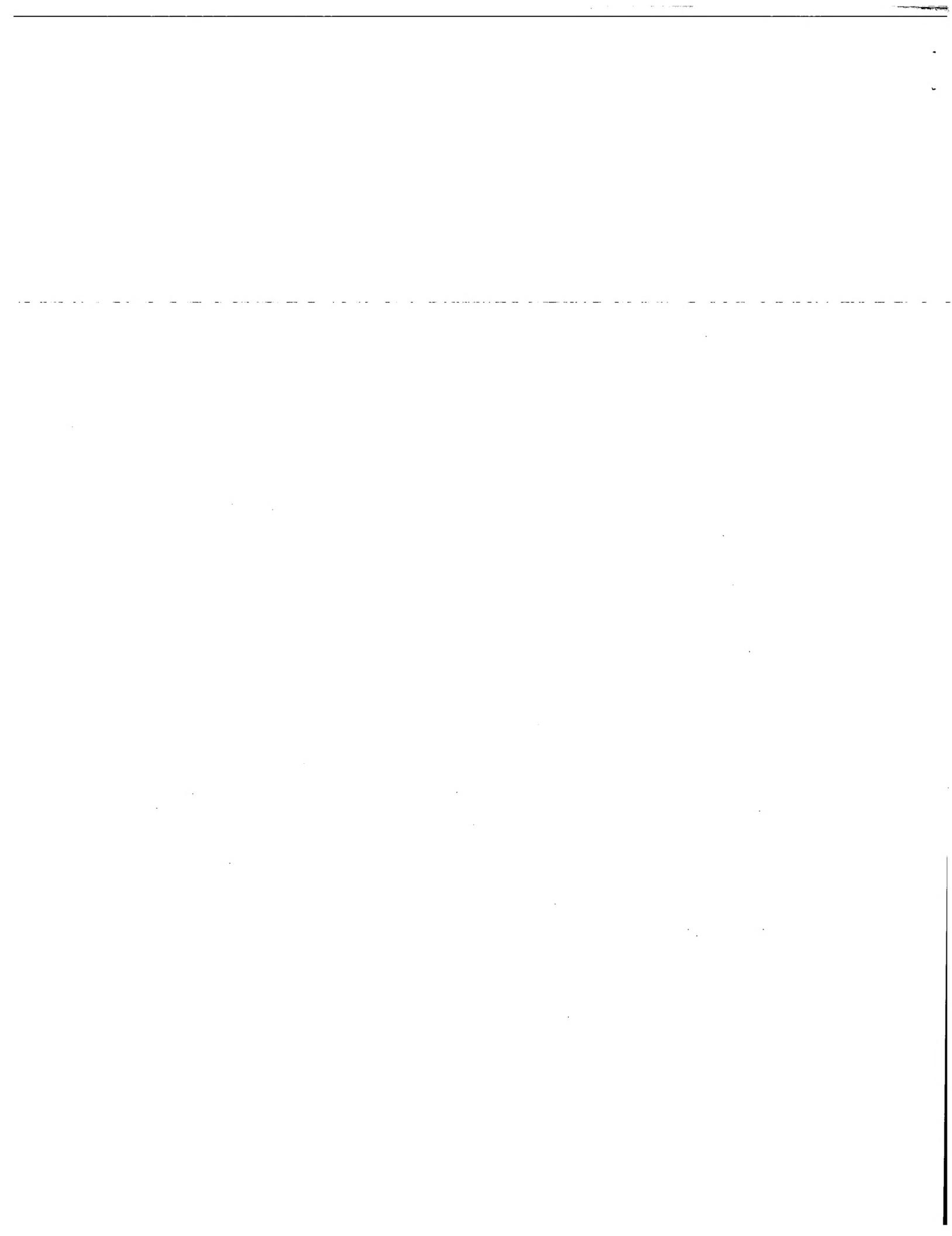




LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AM	Armenien	GB	Vereinigtes Königreich	MX	Mexiko
AT	Österreich	GE	Georgien	NE	Niger
AU	Australien	GN	Guinea	NL	Niederlande
BB	Barbados	GR	Griechenland	NO	Norwegen
BE	Belgien	HU	Ungarn	NZ	Neuseeland
BF	Burkina Faso	IE	Irland	PL	Polen
BG	Bulgarien	IT	Italien	PT	Portugal
BJ	Benin	JP	Japan	RO	Rumänien
BR	Brasilien	KE	Kenya	RÜ	Russische Föderation
BY	Belarus	KG	Kirgisistan	SD	Sudan
CA	Kanada	KP	Demokratische Volksrepublik Korea	SE	Schweden
CF	Zentrale Afrikanische Republik	KR	Republik Korea	SG	Singapur
CG	Kongo	KZ	Kasachstan	SI	Slowenien
CH	Schweiz	LI	Liechtenstein	SK	Slowakei
CI	Côte d'Ivoire	LK	Sri Lanka	SN	Senegal
CM	Kamerun	LR	Liberia	SZ	Swasiland
CN	China	LK	Litauen	TD	Tschad
CS	Tschechoslowakei	LU	Luxemburg	TG	Togo
CZ	Tschechische Republik	LV	Lettland	TJ	Tadschikistan
DE	Deutschland	MC	Monaco	TT	Trinidad und Tobago
DK	Dänemark	MD	Republik Moldau	UA	Ukraine
EE	Estland	MG	Madagaskar	UG	Uganda
ES	Spanien	ML	Mali	US	Vereinigte Staaten von Amerika
FI	Finnland	MN	Mongolei	UZ	Usbekistan
FR	Frankreich	MR	Mauretanien	VN	Vietnam
GA	Gabon	MW	Malawi		



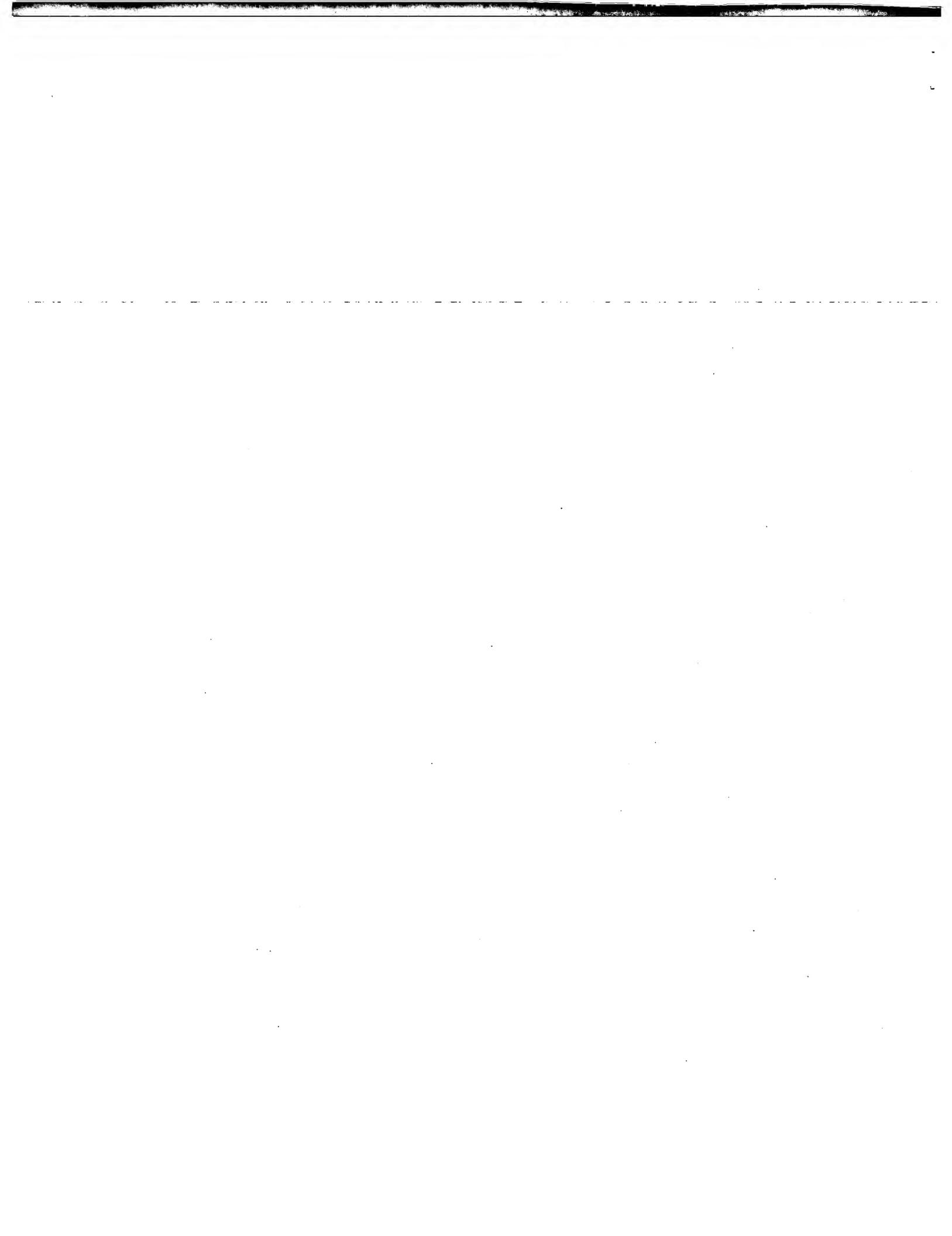
Beschreibung**Optische Struktur und Verfahren zu deren Herstellung**

5

In Lichtleitern, wie sie zum Beispiel für die optische Datenübertragung verwendet werden, sowie Kavitäten, wie sie zum Beispiel auf Laserresonatoren verwendet werden, wird die Ausbreitung von Licht in mindestens zwei Raumrichtungen begrenzt. Die Wellenführung erfolgt dabei üblicherweise durch eine Totalreflexion an der Grenzfläche zwischen einem optisch dichteren und einem optisch dünneren Medium. Das Licht breitet sich dabei im optisch dichteren Medium aus.

10 15 Neuere wissenschaftliche Arbeiten beschäftigen sich mit der Ausbreitung von Licht in periodischen dielektrischen Gitterstrukturen. Die Ausbreitung von Licht in derartigen Strukturen kann analog zu der Ausbreitung von Elektronen in einem Kristall beschrieben werden. Ist die Wellenlänge des Lichtes in der Größenordnung der Abmessungen des Gitters, so kann sich eine photonische Bandlücke bilden. Die photonische Bandlücke ist ein Frequenzbereich, in dem sich Photonen nicht ausbreiten können. Das heißt, wird auf eine derartige Struktur Licht mit einer Frequenz, die im Frequenzbereich der photonischen Bandlücke liegt, eingestrahlt, so kann sich dieses Licht in der Struktur nicht ausbreiten. Es wird vielmehr an der Oberfläche reflektiert. Dieser Effekt wurde experimentell bestätigt (siehe zum Beispiel E. Yablonovich, „Photonic Band Gaps and Localization“, ed. C. M. Soukoulis, Plenum, New York, 1993, Seiten 207 bis 234, oder U. Grünig et al, Appl. Phys. Lett., Bd. 66, Nr. 24, 1995, Seiten 3254 bis 3256). Diese Reflexion wird auch als Braggreflexion am dielektrischen Gitter bezeichnet.

20 25 30 35 Die experimentellen Untersuchungen wurden an Strukturen durchgeführt, in denen die Gitterstruktur als Schichtaufbau mit alternierenden Schichten mit unterschiedlichem Brechungs-



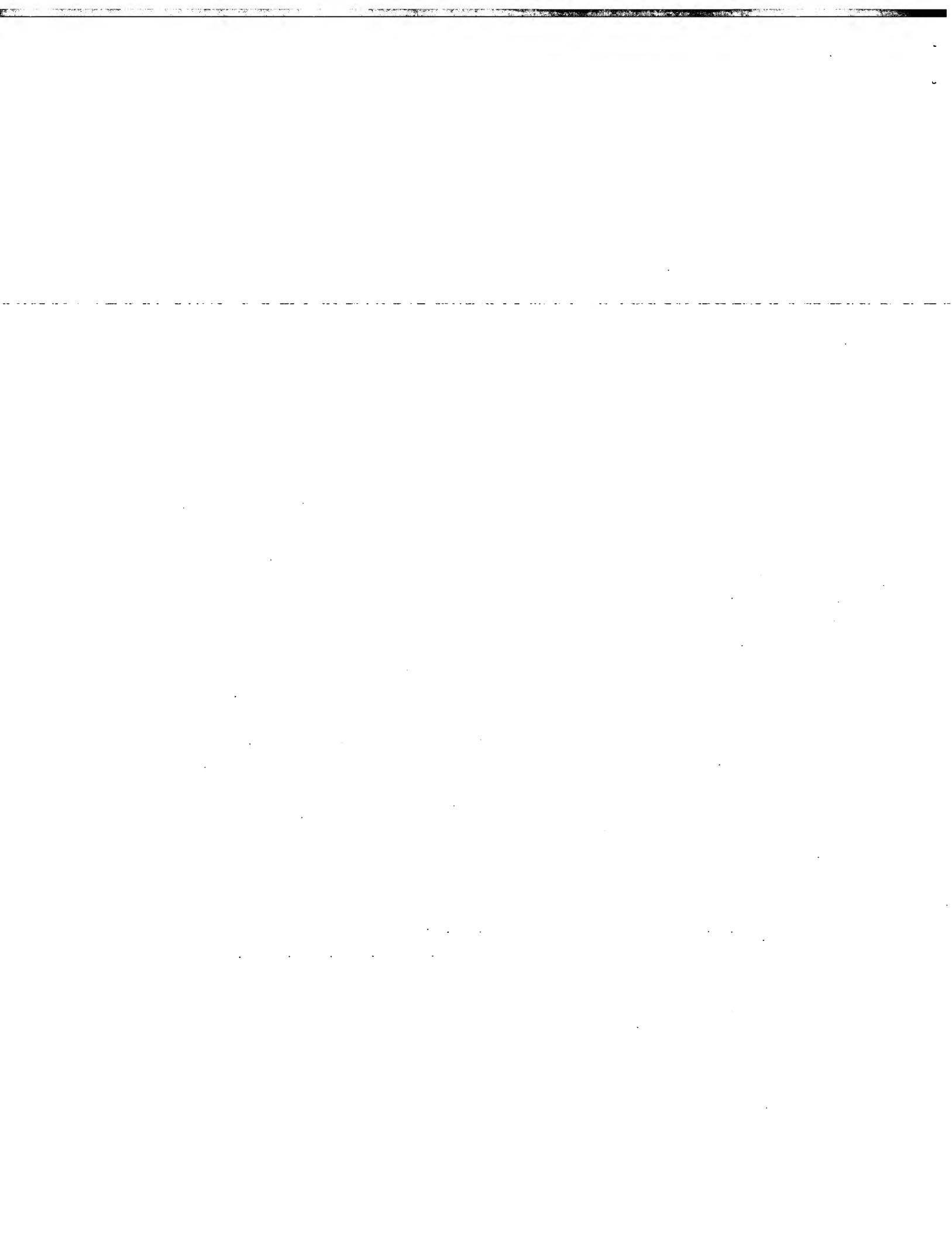
index oder aus einem nichtmetallischen Material wie zum Beispiel AlGaAs oder GaAs oder Si mit in einem periodischen Raster angeordneten Poren realisiert sind. In AlGaAs und GaAs sind diese Poren durch reaktives Ionenätzen hergestellt. Im 5 Silizium sind diese Poren durch elektrochemisches Ätzen hergestellt worden.

Aufgrund theoretischer Überlegungen und Berechnungen ist vorgeschlagen worden, den Effekt der Braggreflexion am dielektrischen Gitter zur Realisierung von Kavitäten und Lichtleitern zu nutzen (siehe zum Beispiel R. Maede et al, J. Appl. Phys., Bd. 75, Nr. 9, 1994, Seite 4753). Für einen Lichtleiter werden dabei zwei Bereiche aus einem Material mit einer photonischen Bandlücke verwendet. Als Material für die photonische Bandlücke ist GaAs mit einer periodischen Lochstruktur vorgeschlagen worden. Zwischen den beiden Bereichen ist als Lichtleiter das Ausgangsmaterial, GaAs, ohne Lochstrukturen angeordnet. In diesem Lichtleiter wird Licht einer Wellenlänge, die einer Frequenz in der photonischen Bandlücke entspricht, in einer Ebene dadurch geführt, daß es sich nicht in das Material mit der photonischen Bandlücke ausbreiten kann. In der Ebene senkrecht dazu wird das Licht durch Totalreflexion an der Grenzfläche des optisch dichteren GaAs zur umgebenden optisch dünneren Atmosphäre geführt. Zur Realisierung 25 einer Kavität wird Material mit einer photonischen Bandlücke zur Begrenzung der Ausbreitung des Lichts in der dritten Raumrichtung vorgesehen.

Der Erfindung liegt das Problem zugrunde, eine weitere optische Struktur anzugeben, die als Lichtleiter oder Kavität geeignet ist und in der die Lichtausbreitung in mindestens einer Raumrichtung durch Braggreflexion an dem dielektrischen Gitter verhindert wird. Weiterhin soll ein Verfahren zur Herstellung einer solchen optischen Struktur angegeben werden.

35

Dieses Problem wird erfindungsgemäß gelöst durch eine optische Struktur gemäß Anspruch 1 sowie ein Verfahren zu deren



Herstellung gemäß Anspruch 7. Weitere Ausgestaltungen der Erfindung gehen aus den übrigen Ansprüchen hervor.

5 In der erfindungsgemäßen optischen Struktur ist in einem Träger eine Gitterstruktur vorgesehen. Für den Träger ist jedes Material geeignet, das das Licht, mit dem die optische Struktur betrieben werden soll, nicht absorbiert und das nicht metallisch ist. Insbesondere ist der Träger aus einem III-V-Halbleiter oder aus Silizium realisiert.

10 Die Gitterstruktur weist eine photonische Bandlücke auf, das heißt sie hat die Eigenschaft, daß es mindestens ein Frequenzband gibt, so daß sich Licht mit einer Frequenz aus diesem Frequenzband in der Gitterstruktur nicht ausbreiten kann.

15 15 Die Gitterstruktur stellt ein dielektrisches Gitter dar, an dem dieses Licht braggreflektiert wird.

20 Die Gitterstruktur ist durch eine Anordnung von im wesentlichen senkrecht zu einer Hauptfläche des Trägers verlaufenden Poren mit im wesentlichen gleichem Querschnitt gebildet. Der Querschnitt der Poren ist vorzugsweise rund. Er kann auch eckig, zum Beispiel quadratisch sein. Außerhalb eines Defektbereiches in der Gitterstruktur sind die Poren in einem periodischen Raster angeordnet. In dem Defektbereich ist das periodische Raster dagegen gestört. Die Störung kann in einem veränderten Gitterabstand zwischen mindestens zwei Poren, im Fehlen mindestens einer Pore oder in mindestens einer Pore, die mit einem anderen Material gefüllt ist oder einen anderen Durchmesser aufweist, bestehen.

25 30 35 In der Richtung senkrecht zur Hauptfläche weisen die Poren eine Einschnürung auf. Das heißt, es gibt drei übereinander angeordnete, im wesentlichen parallel zur Hauptfläche ausgerichtete Bereiche, wobei der Durchmesser der Poren in dem mittleren Bereich kleiner ist als in den beiden äußeren Bereichen. Durch diese Variation des Durchmessers der Poren unterscheidet sich die Dielektrizitätskonstante und damit der



Brechungsindex im mittleren Bereich gegenüber der Dielektrizitätskonstante bzw. dem Brechungsindex in den äußeren Bereichen. Der mittlere Bereich ist damit optisch dichter als die äußeren Bereiche. In der Richtung senkrecht zur Hauptfläche

5 wird Licht daher durch Totalreflexion an der Grenzfläche zwischen dem mittleren Bereich und den äußeren Bereichen geführt. Senkrecht dazu wird das Licht dadurch geführt, daß es sich aufgrund seiner Wellenlänge nicht in die Gitterstruktur ausbreiten kann, da die Gitterstruktur für diese Wellenlänge

10 eine photonische Bandlücke aufweist. In der erfindungsgemäßen optischen Struktur wird das Licht im Träger unterhalb der Hauptfläche geführt.

Die Form des Lichtleiters oder die Kavität wird über die geometrische Form des Defektbereichs bestimmt. Eine Kavität wird dadurch gebildet, daß der Defektbereich in zwei Richtungen der Hauptfläche durch die Gitterstruktur begrenzt wird. Für einen Lichtleiter ist der Defektbereich weiter ausgedehnt, so daß die Gitterstruktur in zwei Teile unterteilt wird. Der

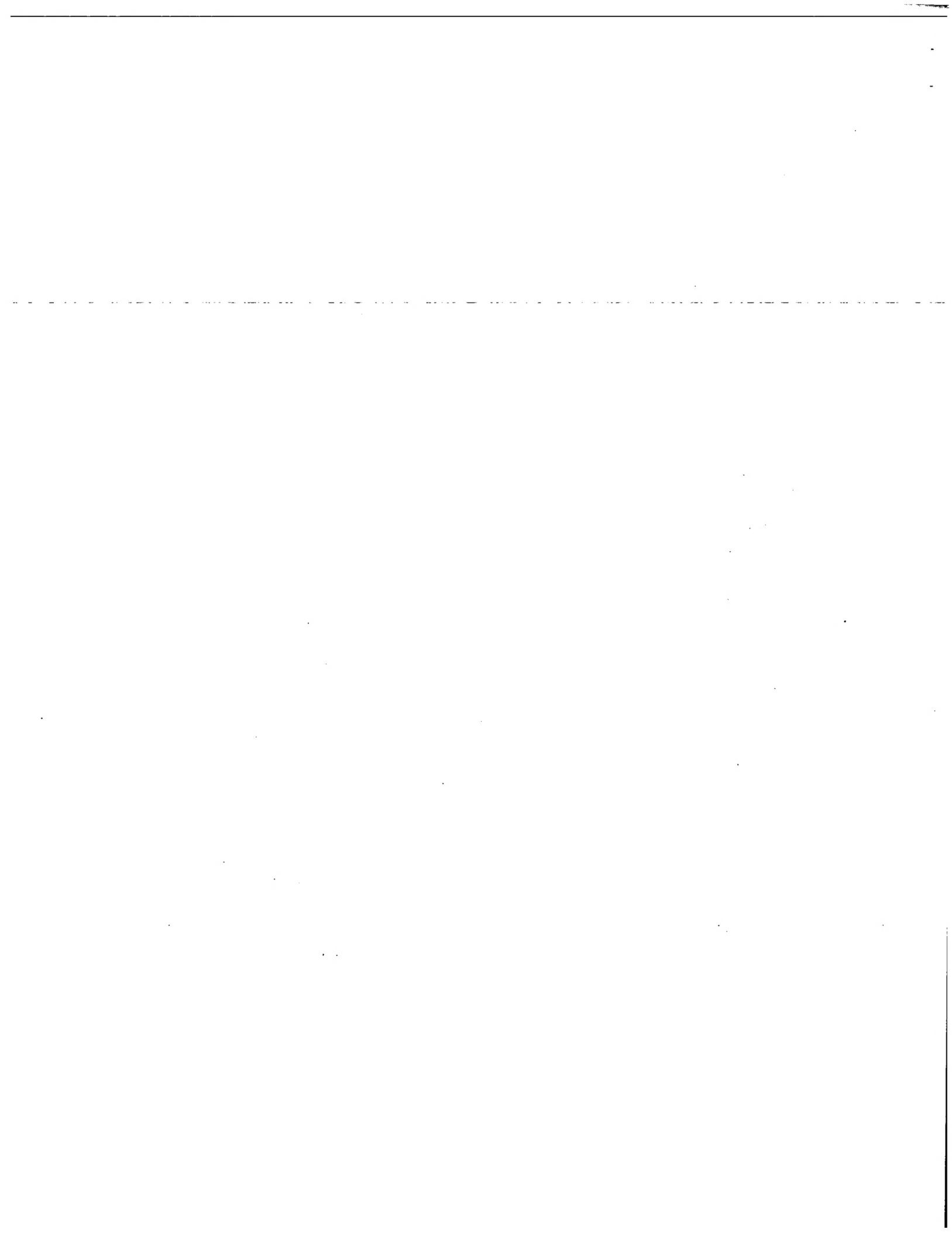
20 Lichtleiter kann dabei gerade verlaufen oder Winkel aufweisen.

Über die Abmessung des Defektbereichs senkrecht zur Ausbreitung des Lichtes läßt sich das in dem Defektbereich geführte

25 Licht bezüglich seiner Wellenlänge und/oder Mode fein abstimmen. Je schmäler der Defektbereich ist, desto schärfer ist die Auswahl des geführten Lichtes bezüglich Frequenz und Mode.

30 Es liegt im Rahmen der Erfindung, daß die Poren in dem Träger mehr als eine Einschnürung aufweisen. Damit werden zwei oder mehr Lichtleiter oder Kavitäten, die übereinander verlaufen, realisiert.

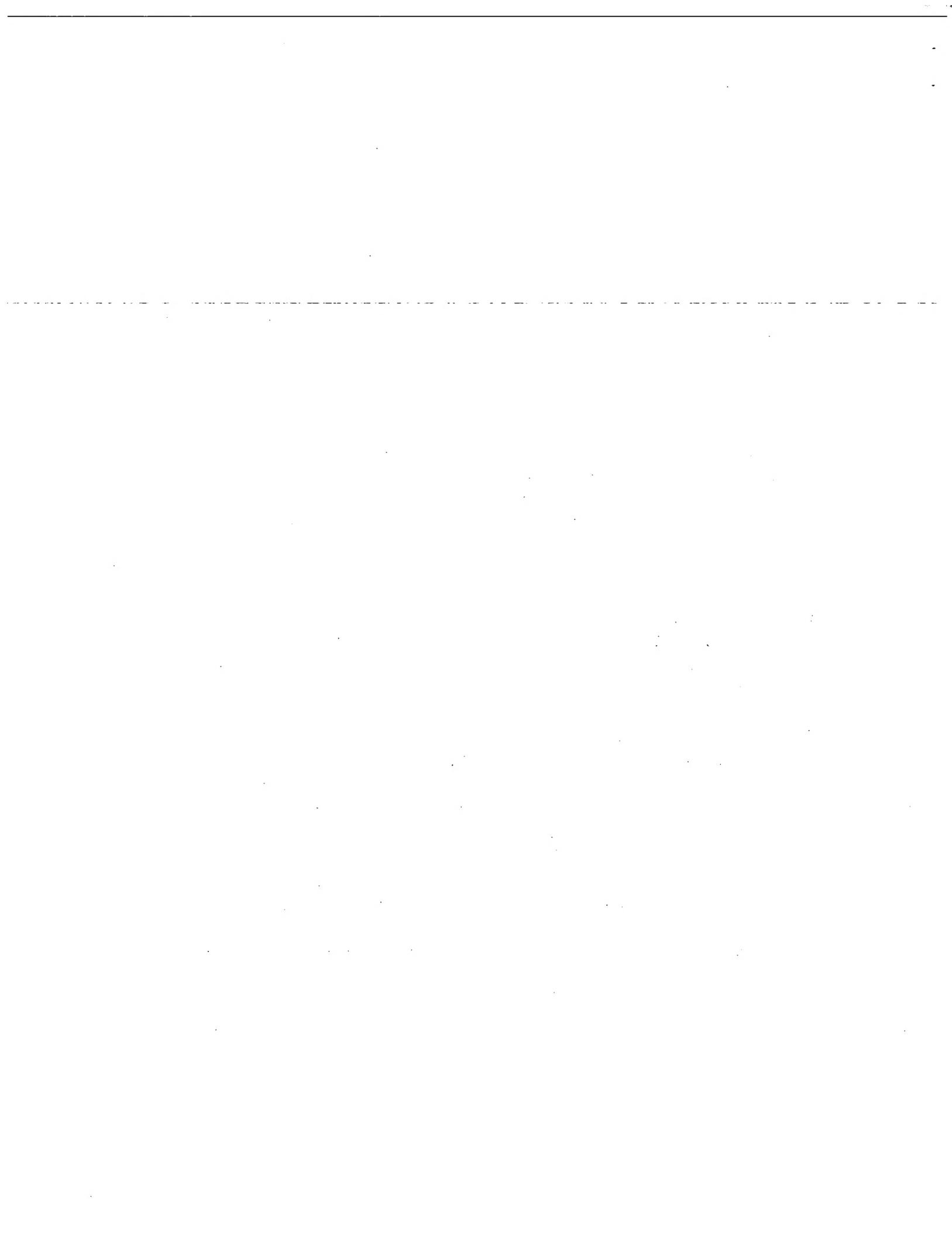
35 Über die Form des periodischen Rasters lassen sich weitere Eigenschaften der optischen Struktur einstellen. Ist das periodische Raster quadratisch, so ist die optische Struktur



zur Lichtführung von polarisiertem Licht geeignet. In diesem Fall kommt es zur Ausbildung von photonischen Bandlücken für die beiden Polarisationsrichtungen des Lichtes, die sich nicht überlappen. Ist das Raster dagegen trigonal, so überlappen die photonischen Bandlücken für beide Polarisationsrichtungen des Lichtes und die optische Struktur ist zur Wellenführung von unpolarisiertem Licht geeignet.

Die optische Struktur kann durch Aufeinanderstapeln unterschiedlich strukturierter Schichten hergestellt werden. Sie kann ferner durch anisotropes Ätzen in einem Substrat, wobei das Ätzen von zwei gegenüberliegenden Flächen erfolgt, gebildet werden. Der eingeschnürte Bereich wird zum Beispiel unter Verwendung einer Spacertechnik realisiert.

Vorzugsweise wird die optische Struktur auf der Basis von n-dotiertem Silizium durch elektrochemisches Ätzen hergestellt. Dabei werden zunächst in einer Hauptfläche eines n-dotierten Siliziumsubstrates in einem periodischen Raster angeordnete Vertiefungen erzeugt. Das Raster weist dabei einen Defektbereich auf, in dem mindestens eine Vertiefung fehlt. Die elektrochemische Ätzung wird in einem Elektrolyten durchgeführt, der vorzugsweise fluoridhaltig und sauer ist und mit dem die Hauptfläche in Kontakt steht. Zwischen den Elektrolyten und das Siliziumsubstrat wird eine Spannung angelegt, so daß das Siliziumsubstrat als Anode verschaltet ist. Dadurch bewegen sich Minoritätsladungsträger in dem n-dotierten Silizium zu der mit dem Elektrolyten in Kontakt stehenden Hauptfläche. An dieser Hauptfläche bildet sich eine Raumladungszone aus. Da die Feldstärke im Bereich von Vertiefungen in der Hauptfläche größer ist als außerhalb davon, bewegen sich die Minoritätsladungsträger bevorzugt zu diesen Punkten. Dadurch kommt es zu einer selbstjustierten Strukturierung der Oberfläche. Je tiefer an anfänglich kleine Vertiefung durch die Ätzung wird, desto mehr Minoritätsladungsträger bewegen sich wegen der vergrößerten Feldstärke dorthin und desto stärker ist der



Ätzangriff an dieser Stelle. Die Poren wachsen mit zunehmender Ätzzeit.

Der Ätzangriff ist abhängig von der Stromdichte in dem Siliziumsubstrat. Durch Erhöhung der Stromdichte im Elektrolyten wird der Ätzangriff und damit der Querschnitt der Pore vergrößert. In dem erfindungsgemäßen Verfahren wird die Ätzung in mindestens drei Ätzschritten durchgeführt. Im ersten Ätzschritt wird mit einem ersten Wert für die Stromdichte geätzt, in einem zweiten Ätzschritt mit einem zweiten Wert für die Stromdichte und in einem dritten Ätzschritt mit einem dritten Wert für die Stromdichte geätzt. Dabei ist der zweite Wert für die Stromdichte im zweiten Ätzschritt geringer als der erste Wert für die Stromdichte im ersten Ätzschritt und der dritte Wert für die Stromdichte im dritten Ätzschritt. Dadurch werden die Poren mit einer Einschnürung gebildet. Die Einschnürung wird durch den geringeren, zweiten Wert für die Stromdichte bewirkt.

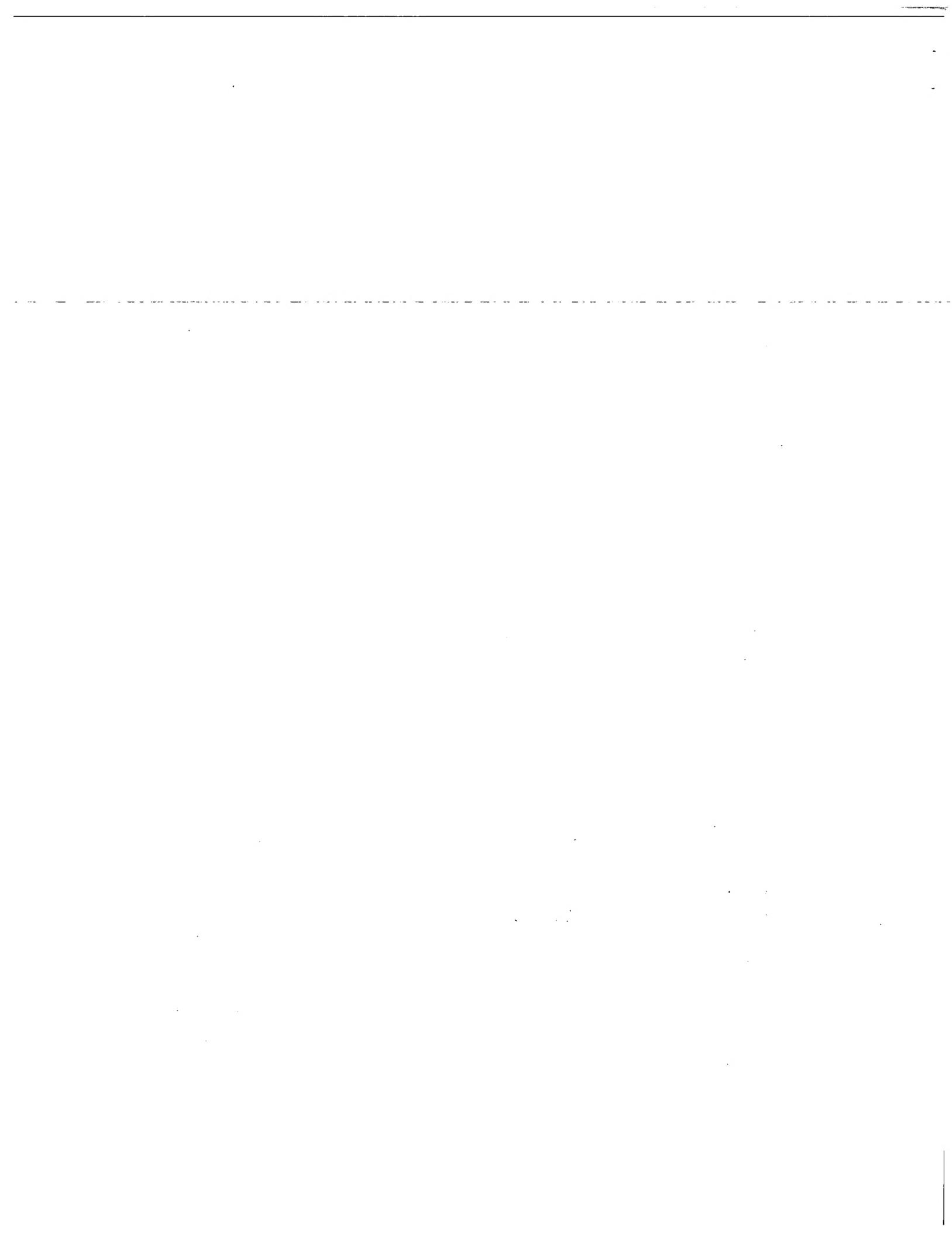
Zur Herstellung der optischen Struktur mit Poren, die zwei oder mehr Einschnürungen aufweisen, wird die elektrochemische Ätzung entsprechend in fünf oder mehr Ätzschritten durchgeführt.

Im folgenden wird die Erfindung anhand von Ausführungsbeispielen und der Figuren näher erläutert.

Figur 1 zeigt eine Aufsicht auf eine optische Struktur mit einem Lichtleiter.

Figur 2 zeigt den in Figur 1 mit II-II bezeichneten Schnitt durch die optische Struktur mit dem Lichtleiter.

Figur 3 zeigt eine Aufsicht auf eine optische Struktur mit mindestens einer Kavität.



Figur 4 zeigt den in Figur 3 mit IV-IV bezeichneten Schnitt durch die optische Struktur, wobei die Poren zwei Einschnürungen aufweisen.

5 Ein Träger 1 aus n-dotiertem, monokristallinem Silizium umfaßt eine Gitterstruktur 2 (siehe Figur 1 und Figur 2). Die Gitterstruktur 2 wird durch eine periodische Anordnung von im wesentlichen senkrecht zu einer Hauptfläche 3 des Trägers 1 verlaufenden Poren 4 mit im wesentlichen rundem Querschnitt gebildet. In der Gitterstruktur 2 gibt es einen Defektbereich 5, in dem das periodische Raster dadurch gestört ist, daß in diesem Bereich keine Poren 4 angeordnet sind. Der Defektbereich 5 weist zum Beispiel in der Breite die Ausdehnung von einer Pore 4 auf.

15 Die Poren 4 sind zum Beispiel in einem trigonalen Raster angeordnet. Über den Abstand benachbarter Poren 4 wird dabei der Wellenlängenbereich des Lichtes eingestellt, für das im Defektbereich 5 eine Wellenführung auftritt. Für den Abstand der Mittelpunkte benachbarter Poren a und die Wellenlänge λ gilt dabei allgemein die Beziehung $a/\lambda = 0,2 \text{ bis } 0,5$. Durch entsprechende Anordnung der Poren im Raster ist die Wellenlänge des geführten Lichtes über den gesamten Wellenlängenbereich verschiebbar, in dem das Material des Trägers 1 nicht absorbiert. In dem Beispiel, daß der Träger 1 aus Silizium besteht heißt das, daß eine Wellenführung im Wellenlängenbereich zwischen 1,1 μm und 100 μm sicher eingestellt werden kann. Zur Wellenführung im Wellenlängenbereich von 5 bis 6 μm beträgt der Abstand benachbarter Poren 4 $a = 1,5 \mu\text{m}$ bis $2,5 \mu\text{m}$.

30 In einem ersten Bereich 6, der sich von der Hauptfläche 3 bis in den Träger 1 hineinerstreckt, weisen die Poren 4 einen Durchmesser von zum Beispiel 2,2 μm auf bei einem Abstand zwischen benachbarten Poren 4 von $a = 2,3 \mu\text{m}$. In einem zweiten Bereich 7, der unterhalb des ersten Bereiches 6 angeordnet ist, weisen die Poren 4 einen geringeren Durchmesser als im ersten Bereich 6 von zum Beispiel 2,0 μm auf. In einem



dritten Bereich 8, der unterhalb des zweiten Bereichs 7 angeordnet ist, weisen die Poren 4 einen größeren Durchmesser als im zweiten Bereich 7 auf von zum Beispiel 2,2 μm . Die Poren 4 weisen über ihre Tiefe einen nicht konstanten Durchmesser 5 auf, so daß im zweiten Bereich 7 eine Einschnürung der Poren 4 auftritt.

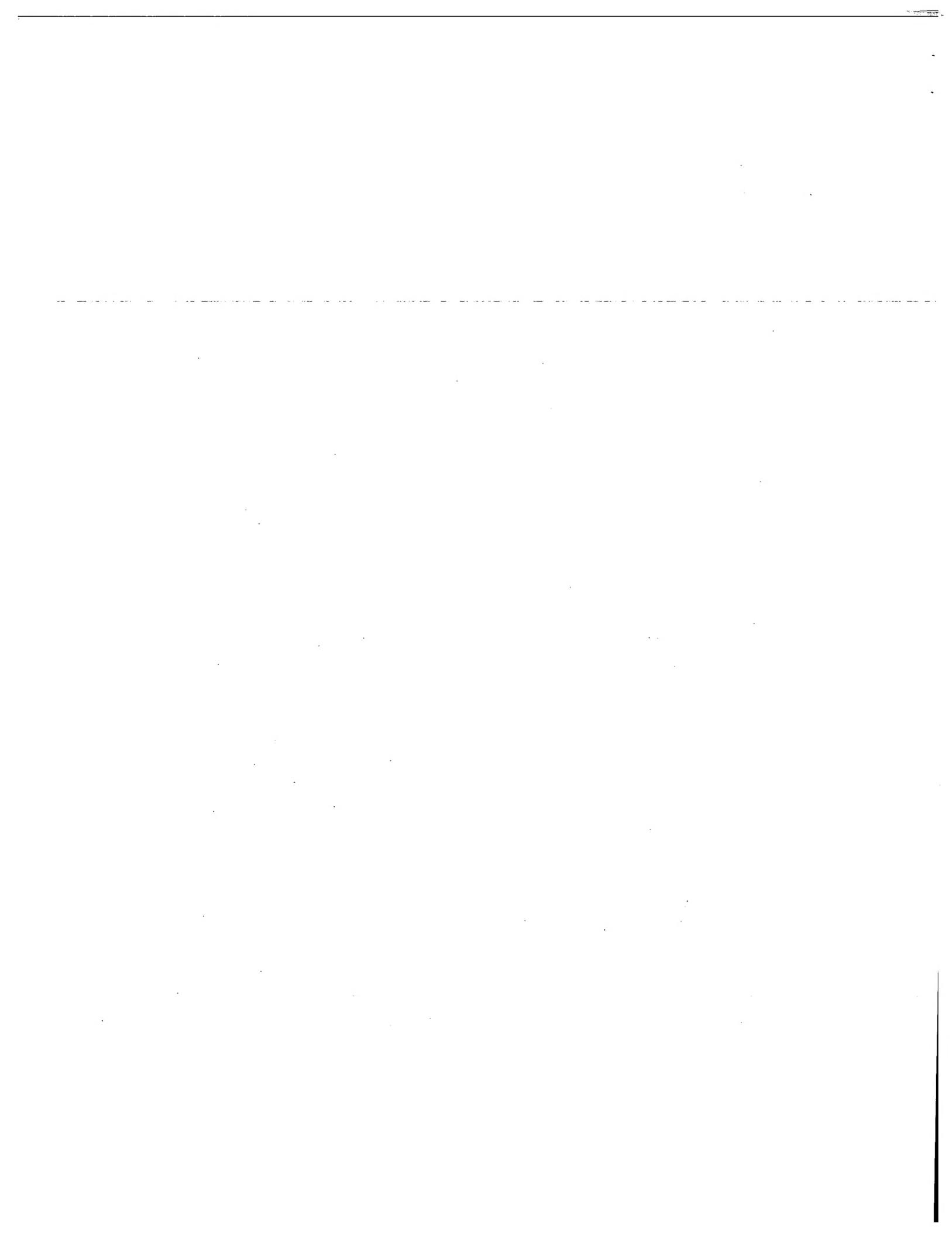
Diese Einschnürung der Poren 4 bewirkt, daß im zweiten Bereich 7 mehr Silizium vorhanden ist als im ersten Bereich 6 10 oder im dritten Bereich 8. Der zweite Bereich 7 stellt daher im Vergleich zum ersten Bereich 6 und zum dritten Bereich 8 ein dichteres Medium dar.

Licht einer Wellenlänge λ , die in der photonischen Bandlücke 15 der Gitterstruktur 2 liegt, wird in der Ebene senkrecht zur Hauptfläche 3 dadurch geführt, daß es sich aufgrund der photonischen Bandlücke in der Gitterstruktur 2 nicht ausbreiten kann. In der Richtung senkrecht dazu wird dieses Licht durch Totalreflexion an den Grenzflächen des zweiten Bereichs 7 zum ersten Bereich 6 bzw. dritten Bereich 8 geführt. Der Schnittbereich aus dem Defektbereich 5 und dem zweiten Bereich 7 20 wirkt als Lichtleiter.

Zur Herstellung der optischen Struktur werden in der 25 Hauptfläche 3 des Trägers 1, der einen spezifischen Widerstand von zum Beispiel 1 Ωcm aufweist, Vertiefungen erzeugt, die entsprechend den Poren 4 in einem periodischen Raster angeordnet sind. Im Bereich des Defektbereichs 5 werden keine Vertiefungen erzeugt.

30 Die Vertiefungen werden zum Beispiel nach Herstellung einer Photolackmaske mit Hilfe konventioneller Photolithographie und anschließender alkalischer Ätzung hergestellt.

35 Nach Entfernung der Photolackmaske wird die Hauptfläche 3 des Trägers 1 mit einem fluoridhaltigen, sauren Elektrolyten in Kontakt gebracht. Der Elektrolyt weist eine Flußsäurekonzen-



tration von 1 bis 50 Gewichtsprozent, vorzugsweise 3 Gewichtsprozent auf. Dem Elektrolyten kann ein Oxidationsmittel, zum Beispiel Wasserstoffsuperoxid, zugesetzt werden, um die Entwicklung von Wasserstoffbläschen auf der Hauptfläche 3 des Trägers 1 zu unterdrücken.

Der Träger 1 wird als Anode verschaltet. Zwischen dem Träger 1 und dem Elektrolyten wird eine Spannung von 0 bis 20 Volt, vorzugsweise 3 Volt, angelegt. Der Träger 1 wird von einer 10 der Hauptfläche 3 gegenüberliegenden Rückseite her mit Licht beleuchtet, so daß eine Stromdichte von zum Beispiel 18 mA/cm² eingestellt wird. Ausgehend von den Vertiefungen werden bei der elektrochemischen Ätzung die Poren 4 erzeugt, die senkrecht zur Hauptfläche 3 verlaufen.

15 Nach einer Ätzzeit von zum Beispiel 10 Minuten, während der die Stromdichte konstant auf dem ersten Wert von 18 mA/cm² eingestellt war, erreichen die Poren eine Tiefe von zum Beispiel 10 µm. Dann wird die Stromdichte auf einen zweiten Wert von zum Beispiel 14 mA/cm² reduziert und die elektrochemische Ätzung mit diesem Wert fortgesetzt. Dabei wachsen die Poren 4 mit verringertem Durchmesser weiter. Der zweite Bereich 7 der Poren 4 wird gebildet. Nach einer Ätzzeit von zum Beispiel 5 Minuten weist der zweite Bereich 7 der Poren 4 eine Abmessung 20 senkrecht zur Hauptfläche 3 von zum Beispiel 5 µm auf. Danach wird die Stromdichte auf einen dritten Wert von zum Beispiel 18 mA/cm² erhöht und die elektrochemische Ätzung fortgesetzt. Dabei entsteht der dritte Bereich 8 der Poren 4, in dem der Durchmesser der Poren 4 größer als im zweiten Bereich 7 der Poren 4 ist. Nach einer Ätzzeit von zum Beispiel 10 Minuten weist der dritte Bereich 8 eine Ausdehnung senkrecht zur Hauptfläche 3 von zum Beispiel 10 µm auf. Damit ist die optische Struktur fertiggestellt.

30 35 In einem Träger 1', der wie der Träger 1 aus n-dotiertem, monokristallinem Silizium besteht, ist eine periodische Gitterstruktur 2' vorgesehen. Die periodische Gitterstruktur 2'



weist eine photonische Bandlücke auf für Licht der Wellenlänge λ . Die Gitterstruktur 2' wird durch in einer Hauptfläche 3' des Trägers 1' gebildete Poren 4' erzeugt (siehe Figur 3 und Figur 4).

5

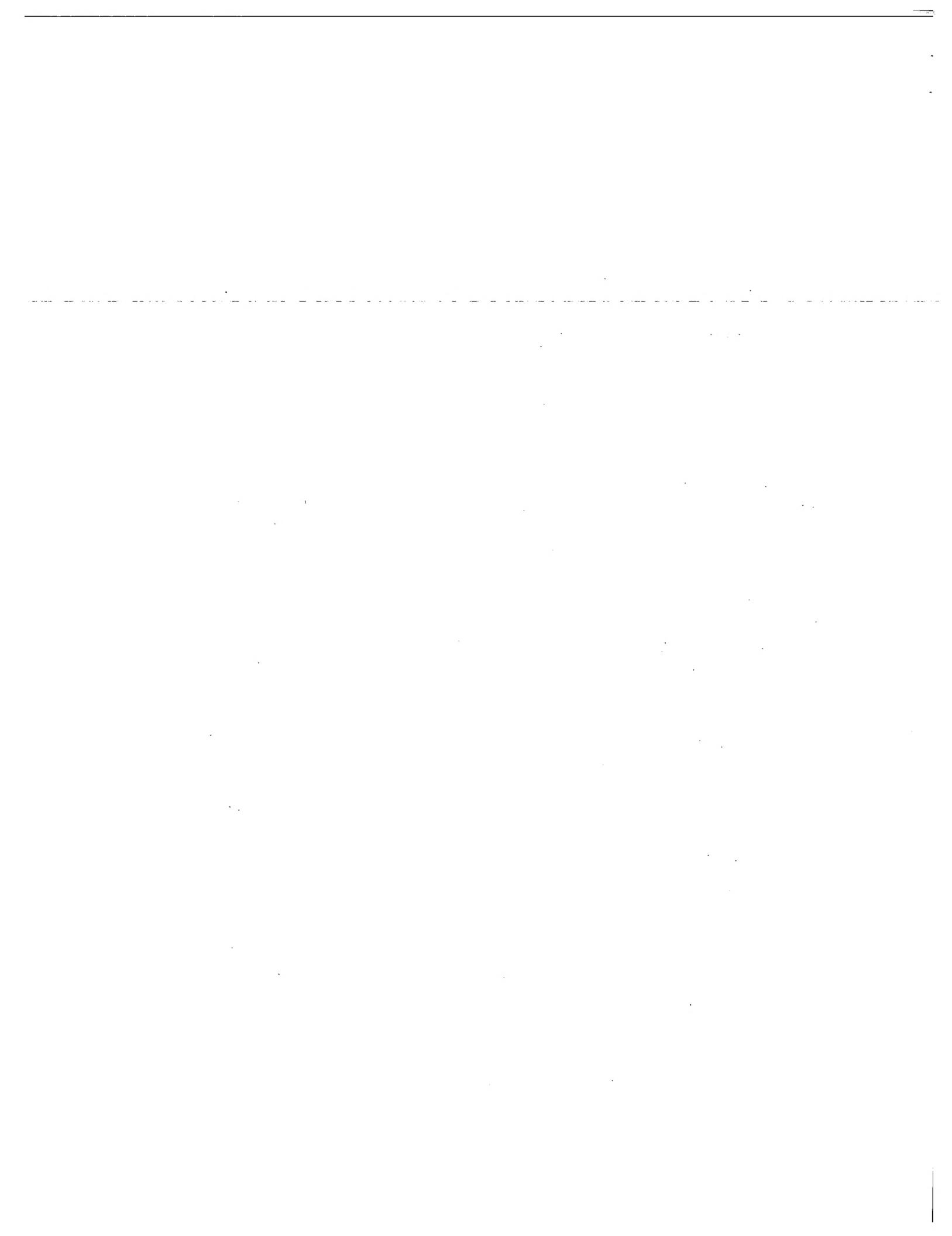
Die Mittelpunkte der Poren 4' sind in einem periodischen, trigonalen Raster angeordnet. Der Abstand a benachbarter Mittelpunkte der Poren 4' genügt dabei der Bedingung $a/\lambda = 0,2 \text{ bis } 0,5$. Wegen dieser Abmessung weist die Gitterstruktur 2' für Licht der Wellenlänge λ eine photonische Bandlücke auf. Dabei ist zum Beispiel $a = 2,3 \text{ } \mu\text{m}$ und $\lambda = 5 \text{ } \mu\text{m}$.

10

In der Gitterstruktur 2' ist ein Defektbereich 5' vorgesehen, in dem das periodische Raster dadurch gestört ist, daß eine Pore 4 fehlt. Licht der Wellenlänge λ kann sich in dem Defektbereich 5 parallel zur Hauptfläche 3' nicht ausbreiten, da die Ausbreitung des Lichtes der Wellenlänge λ wegen der photonischen Bandlücke der umgebenden Gitterstruktur 5' in der Gitterstruktur 2' nicht möglich ist.

20

Die Poren 4' weisen über ihre Tiefe einen nicht konstanten Durchmesser auf. In einem ersten Bereich 6', der an die Hauptfläche 3' angrenzt, weisen die Poren einen Durchmesser von zum Beispiel $2,2 \text{ } \mu\text{m}$ auf. In einem zweiten Bereich 7', der unterhalb des ersten Bereichs 6' angeordnet ist, weisen die Poren einen kleineren Durchmesser von zum Beispiel $2,0 \text{ } \mu\text{m}$ auf. In einem dritten Bereich 8', der unterhalb des zweiten Bereichs 7' angeordnet ist, weisen die Poren einen Durchmesser von zum Beispiel $2,2 \text{ } \mu\text{m}$ auf. In einem vierten Bereich 9', der unterhalb des dritten Bereichs 8' angeordnet ist, weisen die Poren einen kleineren Durchmesser von zum Beispiel $2,0 \text{ } \mu\text{m}$ auf. In einem fünften Bereich 10', der unterhalb des vierten Bereichs 4' angeordnet ist, weisen die Poren einen Durchmesser von zum Beispiel $2,2 \text{ } \mu\text{m}$ auf. Die Tiefe des ersten Bereichs 6' beträgt dabei zum Beispiel $10 \text{ } \mu\text{m}$, des zweiten Bereichs 7' $5 \text{ } \mu\text{m}$, des dritten Bereichs 8' $20 \text{ } \mu\text{m}$, des vierten Bereichs 9' $5 \text{ } \mu\text{m}$ und des fünften Bereichs 10' $10 \text{ } \mu\text{m}$.



Der Querschnitt der Poren 4' weist im zweiten Bereich 7' und im vierten Bereich 9' jeweils eine Einschnürung auf. Damit ist sowohl im zweiten Bereich 7' als auch im vierten Bereich 5 9' mehr Silizium vorhanden als in dem angrenzenden ersten Bereich 6', dritten Bereich 8' bzw. fünften Bereich 10'. Der zweite Bereich 7' und der vierte Bereich 9' stellen daher ein optisch dichteres Medium dar als die jeweils angrenzenden Bereiche 6', 8', 10'.

10

Licht der Wellenlänge λ , das in dem Defektbereich 5' in der Ausdehnung parallel zur Hauptfläche 3' durch die umgebende Gitterstruktur 2' in seiner Ausbreitung behindert ist, wird in der Richtung senkrecht zur Hauptfläche 3' durch Totalreflexion an der Grenzfläche zum optisch dünneren Medium im zweiten Bereich 7' bzw. vierten Bereich 9' gehalten. Der Schnittbereich zwischen dem Defektbereich 5' und dem zweiten Bereich 7' sowie zwischen dem Defektbereich 5' und dem vierten Bereich 9' stellt jeweils eine Kavität dar.

15

Die Herstellung der optischen Struktur, die anhand von Figur 3 und Figur 4 erläutert wurde, erfolgt analog der Herstellung der optischen Struktur, die anhand von Figur 1 und Figur 2 erläutert wurde, durch elektrochemische Ätzung. Zur Bildung 25 des vierten Bereich 9' und des fünften Bereichs 10' der Poren 4' wird dabei die elektrochemische Ätzung weiter fortgesetzt, wobei zur Ätzung des vierten Bereichs 9' die Stromdichte auf den zweiten Wert, der zur Ätzung des zweiten Bereichs 7' verwendet wurde und zur Ätzung des fünften Bereichs 10' die 30 Stromdichte auf den dritten Wert, der zur Ätzung des dritten Bereichs 8 verwendet wurde, eingestellt wird.

Die Erfindung lässt sich analog auf optische Strukturen übertragen, bei denen mehr als zwei Lichtleiter oder Kavitäten 35 übereinander angeordnet sind. Dazu wird die Anzahl der Einschnürungen der Poren entsprechend vergrößert.

Patentansprüche

1. Optische Struktur,

5 - bei der in einem Träger (1) eine Gitterstruktur (2) vorgesehen ist,

10 - bei der die Gitterstruktur (2) die Eigenschaft hat, daß es mindestens ein Frequenzband gibt, so daß sich Licht mit einer Frequenz aus dem Frequenzband in der Gitterstruktur (2) nicht ausbreiten kann,

15 - bei der die Gitterstruktur (2) durch eine Anordnung von im wesentlichen senkrecht zu einer Hauptfläche (3) des Trägers (1) verlaufenden Poren (4) gebildet wird,

20 - bei der in der Gitterstruktur (2) ein Defektbereich (5) vorgesehen ist,

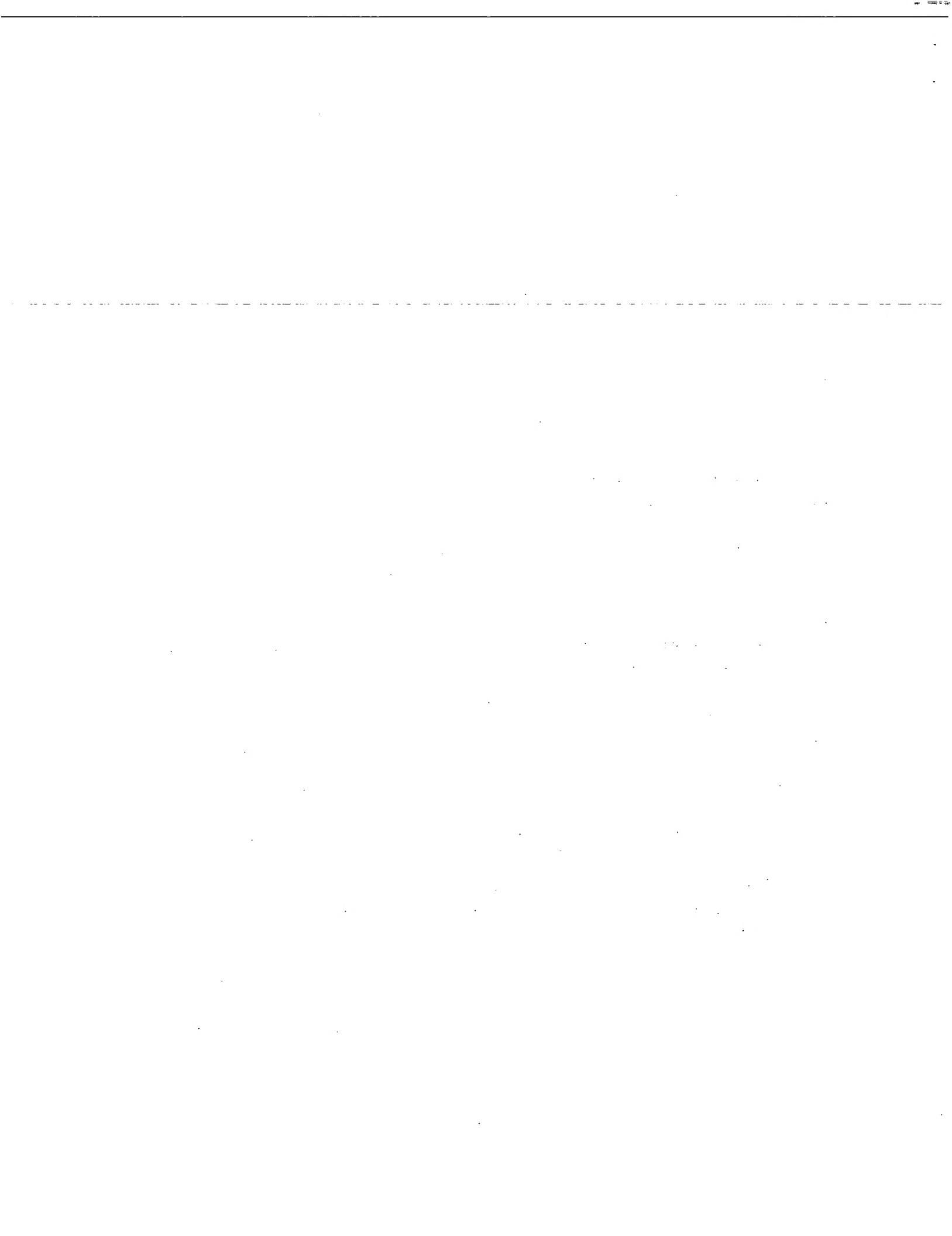
25 - bei der die Poren (4) außerhalb des Defektsbereichs (5) in einem periodischen Raster angeordnet sind und bei der das periodische Raster in dem Defektbereich (5) gestört ist,

30 - bei der mindestens drei übereinander angeordnete, im wesentlichen parallel zur Hauptfläche (3) ausgerichtete Bereiche (6, 7, 8) vorgesehen sind, wobei der Durchmesser der Poren (4) in einem zweiten Bereich (7) kleiner ist als in einem ersten Bereich (6) und einem dritten Bereich (8) und wobei der zweite Bereich (7) zwischen dem ersten Bereich (6) und dem dritten Bereich (8) angeordnet ist.

2. Optische Struktur nach Anspruch 1,

bei der der Defektbereich (5) die Gitterstruktur (2) im Bereich der Hauptfläche (3) in mindestens zwei Teile unterteilt.

3. Optische Struktur nach Anspruch 1 oder 2,



bei der unterhalb des dritten Bereichs (8) mindestens ein weiterer Bereich (9') vorgesehen ist, in dem der Porendurchmesser geringer ist als oberhalb und unterhalb des weiteren Bereichs (9').

5

4. Optische Struktur nach einem der Ansprüche 1 bis 3, bei der der Träger (1) aus Silizium besteht.

5. Optische Struktur nach Anspruch 4,

10

- bei der der Abstand der Mittelpunkte benachbarter Poren (4) im Bereich zwischen 0,5 µm und 25 µm liegt,

15

- bei der der Durchmesser der Poren im zweiten Bereich im Bereich zwischen 0,4 µm und 23 µm liegt,

- bei der der Durchmesser der Poren im ersten Bereich und im dritten Bereich im Bereich zwischen 0,45 µm und 24,5 µm liegt,

20

- bei der die Ausdehnung des zweiten Bereichs senkrecht zur Hauptfläche (3) zwischen 1 µm und 50 µm liegt.

6. Optische Struktur nach einem der Ansprüche 1 bis 5,

25 bei der das Raster trigonal ist.

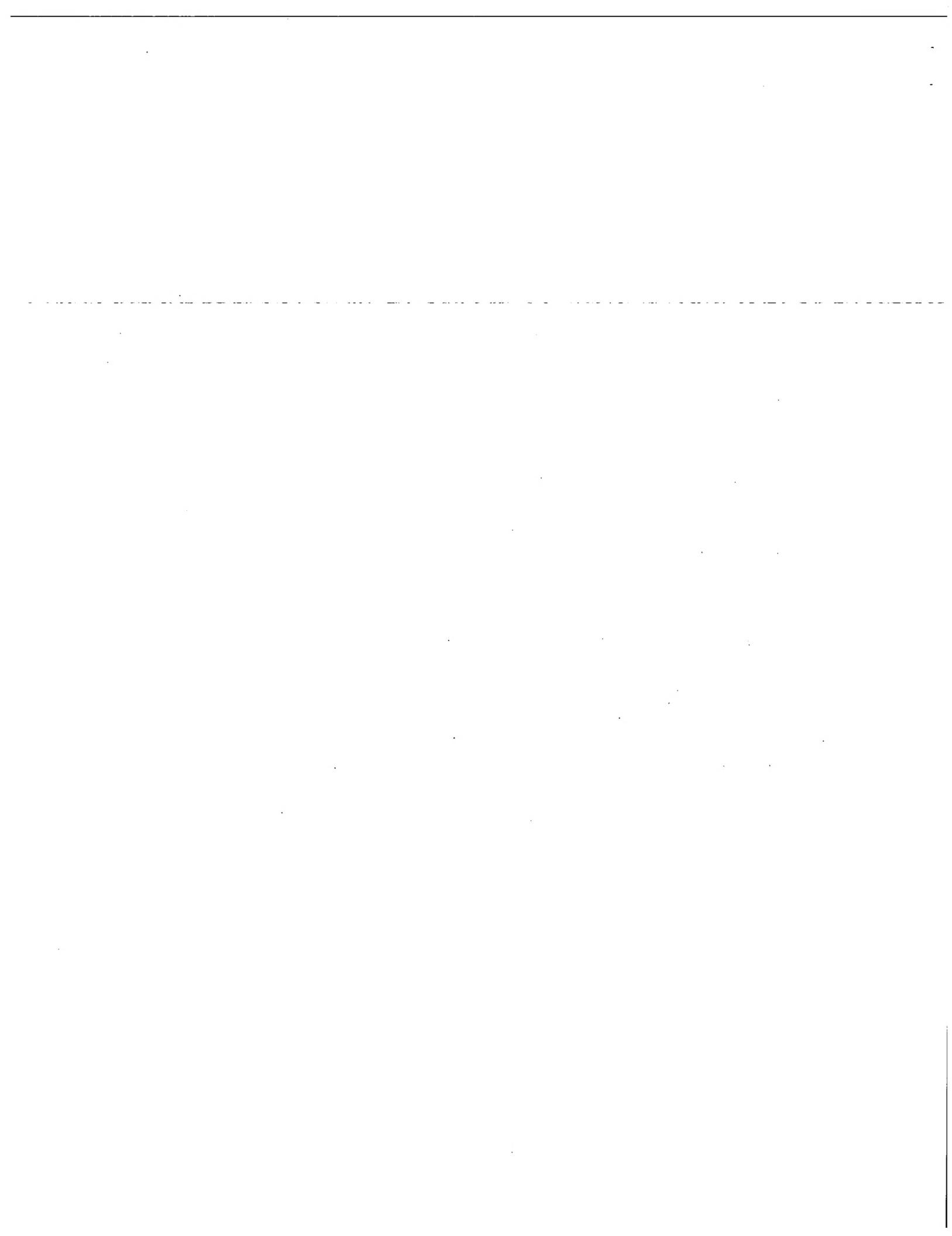
7. Verfahren zur Herstellung einer optischen Struktur,

30

- bei dem in einer Hauptfläche (3) eines n-dotierten Siliziumsubstrates (1) in einem periodischen Raster angeordnete Vertiefungen erzeugt werden, wobei das Raster einen Defektbereich (5) aufweist, in dem das periodische Raster gestört ist,

35

- bei dem durch eine elektrochemische Ätzung in einem Elektrolyten, mit dem die Hauptfläche (3) in Kontakt steht, gegenüber dem das Siliziumsubstrat (1) als Anode verschaltet



ist und in dem eine den Ätzabtrag beeinflussende Stromdichte eingestellt ist, in dem Siliziumsubstrat (1) ausgehend von den Vertiefungen Poren (4) geätzt werden,

5 - bei dem die elektrochemische Ätzung in mindestens drei Ätzschritten erfolgt, wobei in einem ersten Ätzschritt mit einem ersten Wert für die Stromdichte geätzt wird, in einem zweiten Ätzschritt mit einem zweiten Wert für die Stromdichte, der geringer als der erste Wert ist, geätzt wird
10 und in einem dritten Ätzschritt mit einem dritten Wert für die Stromdichte, der größer als der zweite Wert ist, geätzt wird.

8. Verfahren nach Anspruch 7,

15 bei dem die Stromdichte durch Beleuchtung einer der Hauptfläche (3) gegenüberliegenden Rückseite des Siliziumsubstrats (1) eingestellt wird.

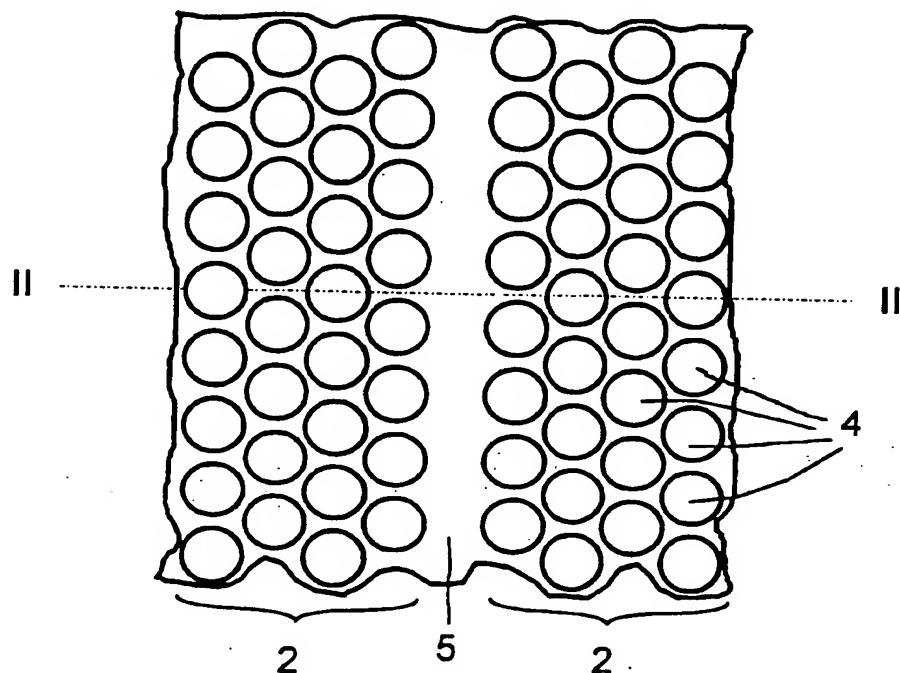
9. Verfahren nach Anspruch 7 oder 8,

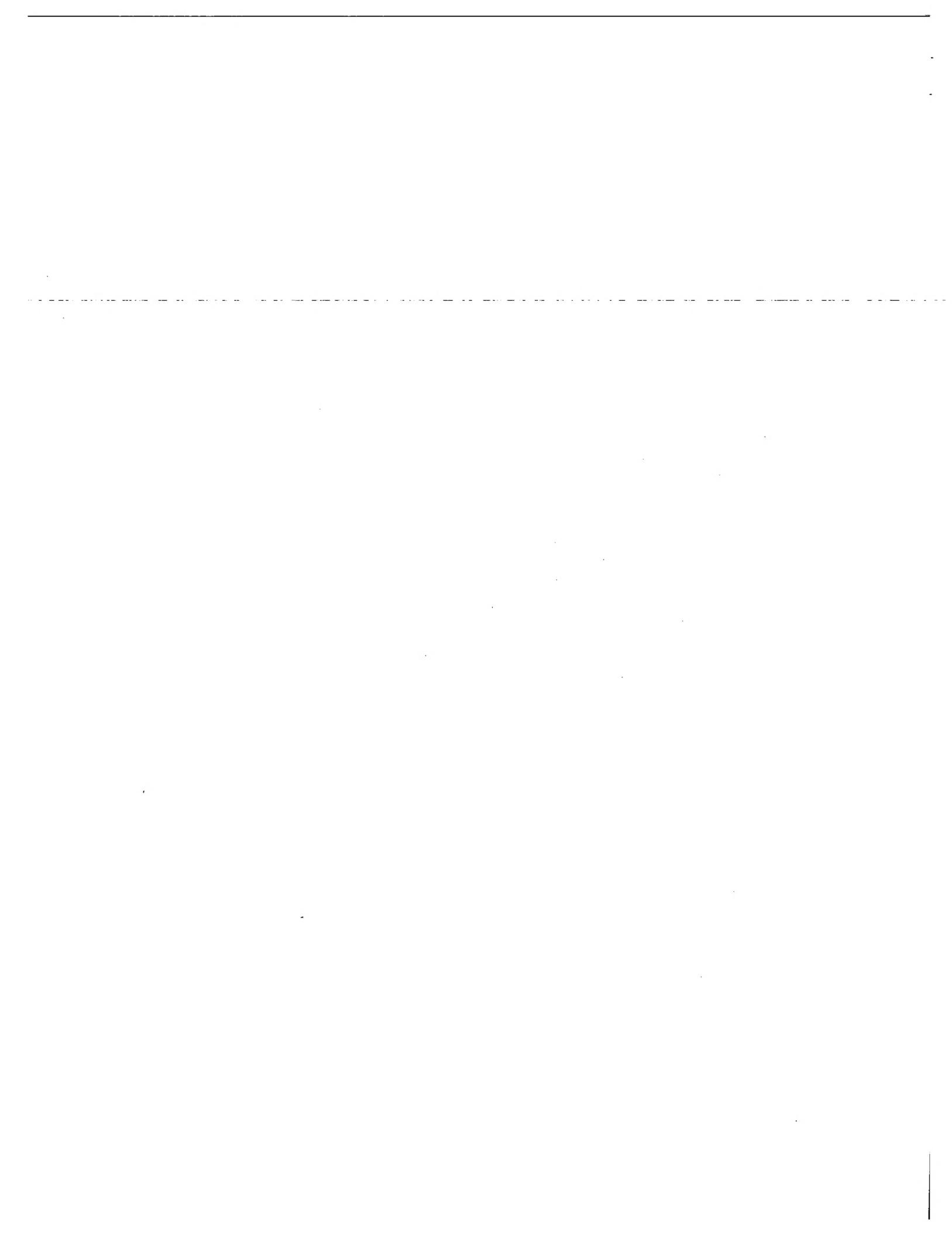
20 - bei dem das Siliziumsubstrat (1) <100>-Scheibe ist,
- bei dem das elektrochemische Ätzen in einem fluoridhaltigen sauren Elektrolyten erfolgt.

25 10. Verfahren nach einem der Ansprüche 7 bis 9,
bei dem die Vertiefungen in der Hauptfläche (3) durch Herstellung einer Photolackmaske auf der Hauptfläche (3) und anschließende alkalische Ätzung der Hauptfläche (3) erzeugt werden.

1/4

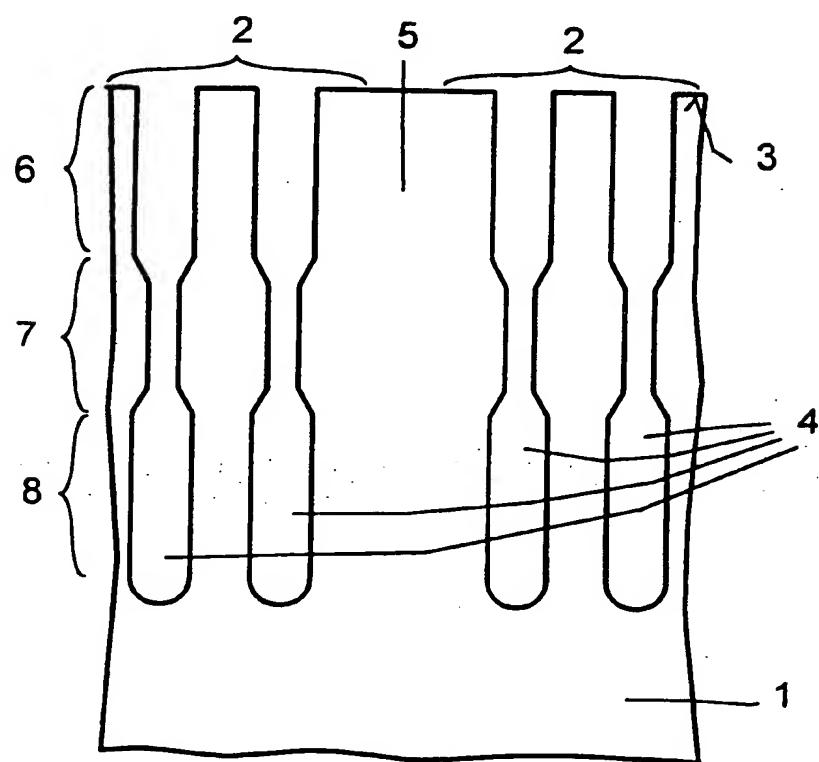
FIG 1





2/4

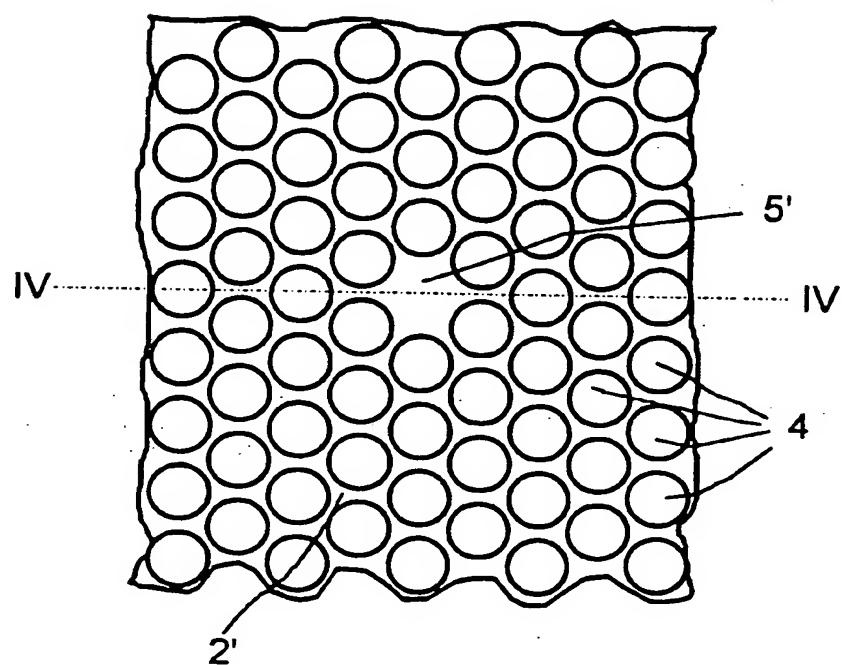
FIG 2

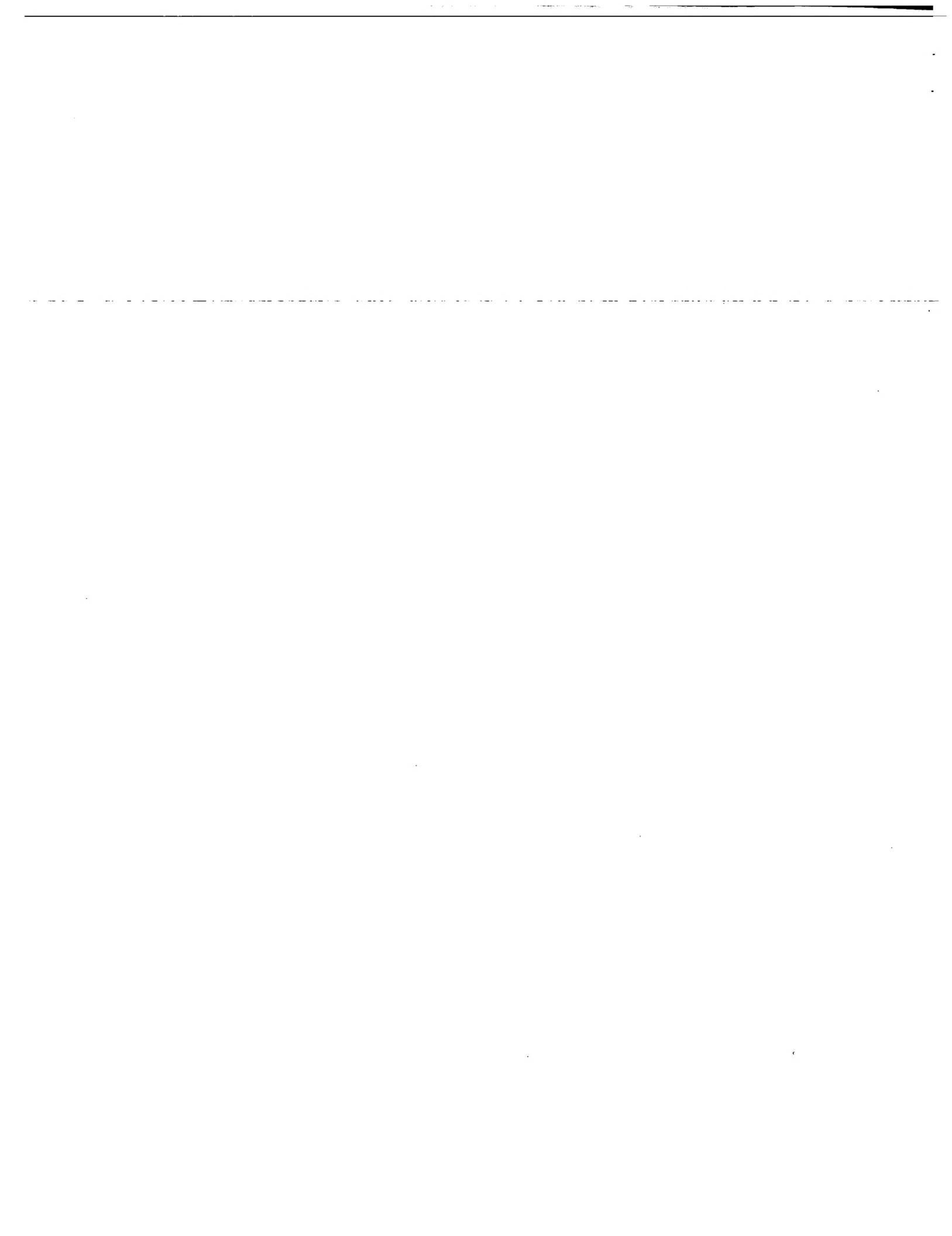




3/4

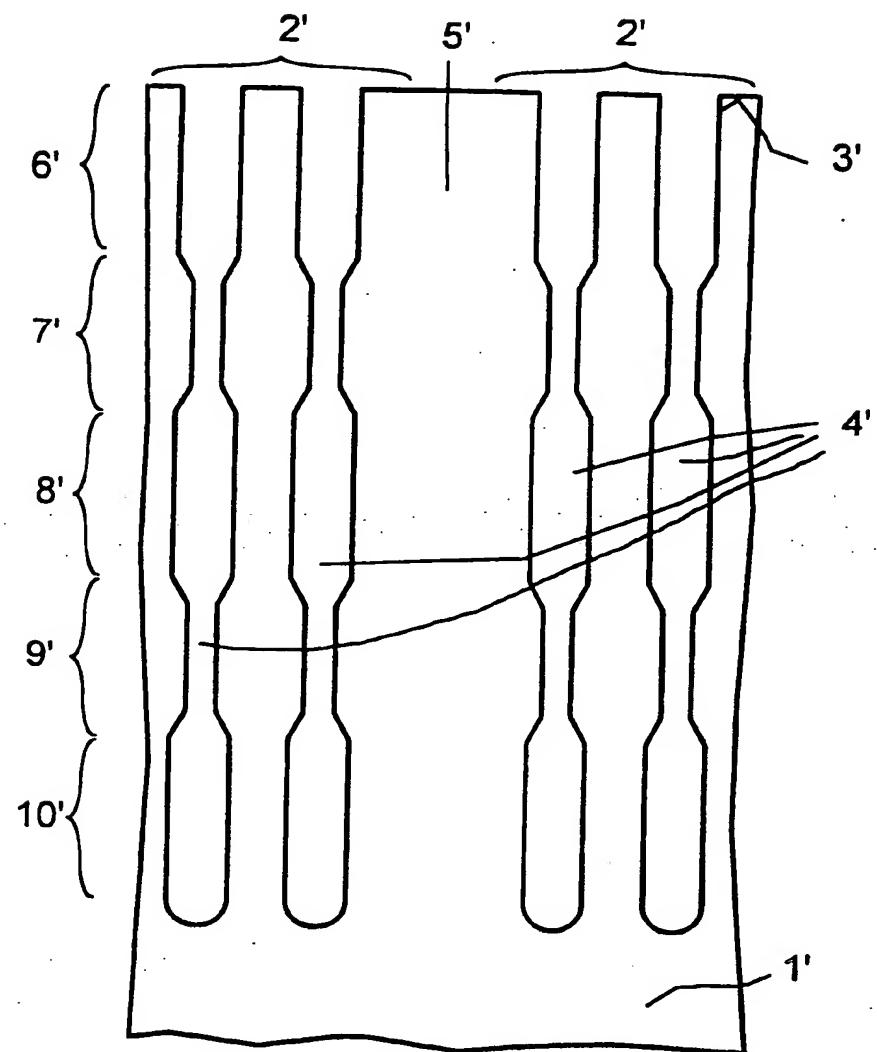
FIG 3





4/4

FIG 4





INTERNATIONAL SEARCH REPORT

Int. onal Application No
PCT/DE 96/01256A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 G02B6/124 G02B6/136 H01L21/3063 G02B5/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 6 G02B H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	APPLIED PHYSICS LETTERS, vol. 66, no. 24, 12 June 1995, WOODBURY, N.Y., US, pages 3254-3256, XP002017882 U.GRÜNING ET.AL.: "Two-dimensional infrared photonic band gap structure based on porous silicon" cited in the application see the whole document ---	1,6,7
A	C.M.SOUKOULIS: "Photonic band gaps and localization" 1993, PLENUM PRESS, NEW YORK XP002017883 cited in the application see page 207 - page 234 ---	1,6,7 -/-

 Further documents are listed in the continuation of box C. Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *&* document member of the same patent family

1

Date of the actual completion of the international search

7 November 1996

Date of mailing of the international search report

15. 11. 96

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+ 31-70) 340-3016

Authorized officer

Mathyssek, K



INTERNATIONAL SEARCH REPORT

Int. Application No
PCT/DE 96/01256

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

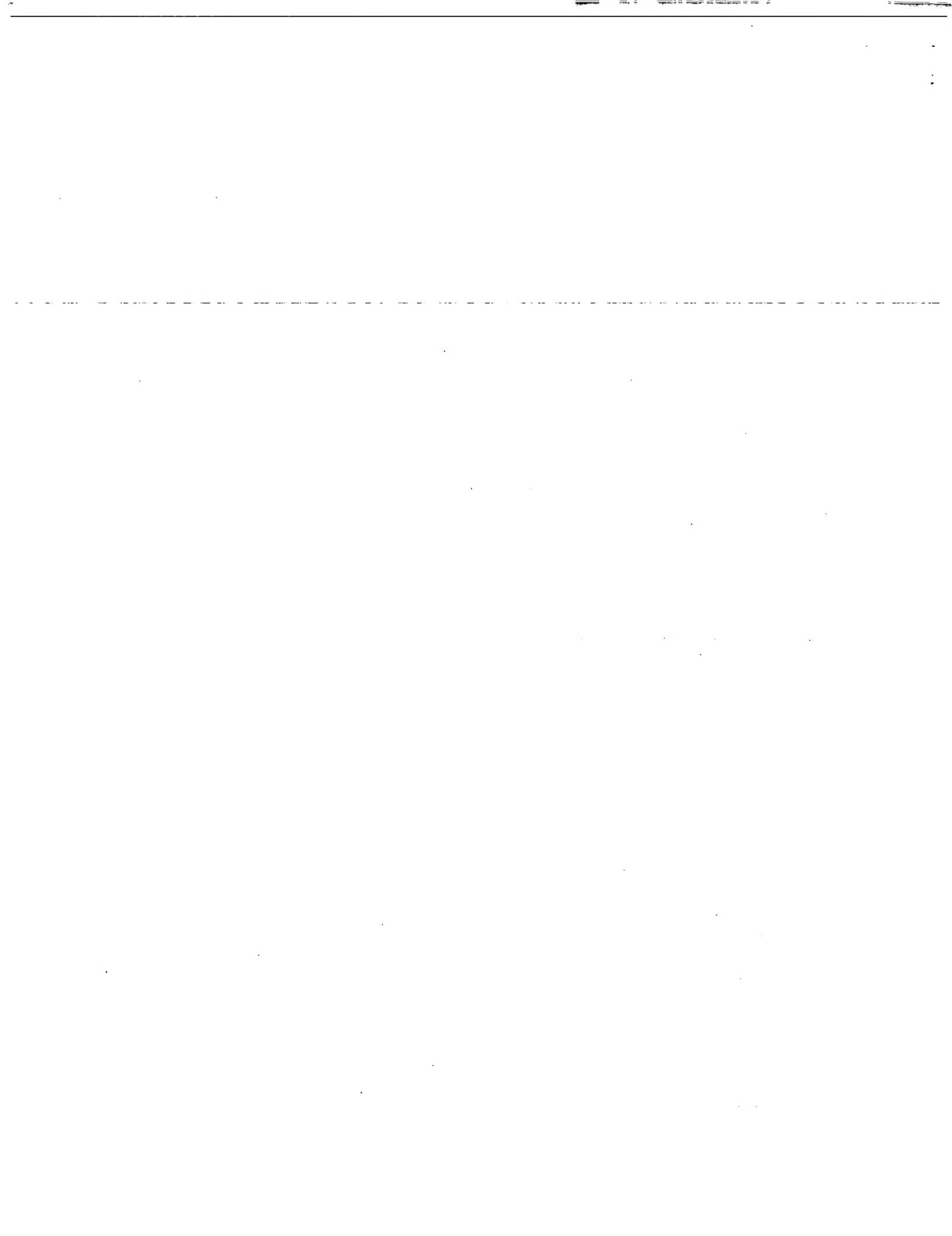
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	APPLIED PHYSICS LETTERS, vol. 64, no. 6, 7 February 1994, pages 687-689, XP000422868 GOURLEY P L ET AL: "OPTICAL PROPERTIES OF TWO-DIMENSIONAL PHOTONIC LATTICES FABRICATED AS HONEYCOMB NANOSTRUCTURES IN COMPOUND SEMICONDUCTORS" see the whole document ---	1,6,7
A	US,A,5 187 461 (BROMMER KARL ET AL) 16 February 1993 see page 3, line 25 - line 68 see column 4 - column 5 see column 6, line 1 - line 66 see figures 1-9 ---	1
A	ELECTRONICS LETTERS, vol. 30, no. 17, 18 August 1994, pages 1444-1446, XP000476049 KRAUSS T ET AL: "FABRICATION OF 2-D PHOTONIC BANDGAP STRUCTURES IN GAAS/ALGAAS" see the whole document ---	1,6,7
A	JOURNAL OF APPLIED PHYSICS, vol. 75, no. 9, 1 May 1994, pages 4753-4755, XP000543576 MEADE R D ET AL: "NOVEL APPLICATIONS OF PHOTONIC BAND GAP MATERIALS: LOW-LOSS BENDS AND HIGH Q CAVITIES" cited in the application see the whole document ---	1,6
X	US,A,5 403 752 (R.BRUCHHAUS ET.AL.) 4 April 1995 see figures 1-3 see column 1, line 45 - line 68 see column 2, line 1 - line 68 see column 3, line 1 - line 65 see column 4, line 15 - line 68 see column 5, line 1 - line 68 see column 6, line 1 - line 68 ---	7-10
X	US,A,5 262 021 (V.LEHMANN ET.AL.) 16 November 1993 see the whole document -----	7-10



INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 96/01256

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US-A-5187461	16-02-93	AU-A-	1435192	15-09-92
		WO-A-	9215124	03-09-92
		US-A-	5471180	28-11-95
		US-A-	5389943	14-02-95
US-A-5403752	04-04-95	EP-A-	0630058	21-12-94
		JP-A-	6331452	02-12-94
US-A-5262021	16-11-93	DE-C-	4202454	29-07-93
		DE-D-	59202728	03-08-95
		EP-A-	0553465	04-08-93
		JP-A-	5315316	26-11-93



INTERNATIONALER RECHERCHENBERICHT

In: internationales Aktenzeichen

PCT/DE 96/01256

A. KLASSEFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 G02B6/124 G02B6/136 H01L21/3063 G02B5/18

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 6 G02B H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	APPLIED PHYSICS LETTERS, Bd. 66, Nr. 24, 12.Juni 1995, WOODBURY, N.Y., US, Seiten 3254-3256, XP002017882 U.GRÜNING ET.AL.: "Two-dimensional infrared photonic band gap structure based on porous silicon" in der Anmeldung erwähnt siehe das ganze Dokument ---	1,6,7
A	C.M.SOUKOULIS: "Photonic band gaps and localization" 1993, PLENUM PRESS, NEW YORK XP002017883 in der Anmeldung erwähnt siehe Seite 207 - Seite 234 ---	1,6,7 -/-

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

'A' Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

'E' älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

'L' Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

'O' Veröffentlichung, die sich auf eine mündliche Offenbarung,

eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

'P' Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

'T' Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

'X' Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erforderlicher Tätigkeit beruhend betrachtet werden

'Y' Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erforderlicher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

'&' Veröffentlichung, die Mitglied derselben Patentfamilie ist

1

Datum des Abschlusses der internationalen Recherche

Absendedatum des internationalen Recherchenberichts

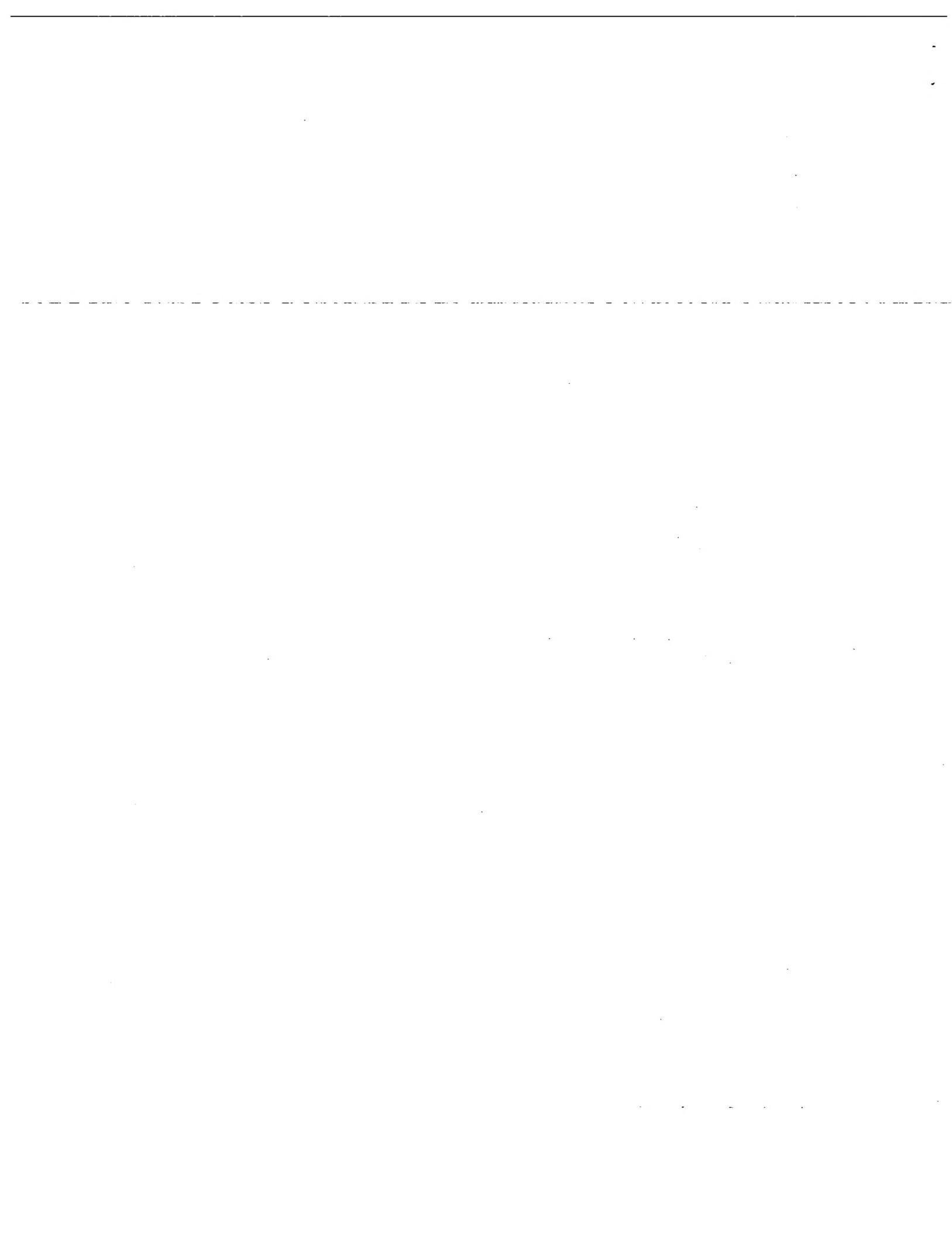
7. November 1996

15. 11. 96

Name und Postanschrift der Internationale Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Mathyssek, K



INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 96/01256

C.(Fortsetzung) ALS WESENTLICH ANGEGEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	APPLIED PHYSICS LETTERS, Bd. 64, Nr. 6, 7. Februar 1994, Seiten 687-689, XP000422868 GOURLEY P L ET AL: "OPTICAL PROPERTIES OF TWO-DIMENSIONAL PHOTONIC LATTICES FABRICATED AS HONEYCOMB NANOSTRUCTURES IN COMPOUND SEMICONDUCTORS" siehe das ganze Dokument ---	1,6,7
A	US,A,5 187 461 (BROMMER KARL ET AL) 16. Februar 1993 siehe Seite 3, Zeile 25 - Zeile 68 siehe Spalte 4 - Spalte 5 siehe Spalte 6, Zeile 1 - Zeile 66 siehe Abbildungen 1-9 ---	1
A	ELECTRONICS LETTERS, Bd. 30, Nr. 17, 18. August 1994, Seiten 1444-1446, XP000476049 KRAUSS T ET AL: "FABRICATION OF 2-D PHOTONIC BANDGAP STRUCTURES IN GAAS/ALGAAS" siehe das ganze Dokument ---	1,6,7
A	JOURNAL OF APPLIED PHYSICS, Bd. 75, Nr. 9, 1. Mai 1994, Seiten 4753-4755, XP000543576 MEADE R D ET AL: "NOVEL APPLICATIONS OF PHOTONIC BAND GAP MATERIALS: LOW-LOSS BENDS AND HIGH Q CAVITIES" in der Anmeldung erwähnt siehe das ganze Dokument ---	1,6
X	US,A,5 403 752 (R.BRUCHHAUS ET.AL.) 4. April 1995 siehe Abbildungen 1-3 siehe Spalte 1, Zeile 45 - Zeile 68 siehe Spalte 2, Zeile 1 - Zeile 68 siehe Spalte 3, Zeile 1 - Zeile 65 siehe Spalte 4, Zeile 15 - Zeile 68 siehe Spalte 5, Zeile 1 - Zeile 68 siehe Spalte 6, Zeile 1 - Zeile 68 ---	7-10
X	US,A,5 262 021 (V.LEHMANN ET.AL.) 16. November 1993 siehe das ganze Dokument -----	7-10

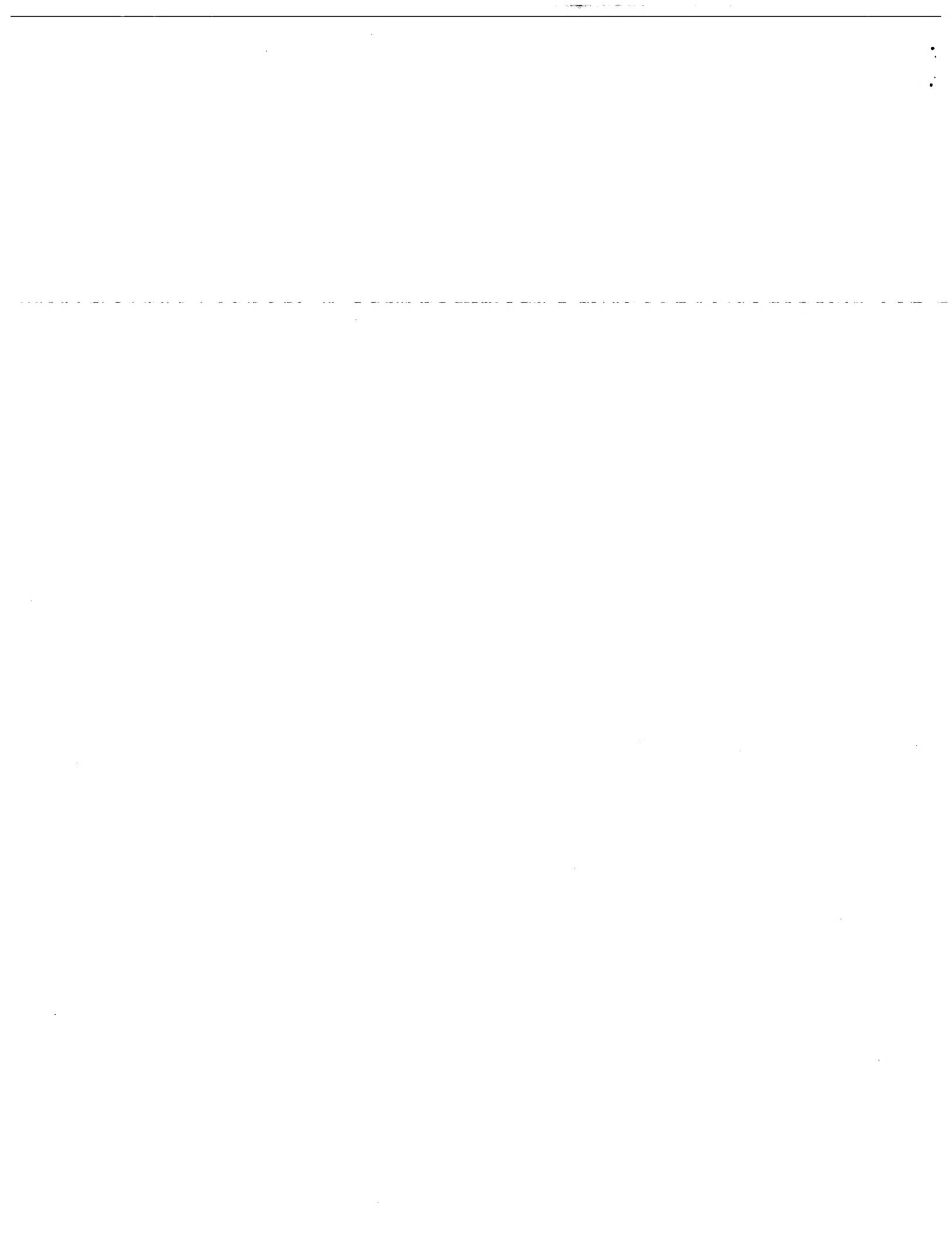


INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

In	ionales Aktenzeichen
PCT/DE 96/01256	

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US-A-5187461	16-02-93	AU-A-	1435192	15-09-92
		WO-A-	9215124	03-09-92
		US-A-	5471180	28-11-95
		US-A-	5389943	14-02-95
-----	-----	-----	-----	-----
US-A-5403752	04-04-95	EP-A-	0630058	21-12-94
		JP-A-	6331452	02-12-94
-----	-----	-----	-----	-----
US-A-5262021	16-11-93	DE-C-	4202454	29-07-93
		DE-D-	59202728	03-08-95
		EP-A-	0553465	04-08-93
		JP-A-	5315316	26-11-93
-----	-----	-----	-----	-----



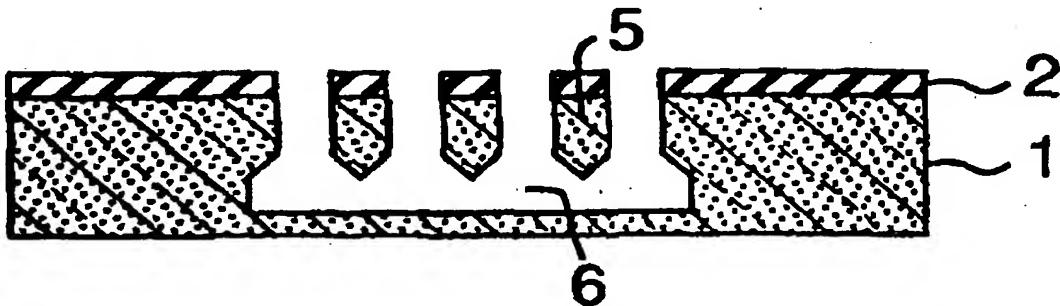


(51) 国際特許分類6 H01L 21/3063, 29/84	A1	(11) 国際公開番号 WO00/42641
		(43) 国際公開日 2000年7月20日 (20.07.00)

(21) 国際出願番号 PCT/JP99/00079	(81) 指定国 JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE)
(22) 国際出願日 1999年1月13日 (13.01.99)	添付公開書類 国際調査報告書
(71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP)	
(72) 発明者 ; および	
(75) 発明者/出願人 (米国についてのみ) 大路 浩(OHJI, Hiroshi)[JP/JP] 堤 和彦(TSUTSUMI, Kazuhiko)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP) フレンチ、パトリック・ジェイ (FRENCH, Patrick J.)[IE/NL] 2625 カーエス、デルフト、クートラーン40番 Delft, (NL)	
(74) 代理人 弁理士 青山 蔦, 外(AOYAMA, Tamotsu et al.) 〒540-0001 大阪府大阪市中央区城見1丁目3番7号 IMPビル 青山特許事務所 Osaka, (JP)	

(54) Title: METHOD OF PRODUCING SILICON DEVICE

(54) 発明の名称 シリコンデバイスの製造方法



(57) Abstract

A method of producing a silicon device of a single crystalline structure comprising forming an etching start pattern (4) on the surface of a silicon substrate (1), forming etched portions (4') of a narrow width extending in the direction of the depth of the substrate from the etching start pattern (4) by applying a voltage to the silicon substrate (1) in such a manner that the silicon substrate (1) serves as a positive electrode while immersing the silicon substrate (1) in a solution (10) containing fluorine ions, and forming a hollow structure (5) which is constituted of part of the silicon substrate (1) and forming a hollow portion (6) under the hollow structure (5) by promoting the etching of the silicon substrate (1) by increasing the current density in the silicon substrate (1) after the narrow etched portions (4') have reached a predetermined depth, so as to allow the neighboring etched portions to communicate with each other under the narrow etched portions (4').



(57)要約

シリコン基板(1)の表面にエッチング開始パターン(4)を形成する工程と、シリコン基板(1)をフッ素イオンを含む溶液(10)に浸漬しつつ該シリコン基板(1)にこれが陽極となるように電圧を印加することによりシリコン基板(1)にエッチングを施し、エッチング開始パターン(4)から基板深さ方向に延びる幅の狭いエッチング部(4')を形成する工程と、幅の狭いエッチング部(4')が所定の深さに到達した後、シリコン基板(1)の電流密度を増加させることによりシリコン基板(1)のエッチングを促進して、幅の狭いエッチング部(4')の下方で隣り合うエッチング部同士を連通させ、シリコン基板(1)の一部からなる中空構造体(5)を形成するとともに、中空構造体(5)の下方に中空部(6)を形成する工程とを含んでいる、単結晶構造のシリコンデバイスの製造方法である。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	DM ドミニカ	KZ カザフスタン	RU ロシア
AG アンティグア・バーブーダ	DZ アルジェリア	LC セントルシア	SD スーダン
AL アルバニア	EE エストニア	LI リヒテンシュタイン	SE スウェーデン
AM アルメニア	ES スペイン	LK スリランカ	SG シンガポール
AT オーストリア	FI フィンランド	LR リベリア	SI スロヴェニア
AU オーストラリア	FR フランス	LS レソト	SK スロバキア
AZ アゼルバイジャン	GA ガボン	LT リトアニア	SL シエラ・レオネ
BA ボスニア・ヘルツェゴビナ	GB 英国	LU ルクセンブルグ	SN セネガル
BB バルバドス	GD グレナダ	LV ラトヴィア	SZ スワジランド
BE ベルギー	GE グルジア	MA モロッコ	TD チャード
BF ブルガリア・ファン	GH ガーナ	MC モナコ	TG トーゴー
BG ブルガリア	GM ガンビア	MD モルドバ	TJ タジキスタン
BJ ベナン	GN ギニア	MG モダガスカル	TM トルクメニスタン
BR ブラジル	GR ギリシャ	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BY ベラルーシ	GW ギニア・ビサオ	共和国	TT トリニダッド・トバゴ
CA カナダ	HR クロアチア	ML マリ	TZ タンザニア
CF 中央アフリカ	HU ハンガリー	MN モンゴル	UA ウクライナ
CG コンゴー	ID インドネシア	MR モーリタニア	UG ウガンダ
CH スイス	IE アイルランド	MW マラウイ	US 米国
CI コートジボアール	IL イスラエル	MX メキシコ	UZ ウズベキスタン
CM カメルーン	IN インド	MZ モザンビーク	VN ベトナム
CN 中国	IS アイスランド	NE ニジェール	YU ユーロースラヴィア
CR コスタ・リカ	IT イタリア	NL オランダ	ZA 南アフリカ共和国
CU キューバ	JP 日本	NO ノルウェー	ZW ジンバブエ
CY キプロス	KE ケニア	NZ ニュージーランド	
CZ チェコ	KG キルギスタン	PL ポーランド	
DE ドイツ	KP 北朝鮮	PT ポルトガル	
DK デンマーク	KR 韓国	RO ルーマニア	

明細書

シリコンデバイスの製造方法

5 技術分野

本発明は、加速度ないしは角速度等によって惹起される慣性力、圧力、その他の種々の物理量の計測に用いられる各種センサ、あるいは流体等が流れる通路がシリコン基板内に設けられた流体デバイスなどといった、シリコン基板を加工することによって製造されるシリコンデバイスの製造方法に関するものである。

10

背景技術

シリコン基板上に作製された片持ち梁や中空構造の質量体、あるいはシリコン基板内に作製された中空構造等は、従来より各種物理量を測定するセンサや、マイクロポンプなどに広く用いられている。

15

図15A～図15Fは、可動部を有するデバイスをシリコン基板上に作製する場合の従来の製造工程図である。この製造工程においては、まず図15Aに示すように、平板状のシリコン基板32を準備する。次に、図15Bに示すように、シリコン基板32の上に、犠牲層となる第1酸化膜33をCVD等により形成し、続いてその上にシードレイヤーとなる第1ポリシリコン膜34を低圧CVD等により成膜する。この後、図15Cに示すように、第1ポリシリコン膜34の上に、構造体となる第2ポリシリコン膜35をエピタキシャル反応炉を用いて形成する。そして、所望の厚みの第2ポリシリコン35膜が得られた後、図15Dに示すように、第2ポリシリコン膜35の上に、CVD等により第2酸化膜36を最表層として形成し、この後所望の構造体の形状が得られるように第2酸化膜36に対してパターニングを施す。このパターニングが施された第2酸化膜36は、その下の構造体となる第1及び第2の両ポリシリコン膜34、35をエッティングするためのマスクとなる。次に、図15Eに示すように、第1ポリシリコン膜34及び第2ポリシリコン膜35に対して、反応性イオンエッティング等により第1酸化膜33に到達するまでエッティングを施す。さらに、図15Fに示すように、フッ

20

25

酸等を用いて第1ポリシリコン膜34の下側に位置する第1酸化膜33の一部を除去する。これにより、実質的に第1ポリシリコン膜34及び第2ポリシリコン膜35により形成された可動部が得られる。

図16A～図16Eは、例えば、1995年6月にストックホルムで開催された「シリッドステート式のセンサー及びアクチュエータ並びにユーロセンサーIXについての第8回国際会議」の会誌の52～55頁（"The 8th International Conference on Solid-State Sensors and Actuators, and Eurosensors IX", Stockholm, June (1995), page 52-55）に開示されている、従来の可動部を有する構造体の製造工程図である。この構造体の製造工程においては、まず図16Aに示すように、シリコン基板39の上に、順に、第1酸化膜38とフォトレジスト膜37とを形成する。次に、図16Bに示すように、写真製版を用いて第1酸化膜38をパターニングし、酸化膜マスクを形成する。そして、図16Cに示すように、この酸化膜マスクを用いて、例えば反応性イオンエッティングによりシリコン基板39をエッティングして溝ないしは穴を形成する。引き続き、図16Dに示すように、溝ないしは穴の側面を保護するために、例えばCVD等により第2酸化膜40を形成した上で、該第2酸化膜40の溝ないしは穴の底面に形成された部分を反応性イオンエッティングにより除去する。この後、図16Eに示すように、反応ガスを変えて等方的な反応性イオンエッティングをシリコン基板39に対して施すことにより、隣り合う溝ないしは穴を構造体の下で連通させる。これにより、中空構造を有する構造体を得ることができる。

図17は、例えば、1990年2月に発行された「エレクトロケミカル・ソサイアティ誌」の第137巻第2号の653～659頁（"Journal of Electrochemical Society", Volume 137, Number 2, February (1990), page 653-659）に開示されている従来のエッティング装置を示す図である。図17に示すように、このエッティング装置には、定圧電源41と、電流計42と、対向電極43と、参照電極44と、エッチャント47を収容しているエッチャント槽48とが設けられている。そして、このエッティング装置では、平板状のn型シリコン基板46の表面に、KOHを用いて逆四角錐形状のピットを形成した後、シリコン基板46をフッ酸水溶液に浸漬しつつ、シリコン基板46にこれが陽極になる

ように電圧を印加し、さらにシリコン基板4 6に光4 5を照射して、シリコン基板4 6の深さ方向にエッティングを施すようになっている。これにより、規則正しい穴をエッティングで形成することができる。

図18A～図18Fは、例えば、1997年9月に米国テキサス州オースチンで発行された「ミクロ加工及びミクロの製造プロセス技術IIIのSPIE誌」の第3223巻の189～197頁（"Proceedings SPIE Micromachining and Microfabrication Process Technology III", Volume 3223, Austin, Texas, USA, September (1997), page 189-197）に開示されている従来のシリコンデバイスの製造工程を示す図である。このシリコンデバイスの製造においては、まず図18Aに示すように、平板状のn型シリコン基板49を準備する。そして、図18Bに示すように、シリコン基板49の表面に窒化シリコン膜50を形成する。続いて、図18Cに示すように、写真製版により窒化シリコン膜50にパターニングを施してパターン51を形成する。次に、図18Dに示すように、KOHを用いて、シリコン基板49に逆三角形形状のピット52を形成する。さらに、KOHによるエッティングのマスクとして用いた窒化シリコン膜50を除去し、図18Eに示すようなピット52を備えたシリコン基板49を得る。この後、図18Fに示すように、シリコン基板49をフッ酸水溶液に浸漬しつつ、シリコン基板49にこれが陽極になるように電圧を印加し、さらにシリコン基板49に光を照射して基板深さ方向にエッティングを施し、シリコン基板49内に溝部54を形成する。

また、図19は、例えば、1994年4月に発行された「電気化学ソサイアティ誌」の第141巻の1006～1013頁（"Journal of Electrochemical Society", Volume 141, Number 4, April (1994), page 1006-1013）に開示されている、従来のp型シリコン基板をフッ酸水溶液を含む有機溶媒に浸漬しつつ、p型シリコン基板にこれが陽極になるように電圧を印加して基板深さ方向にエッティングを施す際の反応メカニズムを段階的に示す図である。まず、図19中の(A)に示すようにシリコン基板の最上表面のシリコン原子[Si]に結びついている水素原子[H]が、(B)に示すようにフッ素イオン[F⁻]及びホール[h⁺]の作用を受けて水素イオン[H⁺]となってシリコン原子との結びつき

がはずれ、これと同時にシリコン原子がラジカルとなる。さらに、(C)に示すようにラジカルとなつたシリコン原子はフッ素イオン及び電子 [e^-] の供給によりフッ素原子と結びつく。そして、(D)～(E)に示すように、残されたもう1つの水素原子についても同様の反応が起こり、結局シリコン原子は2個のフッ素原子と結合する。さらに、(F)に示すように、内部のシリコン原子との2つの結合も2個のフッ化水素 [HF] の作用によりフッ素原子と結びつき、4フッ化ケイ素 [SiF₄] として有機溶媒中に溶け出す。

ところで、このような従来の中空構造を有する構造体においては、構造体がポリシリコンで形成されている関係上、単結晶シリコンで形成されているものに比べてその機械的特性及び信頼性が劣るといった問題があった。また従来のプロセスでは、中空構造を作製するための犠牲層を厚くすることができず、したがって可動構造体と基板との間の空間を十分には大きくすることができないので、可動構造体が基板底面に吸着することがあるといった問題があった。さらに、単結晶シリコンを構造体とする中空構造を作製するには、複雑な製造工程が必要となり、歩留まり良く信頼性の高い構造体を簡単な製造工程で作製することができないとといった問題があった。また、従来は、n型シリコン基板をフッ酸水溶液中でエッティングする場合、直径10 μm以下の穴か、又は幅3 μmの溝を形成することができるのみであり、例えば中空構造を有する3次元構造のシリコンデバイスを作製することはできなかった。また、従来は、p型シリコン基板にフッ酸水溶液を含む有機溶媒中でエッティングを施す場合、エッティングされる部分の大きさ、位置を制御することができないとという問題があった。

なお、本発明者らは、上記問題点を解決すべくシリコンデバイスの製造技術の開発研究を行い、その研究成果を、1998年1月25日～29日にドイツのハイデルベルグで開催された「マイクロ・エレクトロ・メカニカル・システムについての第11回年次国際研究会 (The Eleventh Annual International Workshop on Micro Electro Mechanical Systems)」において、「フッ化水素酸中における単一ステップの電気化学エッティングを用いた自立構造の製造 (Fabrication of free standing structure using single step electrochemical etching in hydrofluoric acid)」との表題で発表するとともに、その会誌の第246～

250 頁 (IEEE Catalog Number 98CH36176 page 246-250) に開示している。この研究発表においては、n-タイプの (100) ウエハを用いて中空構造体を作製することが可能なことが明らかにされた。なお、この中空構造体の作製条件は、5 % のフッ酸水溶液を用いて、初期に 2.6 mA/cm^2 の電流密度で 30 分間エッティングを行った後、電流密度を 4.0 mA/cm^2 に高めて 7 分間エッティングを行うといったものである。本発明者らは、これにより中空構造の片持ち梁を作製することに成功している。

発明の開示

10 本発明は、上記従来の問題を解決するためになされたものであって、構造体を単結晶シリコンで形成することができ、基板と構造体との距離を十分に大きくすることができ、さらには 1 工程内で中空構造を作製することができ、歩留まり良く信頼性の高い中空構造を有するシリコンデバイスを提供することができ、さらにはかかるシリコンデバイスを簡素な製造工程で製造することができるシリコン 15 デバイスの製造方法を提供することを目的とする。

上記の目的を達するためになされた本発明の第 1 の態様に係るシリコンデバイスの製造方法は、(i) シリコン基板表面又はシリコン基板上にエッティング開始パターンを形成するエッティング開始パターン形成工程と、(ii) シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基板にエッティングを施し、エッティング開始パターンからシリコン基板深さ方向に延びるエッティング部 (例えば、開口部、溝部) を形成する第 1 のエッティング工程と、(iii) エッティング部が所定の深さに到達した後、シリコン基板内を流れる電流を増加させることによりシリコン基板のエッティングを促進して、上記深さより深い部位で隣り合うエッティング部同士を連通させ (すなわち、エッティング面を接続させ) 、シリコン基板の一部からなる中空構造体を形成する第 2 のエッティング工程とを含んでいることを特徴とするものである。

この方法により製造された中空構造を有するシリコンデバイスにおいては、中空構造が 1 工程内のエッティングにより作製され、かつ中空構造体が単結晶シリコ

ンで形成される。その際、エッティングの実行時間により中空部の深さを制御することができる。このため、単結晶シリコンで形成された機械的特性に優れた構造体を1工程内で容易に作製することができる。さらには、構造体である可動部と基板との間の吸着を防止することができるので、歩留まり良く信頼性の高いシリコンデバイスを、安価な製造装置を用いて安価に作製することができる。つまり、この製造方法によれば、製造されたシリコンデバイスの中空構造体が単結晶シリコンで構成されているので、機械的特性が優れた信頼性の高いデバイスが得られる。また、中空構造体の下の中空部を大きく作製することができるので、中空構造体がその下側の平板状基材へ吸着せず、歩留まりが大幅に向向上する。さらに、このシリコンデバイスの製造方法によれば、中空構造体である可動部の形状を1工程内で作製することができるので、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。

本発明の第2の態様に係るシリコンデバイスの製造方法は、(i)シリコン基板表面又はシリコン基板上にエッティング開始パターンを形成するエッティング開始パターン形成工程と、(ii)シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基板にエッティングを施し、エッティング開始パターンからシリコン基板深さ方向に延びる幅の狭いエッティング部(開口部、溝部)を形成する第1のエッティング工程と、(iii)幅の狭いエッティング部が所定の深さに到達した後、シリコン基板内を流れる電流を増加させることによりシリコン基板のエッティングを促進して、上記深さより深い部位に幅の狭いエッティング部よりも幅の広いエッティング部(開口部、溝部)を形成する第2のエッティング工程と、(iv)幅の広いエッティング部が所定の深さに到達した後、幅の狭いエッティング部を埋めることにより、シリコン基板内に中空路を形成する中空路形成工程とを含んでいることを特徴とするものである。

この製造方法においては、シリコン基板内に作製される中空路を簡素な製造工程で作製することができるので、信頼性の高いシリコンデバイスを安価に得ることができる。つまり、この製造方法によれば、シリコン基板内に流体を通すことができる中空路を簡素化された工程で作製することができるので、生産性が向上

するとともに、安価なシリコンデバイスを得ることができる。

本発明の第1又は第2の態様に係るシリコンデバイスの製造方法においては、シリコン基板表面に形成されたピット、シリコン基板上に形成されたマスク、あるいはn型シリコン基板表面にp型の材料を埋め込むことにより形成されたp型領域等をエッティング開始パターンとすることができる。

ここで、ピットをエッティング開始パターンとする場合は、シリコン基板の結晶方位に依存しない手法によりエッティング開始パターンを作製することができ、また作製されるシリコンデバイスもシリコン基板の結晶方位の影響を受けないので、任意の形状のシリコンデバイスを作製することができる。このため、機能が優れた小型のシリコンデバイスを作製することができる。つまり、エッティング開始パターンは、シリコンで構成されたシリコン基板の結晶方位の影響を受けない手法により、例えばリアクティブイオンエッティングなどにより形成されるので、シリコン基板の上に任意の形状のエッティング開始パターンを作製することができ、これに引き続き行うエッティングにより作製される中空構造体も任意の形状を持たせることができる。したがって、性能が優れた小型化されたシリコンデバイス構造を得ることができる。

マスクをエッティング開始パターンとする場合は、工程が簡素化され、さらにはシリコン基板の結晶方位の影響を受けない任意形状を作製できるので、機能が優れた小型のシリコンデバイスを安価に作製することができる。すなわち、エッティング開始パターンは、例えば、写真製版によってパターニングされた塗化シリコン膜により構成され、シリコン基板の結晶方位の影響を受けないので、シリコン基板の上に任意の形状を有する。このため、これに引き続き行うエッティングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れた小型化されたシリコンデバイスの構造を作製することができる。さらに、エッティング開始パターンの作製にはシリコン基板の初期エッティング工程を必要としないので、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。

p型領域をエッティング開始パターンとする場合は、シリコン基板の結晶方位に依存しない手法によりエッティング開始パターンを作製することができ、また作製されるシリコンデバイスもシリコン基板の結晶方位の影響を受けないので、任意

の形状のシリコンデバイスを作製することができる。このため、機能が優れた小型のシリコンデバイスを作製することができる。すなわち、エッチング開始パターンを作製するためのイオン打ち込みに用いるマスクはシリコン基板の結晶方位の影響を受けないので、シリコン基板の上に、p型材料が基板に打ち込まれた任意の形状のエッチング開始パターンを作製することができる。このため、これに引き続き行うエッチングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れた小型化されたシリコンデバイス構造を得ることができる。

本発明に係るシリコンデバイスの製造方法において、シリコン基板としてn型シリコン基板を用いる場合は、第1及び第2のエッチング工程で、シリコン基板に光を照射し、該光の強度又は上記シリコン基板への印加電圧を変えることによりシリコン基板内を流れる電流を制御することができる。

この場合、n型シリコン基板を用いているので、エッチングに必要な正孔が光の照射よって供給される。このため、光の強度によってその供給量を制御することができ、中空構造を有するデバイスを精度良く作製することができる。このようにして製造されたシリコンデバイスにおいては、製造された中空構造体が単結晶シリコンで構成されているので、機械的特性が優れた信頼性の高いデバイスが得られる。また、中空構造体の下の中空部を大きく作製することができるので、中空構造体がその下側の平板状基材に吸着しない。このため、歩留まりが大きく向上する。さらに、このシリコンデバイスの製造方法では、中空構造体である可動部の形状を1工程内で作製することができる。このため、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。

また、本発明に係るシリコンデバイスの製造方法において、シリコン基板としてp型シリコン基板を用いる場合は、第1又は第2のエッチング工程で、シリコン基板への印加電圧を変えることによりシリコン基板内を流れる電流を制御することができる。

この場合、p型基板を用いているので、エッチングに必要な正孔が基板内に多数存在する。このため、シリコン基板に光を照射する必要がなく、エッチング装置を簡素化することができるとともに、シリコン基板内で均一なエッチング速度

を得ることができる。このため、信頼性の高いシリコンデバイスを安価に得ることができる。また、光の強度分布に起因する不均一性が除去できるのでシリコン基板内で均一なエッティングを施すことができ、信頼性の高いシリコンデバイスを安価に得ることができる。さらに、この製造方法を用いて製造したシリコンデバイスにおいては、製造された中空構造体が単結晶シリコンで構成されているので、機械的特性が優れた信頼性の高いデバイスが得られる。また、中空構造体の下の中空部を大きく作製することができるので、中空構造体がその下の平板状基材へ吸着しない。このため、歩留まりが大きく向上する。さらに、このシリコンデバイスの製造方法では、中空構造体である可動部の形状を1工程内で作製することができる。このため、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。

図面の簡単な説明

図1A～図1Eは、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態1に係るシリコンデバイスの製造工程を示している。

図2は、本発明の実施の形態1に係るシリコンデバイスの製造工程において、シリコン基板にエッティングを施す際に用いられるエッティング装置の立面断面図である。

図3A及び図3Bは、それぞれ、本発明の実施の形態1に係るシリコンデバイスの製造工程において、シリコン基板にエッティングを施す際に用いられるさらなるエッティング装置の立面断面図である。

図4は、本発明の実施の形態2に係るシリコンデバイスの製造工程のエッティング時におけるエッティング径と電流密度との関係を示す図である。

図5は、本発明の実施の形態3に係るシリコンデバイスの製造工程のエッティング時におけるエッティング面の傾き角と電流密度との関係を示す図である。

図6A～図6Fは、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態5に係るシリコンデバイスの製造工程を示している。

図 7 A～図 7 E は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 6 に係るシリコンデバイスの製造工程を示している。

図 8 は、本発明の実施の形態 6 に係るシリコンデバイスの製造工程において、シリコン基板にエッチングを施す際に用いられるエッチング装置の立面断面図である。

図 9 は、本発明の実施の形態 6 に係るシリコンデバイスの製造工程において、シリコン基板にエッチングを施す際に用いられるもう 1 つのエッチング装置の立面断面図である。

図 10 A～図 10 C は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 7 に係るシリコンデバイスの製造工程においてエッチング開始パターンを形成する際の工程を示している。

図 11 A～図 11 C は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 8 に係るシリコンデバイスの製造工程においてエッチング開始パターンを形成する際の工程を示している。

図 12 A 及び図 12 B は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 9 に係るシリコンデバイスの製造工程においてエッチング開始パターンを形成する際の工程を示している。

図 13 A 及び図 13 B は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 10 に係るシリコンデバイスの製造工程においてエッチング開始パターンを形成する際の工程を示している。

図 14 A～図 14 C は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、本発明の実施の形態 11 に係るシリコンデバイスの製造工程においてエッチング開始パターンを形成する際の工程を示している。

図 15 A～図 15 F は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、従来から用いられている中空構造のシリコンデバイスの製造工程を示している。

図 16 A～図 16 E は、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、従来から用いられているもう 1 つの中空構造のシリ

コンデバイスの製造工程を示している。

図17は、従来の中空構造のシリコンデバイスの製造工程で用いられているエッティング装置の立面断面図である。

図18A～図18Fは、それぞれ、シリコン基板ないしはシリコンデバイス中間体の立面断面図であって、シリコン基板上に溝を形成する際の従来の溝部形成工程を示している。

図19は、p型シリコンのエッティング時における反応メカニズムを示す図である。

10 発明を実施するための最良の形態

以下、添付の図面を参照しつつ、本発明の実施の形態を具体的に説明する。なお、添付の各図面において、共通する部材ないしは構成要素には同一番号が付されている。また、この明細書中において「シリコンデバイス中間体」とは、シリコンデバイスの製造工程において原材料であるシリコン基板に加工が行われたものであって、まだシリコンデバイスとして完成されていない状態のものを意味する。

実施の形態1

図1A～図1Eは、本発明の実施の形態1に係るシリコンデバイスの製造工程を示している。以下、これらの図を参照しつつ、実施の形態1に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図1Aに示すように、厚さ約400μmのn型シリコン基板1を準備する。そして、図1Bに示すように、このシリコン基板1の上に、例えば厚さ約0.3μmの窒化シリコン膜2をスパッタ法等により形成した上で、この窒化シリコン膜2に対して写真製版等によりパターニングを施し、主たるエッティングを行う前に実施する初期エッティングのためのマスク3を作製する。次に、図1Cに示すように、リアクティブイオンエッティングによりシリコン基板1に初期エッティングを施して深さが約3μmのエッティング開始パターン4を形成する。

そして、シリコン基板1（シリコンデバイス中間体）を5%のフッ酸水溶液に

浸漬しつつ、シリコン基板1が陽極となるようにして、シリコン基板1と対向電極との間に約3Vの電圧を印加する。このとき、シリコン基板1の背面に、発光強度を任意に変えることができる150Wのハロゲンランプを用いて光を照射し、シリコン基板1の深さ方向にエッチングを施す。このとき、シリコン基板1の電流密度が20mA/cm²以上、30mA/cm²以下となるようにハロゲンランプの光の強度を調節する。なお、一般に知られているとおり、この光の強度とシリコン基板1内の電流密度との間には、前者の増減に伴って後者が一義的に増減するといった関数関係が存在する。かくして、図1Dに示すように、エッチング開始パターン4の下側に形成されたエッチング部4'（開口部、溝部）がシリコン基板1の深さ方向に延びる。この後、エッチングにより形成されたエッチング部4'が所望の深さに到達した後、ハロゲンランプの光の強度を強めることにより、シリコン基板1内の電流密度を40mA/cm²以上に高め、隣り合うエッチング面（エッチング部の側壁）がシリコンデバイス中間体の下部でつながる（隣り合うエッチング部同士が連通する）ように、約10分間エッチングを施す。これにより、図1Eに示すように、シリコン基板1の一部からなる単結晶中空構造体5が形成されるとともに、該中空構造体5の下に中空部6が形成される。

このようにして形成される中空部6の深さは、前記の40mA/cm²以上で行ったエッチングの実施時間を調節することにより任意の値とすることができます。ここで、エッチャントとして用いたフッ酸水溶液の濃度は、1%以上、20%以下の範囲内に設定するのが好ましい。フッ酸水溶液の濃度が1%より低いとエレクトロポリッシングが起こり、また20%を超えると滑らかなエッチング面が得られないので、上記範囲外では所望のデバイス形状を得ることが困難となるからである。

また、印加電圧は10V以下に設定するのが望ましい。10Vを超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッチング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、ここで述べている印加電圧は、定圧電源から出力される電圧ではなく、実際にシリコン基板1に印加されている電圧を意味する。

さらに、n型シリコン基板1のシート抵抗は0.1Ω·cm以上、50Ω·

c m以下の範囲内に設定するのが好ましい。シリコン基板1のシート抵抗が0.1Ω・cmより低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、また50Ω・cmを超える場合は微細なシリコンデバイスの形状を作製するのが困難となるからである。

5 なお、初期エッティングの深さは、これに引き続き行われる主たるエッティングに影響を与えない。ただし、初期エッティングを行わない場合は、初期エッティングを行った場合と比較して、作製される構造体の寸法精度が劣るので、構造体の精度が必要な場合は、初期エッティングを施すのが好ましい。さらに、シリコン基板1の初期の厚みは初期エッティング、またそれに引き続き行われる主たるエッティングに影響を与えない。また、中空構造を形成するためにシリコン基板1の電流密度を高める際に、光の強度を変化させず、印加電圧を高めることによって電流密度を変化させても同様の効果が得られる。

10 実施の形態1に係る製造方法で製造されたシリコンデバイスにおいては、中空構造体5が単結晶シリコンで形成されているので、該シリコンデバイスは機械的特性が優れた信頼性の高いものとなる。また、中空構造体5の下の中空部6を大きくすることができるので、中空構造体5がその下の平板状基材に吸着しない。このため、歩留まりが大幅に向向上する。さらに、このシリコンデバイスの製造方法によれば、中空構造体5を含む可動部を1工程内（单一工程内）で作製することができる。このため、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。また、初期エッティングに用いたリアクティブイオンエッティングはシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状のエッティング開始パターン4を作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体5も任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得ることができる。

15 25 図2は、本発明の実施の形態1に係るシリコンデバイスの製造工程において、主たるエッティングを行う際に用いられるエッティング装置を示している。図2に示すように、このエッティング装置には、エッティングを施すべきn型シリコン基板1を保持するとともに該シリコン基板1との電気的導通を得るためのシリコン基板保持部7が設けられている。このシリコン基板保持部7は、例えば銅で形成され

ている。さらに、このエッティング装置には、シリコン基板保持部7の内側にエッチャント10が漏れないようにするための耐薬品性に優れたオーリング8と、シリコン基板1内に電子正孔対を生成させるための光源9と、電流計11と、定圧電源12と、例えば白金等の貴金属からなる対向電極13とが設けられている。

5 また、エッティング装置には、例えばテフロン等からなりエッチャント10を収容する容器14と、シリコン基板保持部7をエッチャント10から保護するための外枠15とが設けられている。なお、外枠15は、例えばテフロン等で形成されている。

10 このエッティング装置においては、エッチャント10に表面活性剤等を添加すれば、エッティング中に発生する水素がシリコン基板1の表面から離脱しやすくなり、シリコン基板1内のエッティングの均一性が向上する。また、シリコン基板1の裏側にイオンを打ち込み、さらにアルミ等を例えばスパッタ装置を用いて成膜して、シリコン基板保持部7とシリコン基板1との接触抵抗を低下させれば、エッティングが安定しシリコン基板1内のエッティングが均一化され、信頼性の高いシリコンデバイスが得られる。さらに、シリコン基板保持部7とシリコン基板1との間に銀粒子を含んだ接着剤を用いれば、接触抵抗をさらに低下させることができ、上記効果を高めることができる。

15 図3Aは、本発明の実施の形態1に係るシリコンデバイスの製造工程において、主たるエッティングを行う際に用いられるもう1つのエッティング装置を示している。図2に示すエッティング装置では、シリコン基板1のエッティングが施されるべき広がり面が下方に向けられその下側のエッチャント10によってエッティングが施される一方、シリコン基板1の上方に光源9が配置された構造となっている。これに対して、図3Aに示すエッティング装置では、シリコン基板1のエッティングが施されるべき広がり面が上方に向けられその上側のエッチャント10によってエッティングが施される一方、シリコン基板1の下方に光源9が配置された構造となっている。図3Aに示すエッティング装置においては、エッティング中に、シリコン基板1のエッティングが施されている広がり面付近で発生する気泡は、その浮力によって上方すなわちシリコン基板表面から離脱する方向への移動が助勢される。このため、気泡がシリコン基板から非常に離脱しやすくなり、これによりシリコ

ン基板 1 内でのエッティングの均一性が一層向上する。

また、図 3 B に示すように、図 3 A に示すエッティング装置の構造において、さらにシリコン基板 1 と光源 9 との間にレンズ 3 1 を配置してもよい。このようにすれば、シリコン基板 1 内での光強度を均一化することができるので、シリコン基板面内に形成される構造体も均一化され、信頼性の高いシリコンデバイスを得ることができる。

実施の形態 2

前記の実施の形態 1 に係るシリコンデバイスの製造方法においては、エッティングによってシリコン基板 1 内に形成されるエッティング部（開口部、溝部）の幅ないしは径（以下、「エッティング径」という）は、シリコン基板 1 内の電流密度に依存する。そこで、基本的には実施の形態 1 に係るエッティング方法を用い、具体的なエッティング条件を下記のように設定した上で、シリコン基板 1 内の電流密度を種々変えてエッティングを行い、n 型シリコン基板 1 内の電流密度とエッティング径との間の関係を求めた。

すなわち、このエッティングにおいては、厚さが約 $400 \mu m$ の n 型シリコン基板 1 を用い、このシリコン基板 1 の上に、厚さが約 $0.3 \mu m$ の窒化シリコン膜 2 をスパッタ法により形成した。さらに、窒化シリコン膜 2 に対して写真製版によりパターニングを施し、主たるエッティングの前に行う初期エッティングのためのマスク 3 を作製した。次に、リアクティブイオンエッティングにより初期エッティングを施し、 $8 \mu m$ の間隔で配置された一辺 $4 \mu m$ の正方形の開口を有する深さ約 $4 \mu m$ のエッティング開始パターン 4 を形成した。次に、図 2 に示すエッティング装置を用いて、シリコン基板 1 を約 5 % のフッ酸水溶液に浸漬しつつ、シリコン基板 1 が陽極となるようにして、該シリコン基板 1 と対向電極 1 3 との間に約 3 V の電圧を印加した。このとき、シリコン基板 1 の背面に発光強度を任意に変えることができる 150 W のハロゲンランプを用いて光を照射しつつ、シリコン基板 1 の深さ方向に 30 分間エッティングを施した。なお、シリコン基板 1 内の電流密度は、ハロゲンランプの光の強度を調節することにより行った。

図 4 に、このようにしてエッティングを行い、n 型シリコン基板 1 内の電流密度とエッティング径との関係を求めた結果を示す。なお、エッティング径は、エッчин

グ終了後、シリコン基板1を劈開してその断面をスキャニングエレクトロンマイクロスコープで観察することにより測定した。図4によれば、電流密度を変化させることにより、エッチング開始パターン4の下に形成されるエッチング部のエッチング径を制御できることがわかる。

5 実施の形態3

前記のとおり、実施の形態1に係るシリコンデバイスの製造方法においては、エッチングによってシリコン基板1内に形成されるエッチング部のエッチング径は、シリコン基板1内の電流密度に依存する。さすれば、エッチング実行時にシリコン基板1内の電流密度を変化させれば、これに伴ってエッチング径は基板深さ方向に変化することが予測される。例えば、電流密度を一定の減少率（減少速度）で連続的に減少させれば、エッチングによって形成されるエッチング部のエッチング径は、基板内部側に向かっておおむね一定の減少率で減少するものと予測される。そこで、基本的には実施の形態1に係るエッチング方法を用い、具体的なエッチング条件を下記のように設定した上で、シリコン基板1内の電流密度の減少率を種々変えてエッチングを行い、n型シリコン基板1内の電流密度の減少速度とエッチング部側壁（エッチング面）の傾き角との間の関係を求めた。

すなわち、このエッチングにおいては、厚さ約400μmのn型シリコン基板1を用い、このシリコン基板1の上に、厚さ約0.3μmの窒化シリコン膜2をスパッタ法により形成した。さらに、窒化シリコン膜2に対して写真製版によりパターンングを施し、主たるエッチングの前に行う初期エッチングのためのマスク3を作製した。次に、リアクティブイオンエッチングにより初期エッチングを施し、8μm間隔で配置された一辺4μmの正方形の開口を有する深さ約4μmのエッチング開始パターン4を形成した。次に、図2に示すエッチング装置を用いて、シリコン基板1を5%のフッ酸水溶液に浸漬しつつ、シリコン基板1が陽極となるようにして、該シリコン基板1と対向電極との間に約3Vの電圧を印加した。このとき、シリコン基板1の背面に発光強度を任意に変えることができる150Wのハロゲンランプを用いて光を照射しつつ、シリコン基板1の深さ方向に電流密度30mA/cm²で10分間エッチングを施した後、所定の電流密度減少率で10mA/cm²まで電流密度を減少させた。なお、シリコン基板1に

流れる電流密度はハロゲンランプの光の強度を調節することにより行った。

図5に、このようにしてエッティングを行い、n型シリコン基板1内の電流密度減少率と、エッティング面（エッティング部の側壁面）の傾き角との関係を求めた結果を示す。なお、エッティング面の傾き角は、エッティング終了後、シリコン基板1を劈開して断面をスキャニングエレクトロンマイクロスコープで観察することにより測定した。図5によれば、エッティング中に電流密度を変化させることによりエッティング開始パターン4の下に形成されるエッティング部のエッティング径を連続的に変化させることができることがわかる。

実施の形態4

以下、実施の形態4に係るシリコンデバイスの製造方法を説明するが、この実施の形態4に係るシリコンデバイスの製造方法は、図1A～図1Eに示す実施の形態1に係るシリコンデバイスの製造方法と多くの共通点をもつ。そして、図1A～図1Eは、エッティング開始パターン4の深さが異なる点を除けば（実施の形態1では3μmであるが、実施の形態4では1μm）、実施の形態4についても当てはまる。そこで、以下では、図1A～図1Eを参照しつつ説明する。

実施の形態4に係るシリコンデバイスの製造方法においては、図1A及び図1Bに示すように、実施の形態1の場合と同様に、厚さ約400μmのn型シリコン基板1の上に、例えば厚さ約0.3μmの窒化シリコン膜2をスパッタ等により形成し、該窒化シリコン膜2に対して写真製版等によりパターニングを施し、主たるエッティングの前に行う初期エッティングのためのマスク3を作製する。

続いて、シリコン基板1（シリコンデバイス中間体）にイオンビームエッティングを用いて初期エッティングを施し、図1Cに示すような深さ約1μmのエッティング開始パターン4を形成する（ただし、実施の形態1の場合よりは浅い）。次に、シリコン基板1を約5%のアンモニアフルオライド水溶液に浸漬し、シリコン基板1が陽極となるようにして、該シリコン基板1と対向電極との間に約3Vの電圧を印加する。このとき、シリコン基板1の背面に発光強度を任意に変えることができる150wハロゲンランプを用いて光を照射しつつ、図1Dに示すように、シリコン基板1の深さ方向にエッティングを施す。その際、シリコン基板1の電流密度が10mA/cm²以上、20mA/cm²以下となるように、ハロゲンラ

ンプの光の強度を調節する。エッティングが所望の深さに到達した後、ハロゲンランプの光の強度を強めることにより、シリコン基板1の電流密度を30mA/cm²以上にまで高め、隣り合うエッティング面がシリコンデバイス中間体の下部でつながるように約10分間エッティングを施す。これにより、図1Eに示すように、シリコン基板1の一部からなる単結晶中空構造体5を作製するとともに、この中空構造体5の下に中空部6を形成する。

ここで、中空部6の深さは、前記の30mA/cm²以上で行うエッティングの時間を調節することにより任意の値とすることができます。そして、エッチャントとして用いるアンモニアフルオライド水溶液の濃度は、1%以上、20%以下の範囲内に設定するのが好ましい。アンモニアフルオライド水溶液の濃度が1%より低いとエレクトロポリッシングが起こり所望のエッティングを行うことができず、また20%を超えると滑らかなエッティング面を得ることができないからである。また、印加電圧は10V以下に設定するのが望ましい。10Vを超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッティング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、実施の形態1の場合と同様に、定圧電源から出力される電圧ではなく、シリコン基板1に印加されている電圧を意味する。さらに、n型シリコン基板1のシート抵抗は、0.1Ω·cm以上、50Ω·cm以下の範囲内に設定するのが好ましい。n型シリコン基板1のシート抵抗が0.1Ω·cmより低い場合はマイクロポーラスシリコンがエッティング面に形成され所望のシリコンデバイス形状を得ることができず、また50Ω·cmを超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。

この製造方法により製造されたシリコンデバイスにおいては、中空構造体5が単結晶シリコンで形成されているので、該シリコンデバイスは機械的特性が優れた信頼性の高いものとなる。また、中空構造体5の下の中空部6を大きくすることができるので、中空構造体5がその下の平板状基材に吸着しない。このため、歩留まりが大きく向上する。さらに、このシリコンデバイスの製造方法によれば、中空構造体5を含む可動部を1工程内で作製することができる。このため、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。

また、初期エッチングに用いたイオンビームエッチングは、シリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッチング開始パターン4を作製することができる。このため、これに引き続き行うエッチングにより作製される中空構造体5も任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得ることができる。また、アンモニアフルオライドは同濃度のフッ酸水溶液と比較して、シリコンデバイスの配線に用いるアルミへのエッチング速度が遅い。このため、エッチング中に配線を保護する必要がなくなり、製造工程が簡素化される。

実施の形態 5

図6 A～図6 Fは、本発明の実施の形態5に係るシリコンデバイスの製造工程を示している。以下、これらの図を参照しつつ、実施の形態5に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、図6 A～図6 Cに示すように、実施の形態1に係るシリコンデバイスの製造工程の場合と同様に、厚さ約400 μm のn型シリコン基板1の上に、例えば厚さ約0.3 μm の窒化シリコン膜2をスパッタ等により形成し、該窒化シリコン膜2に対して写真製版等によりパターニングを施して初期エッチング用のマスク3を作製し、さらにリアクティブイオンエッチングによりシリコン基板1に初期エッチングを施して深さが約3 μm のエッチング開始パターン4を形成する。

次に、シリコン基板1を約5%のフッ酸水溶液に浸漬しつつ、シリコン基板1が陽極となるようにして、該シリコン基板1と対向電極との間に約3Vの電圧を印加する。このとき、シリコン基板1の背面に発光強度を任意に変えることができる150Wのハロゲンランプを用いて光を照射し、シリコン基板1の深さ方向にエッチングを施す。その際、シリコン基板1の電流密度が20mA/cm²以上、30mA/cm²以下となるようにハロゲンランプの光の強度を調節する。かくして、図6 Dに示すように、エッチング開始パターン4の下側に、両矢印16で示す比較的狭い幅のエッチング部4'（溝部）が形成される。このエッチングにより形成されたエッチング部4'が所望の深さに到達した後、ハロゲンランプの光の強度を強めることによりシリコン基板1の電流密度を30mA/cm²

²以上に高め、この状態で15分間エッティングを施す。これにより、図6Eに示すように、シリコン基板1の内部に両矢印17で示す比較的広い幅の空間部18(エッティング部)が形成される。さらに、図6Fに示すように、例えばCVD等を用いて窒化シリコン膜19を形成し、シリコン基板1の中に形成された空間部18と外部とを遮断することにより、シリコン基板1内に中空路を形成する。

ここでエッチャントとして用いるフッ酸水溶液の濃度は、1%以上、20%以下の範囲内に設定するのが好ましい。フッ酸水溶液の濃度が1%より低いとエレクトロポリッシングが起こり、また20%を超えると滑らかなエッティング面が得られず、所望のデバイス形状を得ることが困難となるからである。また、印加電圧は10V以下に設定するのが望ましい。10Vを超える電圧を印加した場合は、局所的な絶縁破壊が起こり、滑らかなエッティング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、実施の形態1の場合と同様に、実際にシリコン基板に印加されている電圧を意味する。さらに、n型シリコン基板1のシート抵抗は、0.1Ω・cm以上、50Ω・cm以下の範囲内に設定するのが好ましい。n型シリコン基板1のシート抵抗が0.1Ω・cmより低い場合はマイクロポーラスシリコンがエッティング面に形成されて所望のシリコンデバイス形状を得ることができず、また50Ω・cmを超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。

この実施の形態5に係る製造方法により製造されたシリコンデバイスにおいては、中空構造体が単結晶シリコンで形成されているので、該シリコンデバイスは機械的特性が優れた信頼性の高いものとなる。また、初期エッティングに用いたリアクティブイオンエッティングはシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッティング開始パターン4を作製することができる。このため、これに引き続き行うエッティングにより作製される中空路も2次元面内で任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得ることができる。また、シリコン基板1内に流体を通すことができる中空路は、簡素化された工程で安価な装置を用いて作製することができる、生産性が向上するとともに、安価にシリコンデバイスを得ることができる。

実施の形態 6

図 7 A～図 7 E は、本発明の実施の形態 6 に係るシリコンデバイスの製造工程を示している。以下、これらの図を参照しつつ、実施の形態 6 に係るシリコンデバイスの製造方法を説明する。

5 このシリコンデバイスの製造工程においては、まず図 7 A に示すように、厚さ約 $400 \mu m$ の p 型シリコン基板 20 を準備する。そして、図 7 B に示すように、この p 型シリコン基板 20 の上に、例えば厚さ約 $0.3 \mu m$ の窒化シリコン膜 2 をスパッタ法等により形成した上で、この窒化シリコン膜 2 に対して写真製版等によりパターニングを施し、主たるエッチングの前に行う初期エッチングのためのマスク 3 を作製する。次に、図 7 C に示すように、リアクティブイオンエッチングによりシリコン基板 20 に初期エッチングを施して深さが約 $3 \mu m$ のエッチング開始パターン 4 を形成する。

10 次に、シリコン基板 20 を、5% のフッ酸と 5% の水とを含み残りがジメチルホルムアミドである有機溶媒に浸漬し、シリコン基板 20 が陽極となるようにして、該シリコン基板 20 と対向電極との間に約 3 V の電圧を印加し、シリコン基板 20 の深さ方向にエッチングを施す。このとき、シリコン基板 20 の電流密度が 20 mA/cm^2 以上、 30 mA/cm^2 以下となるように電源の電圧を調節する。かくして、図 7 D に示すように、エッチング開始パターン 4 の下側に形成されたエッチング部 4' (溝部) がシリコン基板 20 の深さ方向に延びる。この20 後、エッチングにより形成されたエッチング 4' が所望の深さに到達した後、電源の印加電圧を高めることにより、シリコン基板 20 の電流密度を 40 mA/cm^2 以上に高め、隣り合うエッチング面がシリコンデバイス中間体の下部でつながるように約 10 分間エッチングを施す。これにより、図 7 E に示すように、シリコン基板 20 の一部からなる単結晶中空構造体 21 が作製されるとともに、この中空構造体 21 の下に中空部 22 が形成される。なお、中空部 22 の深さは、前記の 40 mA/cm^2 以上で行ったエッチングの時間を調節することにより任意の深さとすることができます。

25 ここでエッチャントとして用いたフッ酸の濃度は、1% 以上、20% 以下の範囲内に設定するのが好ましい。フッ酸の濃度が 1% 未満ではエレクトロポリッシ

ングが起こり、また 20 %を超えると滑らかなエッティング面が得られないので、所望のデバイス形状を得ることが困難となるからである。また、印加電圧は 10 V 以下に設定するのが望ましい。10 V を超える電圧を印加した場合は局所的な絶縁破壊が起こり、滑らかなエッティング面が得ることが困難となり、所望のシリコンデバイス形状を得ることが困難となるからである。なお、この印加電圧は、電源から出力される電圧ではなく、実際にシリコン基板に印加されている電圧を意味する。さらに、p 型シリコン基板 20 のシート抵抗は 0. 01 Ω · cm 以上、500 Ω · cm 以下の範囲内に設定するのが好ましい。p 型シリコン基板 20 のシート抵抗が 0. 01 Ω · cm より低い場合はマイクロポーラスシリコンがエッティング面に形成されて所望のシリコンデバイス形状を得ることができず、また 500 Ω · cm を超える場合は微細なシリコンデバイスの形状を作製することが困難となるからである。

この実施の形態 6 に係る製造方法により製造されたシリコンデバイスにおいては、中空構造体 21 が単結晶シリコンで形成されているので、該シリコンデバイスは機械的特性が優れた信頼性の高いものとなる。また、中空構造体 21 の下の中空部 22 を大きく形成することができるので、中空構造体 21 がその下側の平板状基材に吸着しない。このため、歩留まりが大きく向上する。さらに、このシリコンデバイスの製造方法では、中空構造体 21 を含む可動部を 1 工程内で作製することができる。このため、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。また、初期エッティングに用いるリアクティブイオンエッティングはシリコン基板 20 の結晶方位の影響を受けないので、シリコン基板 20 の上に任意の形状を有するエッティング開始パターン 4 を作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体 21 も任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得ることができる。

図 8 は、本発明の実施の形態 6 に係るシリコンデバイスの製造工程において、主たるエッティングを行う際に用いられるエッティング装置を示しているが、このエッティング装置は、図 2 に示す実施の形態 1 に係るエッティング装置と多くの共通点を有する。したがって、以下では説明の重複を避けるため、図 2 に示すエッ

ング装置と異なる点についてのみ説明する。すなわち、図8に示すように、実施の形態6に係るエッティング装置では、実施の形態1のような光源9(図2参照)は設けられていない。そして、エッチャント23の組成が実施の形態1とは異なる。また、シリコン基板20がp型である点が実施の形態1とは異なる。さらに、
5 電源12が、シリコン基板20内の電流密度を調節するために変化させられる点が実施の形態1とは異なる。図8に示すエッティング装置のその他の構成ないしは機能については、図2に示す実施の形態1に係るエッティング装置の場合と同様である。

このエッティング装置においては、エッチャント23に表面活性剤等を添加すると、エッティング中に発生する水素がシリコン基板表面から離脱しやすくなり、またエッティング面とエッチャントとの濡れ性が向上するので、シリコン基板20内でのエッティングの均一性が向上する。なお、ジメチルホルムアミドの代わりにアセトニトリルを用いても同様の効果が得られる。さらに、フッ酸の代わりにアンモニアフルオライドを用いても同様の効果が得られる。また、実施の形態1の場合と同様に、シリコン基板20の裏側にイオンを打ち込み、さらにアルミ等を例えばスパッタ装置を用いて成膜して、シリコン基板保持部7とシリコン基板20との接触抵抗を低下させれば、エッティングが安定しシリコン基板20内でのエッティングが均一化され、信頼性の高いシリコンデバイスが得られる。さらに、シリコン基板保持部7とシリコン基板20との間に銀粒子を含んだ接着剤を用いれば、
10 接触抵抗をさらに低下させることができ、上記効果を高めることができる。
15

図9は、本発明の実施の形態6に係るシリコンデバイスの製造工程において、主たるエッティングを行う際に用いられるもう1つのエッティング装置を示している。図8に示すエッティング装置では、シリコン基板20のエッティングが施されるべき広がり面が下方に向かうその下側のエッチャント23によってエッティングが施される構造となっている。これに対して、図9に示すエッティング装置では、シリコン基板20のエッティングが施されるべき広がり面が上方に向かうその上側のエッチャント23によってエッティングが施される構造となっている。図9に示すエッティング装置においては、エッティング中に、シリコン基板20のエッティングが施されている広がり面付近で発生する気泡は、その浮力によって上方すなわちシ
20
25

リコン基板表面から離脱する方向への移動が助勢される。このため、気泡がシリコン基板20から非常に離脱しやすくなり、これによりシリコン基板20内のエッティングの均一性が一層向上する。

実施の形態7

図10A～図10Cは、本発明の実施の形態7に係るシリコンデバイスの製造工程におけるエッティング開始パターン形成工程を示している。以下、これらの図を参照しつつ、実施の形態7に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図10Aに示すように、厚さ約400μmのp型シリコン基板20を準備する。そして、図10Bに示すように、このシリコン基板20の上に、例えば厚さ約0.3μmの窒化シリコン膜2をスパッタ法等により形成した上で、この窒化シリコン膜2に対して写真製版等によりパターニングを施し、主たるエッティングの前に行う初期エッティングのためのマスク3を作製する。次に、図10Cに示すように、例えばリアクティブイオンエッティングによりシリコン基板20に初期エッティング24を施してエッティング開始パターン25を形成する。この後、実施の形態6の場合と同様に、シリコン基板20に対して主たるエッティングを施し、シリコン基板20の一部からなる単結晶中空構造体21を作製するとともに、この中空構造体21の下に中空部22を形成する（図7E参照）。

この実施の形態7に係るリアクティブイオンエッティングにおいては、シリコン基板20の結晶方位の影響を受けないので、シリコン基板20の上に任意の形状を有するエッティング開始パターン25を作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体21も任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得ることができる。また、窒化シリコン膜2の代わりにレジストを用いても同様のエッティング開始パターン25を得ることができ、さらにリアクティブイオンエッティングの代わりにイオンビームエッティングを用いても同様の効果を有するエッティング開始パターン25を得ることができる。

実施の形態8

図11A～図11Cは、本発明の実施の形態8に係るシリコンデバイスの製造

工程におけるエッティング開始パターン形成工程を示している。以下、これらの図を参照しつつ、実施の形態8に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図11Aに示すように、例えれば厚さ約400μmのn型シリコン基板1を準備する。そして、図11Bに示すように、このシリコン基板1の上に、例えれば厚さ約0.3μmの窒化シリコン膜2をスパッタ法等により形成した上で、この窒化シリコン膜2に対して写真製版等によりパターニングを施し、主たるエッティングを行う前に実施する初期エッティングのためのマスク3を作製する。次に、図11Cに示すように、例えればフッ硝酸（フッ酸と硝酸の混合物）をエッチャントとして用いて、等方性のウェットエッティングにより初期エッティング26を施し、エッティング開始パターン27を形成する。この後、実施の形態1の場合と同様に、シリコンデバイス中間体に対して主たるエッティングを施し、シリコン基板1の一部からなる単結晶中空構造体5を作製するとともに、この中空構造体5の下に中空部6を形成する（図1E参照）。

この実施の形態8に係る等方性のウェットエッティングにおいては、シリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッティング開始パターンを作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れたシリコンデバイスの構造を作製することができる。さらに、エッティング開始パターン27を作製するエッティング方法がウェットエッティングであるので、そのエッティング装置が安価である。また、同時に複数枚の平板状基材にエッティング開始パターン27を作製することができるので、安価にシリコンデバイスを得ることができる。

実施の形態9

図12A及び図12Bは、本発明の実施の形態9に係るシリコンデバイスの製造工程におけるエッティング開始パターン形成工程を示している。以下、これらの図を参照しつつ、実施の形態9に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図12Aに示すように、例えれば厚さ約400μmの平板状のn型シリコン基板1（平板状基材）を準備する。

そして、図12Bに示すように、このシリコン基板1の上に、例えばレーザビームを用いて直接描画28を行い、エッチング用のエッチング開始パターン29を作製する。この後、実施の形態1の場合と同様に、シリコンデバイス中間体に対して主たるエッチングを施し、シリコン基板1の一部からなる単結晶中空構造体5を作製するとともに、この中空構造体5の下に中空部6を形成する（図1E参照）。

この実施の形態9に係るシリコンデバイスの製造方法においては、エッチング開始パターン29はシリコン基板1の結晶方位の影響を受けないので、シリコン基板1の上に任意の形状を有するエッチング開始パターンを作製することができる。このため、これに引き続き行うエッチングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れたシリコンデバイスの構造を作製することができる。さらに、エッチング開始パターン29を作製する際、該エッチング開始パターン29を作製するためのマスク及びこれを用いたエッチング工程を必要としないので、製造工程が簡素化され、安価にシリコンデバイスを得ることができる。また、レーザビームの代わりに収束イオンビームを用いても同様のエッチング開始パターンを作製することができる。

実施の形態10

図13A及び図13Bは、本発明の実施の形態10に係るシリコンデバイスの製造工程におけるエッチング開始パターン形成工程を示している。以下、これらの図を参照しつつ、実施の形態10に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図13Aに示すように、例えば厚さ約400μmの平板状のn型シリコン基板1（平板状基材）を準備する。そして、図13Bに示すように、このシリコン基板1の上に、例えば厚さ約0.3μmの窒化シリコン膜2をスパッタ法等により形成した上で、窒化シリコン膜2に対して写真製版等によりパターニングを施し、エッチング用のマスク3を作製する。そして、このマスク3をエッチング開始パターンとして用いる。この後、実施の形態1の場合と同様に、シリコン基板1に対して主たるエッチングを施し、シリコン基板1の一部からなる単結晶中空構造体5を作製するとともに、

この中空構造体 5 の下に中空部 6 を形成する (図 1 E 参照)。

この実施の形態 10 に係るシリコンデバイスの製造方法においては、エッティング開始パターンはシリコン基板 1 の結晶方位の影響を受けないので、シリコン基板 1 の上に任意の形状を有するエッティング開始パターンを作製することができる。

このため、これに引き続き行うエッティングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れたシリコンデバイスの構造を作製することができる。なお、この製造方法においては、初期エッティングを行ってシリコン基板表面にピットを作製した場合に比べて、デバイス形状の精度はやや劣るもの、製造工程が簡素化されるので安価にデバイスを得ることができる。

10 実施の形態 11

図 14 A～図 14 C は、本発明の実施の形態 11 に係るシリコンデバイスの製造工程におけるエッティング開始パターン形成工程を示している。以下、これらの図を参照しつつ、実施の形態 11 に係るシリコンデバイスの製造方法を説明する。

このシリコンデバイスの製造工程においては、まず図 14 A に示すように、例えば厚さ約 $400 \mu m$ の平板状の n 型シリコン基板 1 を準備する。そして、図 14 B に示すように、このシリコン基板 1 の上に、例えば厚さ約 $0.3 \mu m$ の窒化シリコン膜 2 をスパッタ法等により形成した上で、窒化シリコン膜 2 に対して写真製版等によりパターニングを施し、主たるエッティングの前に行う初期エッティングのためのマスク 3 を作製する。次に、図 14 C に示すように、上記マスク 3 を用いて、p 型シリコンを形成するためのイオン、例えばボロン等によるイオン打ち込みを行い、p 型領域をパターンとするエッティング開始パターン 30 を形成する。この後、実施の形態 1 の場合と同様に、シリコン基板 1 に対して主たるエッティングを施し、シリコン基板 1 の一部からなる単結晶中空構造体 5 を作製するとともに、この中空構造体 5 の下に中空部 6 を形成する (図 1 E 参照)。

この実施の形態 11 に係るシリコンデバイスの製造方法においては、イオン打ち込みに用いるマスク 3 はシリコン基板 1 の結晶方位の影響を受けないので、シリコン基板 1 の上に任意の形状を有するエッティング開始パターンを作製することができる。このため、これに引き続き行うエッティングにより作製される中空構造体も任意の形状を持たせることができ、性能が優れたシリコンデバイス構造を得

ることができる。

産業上の利用の可能性

以上のように、本発明に係るシリコンデバイスの製造方法は、とくに中空構造体が単結晶シリコンで構成されているシリコンデバイスの製造に有用であり、加速度ないしは角速度等を示す慣性力、圧力、その他の種々の物理量の計測に用いられる各種センサ、あるいは流体等が流れる通路がシリコン基板内に設けられた流体デバイスなどのシリコンデバイスの製造方法に用いるのに適している。

請 求 の 範 囲

1. シリコン基板表面又はシリコン基板上にエッチング開始パターンを形成するエッチング開始パターン形成工程と、

5 上記シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基板にエッチングを施し、上記エッチング開始パターンからシリコン基板深さ方向に延びるエッチング部を形成する第1のエッチング工程と、

10 上記エッチング部が所定の深さに到達した後、上記シリコン基板内を流れる電流を増加させることによりシリコン基板のエッチングを促進して、上記深さより深い部位で隣り合うエッチング部同士を連通させ、シリコン基板の一部からなる中空構造体を形成する第2のエッチング工程とを含んでいるシリコンデバイスの製造方法。

15 2. シリコン基板表面又はシリコン基板上にエッチング開始パターンを形成するエッチング開始パターン形成工程と、

上記シリコン基板をフッ素イオンを含む溶液に浸漬しつつ、該シリコン基板が陽極となるようにして該シリコン基板に電圧を印加することにより該シリコン基板にエッチングを施し、上記エッチング開始パターンからシリコン基板深さ方向に延びる幅の狭いエッチング部を形成する第1のエッチング工程と、

20 上記の幅の狭いエッチング部が所定の深さに到達した後、上記シリコン基板内を流れる電流を増加させることによりシリコン基板のエッチングを促進して、上記深さより深い部位に上記の幅の狭いエッチング部よりも幅の広いエッチング部を形成する第2のエッチング工程と、

25 上記の幅の広いエッチング部が所定の深さに到達した後、上記の幅の狭いエッチング部を埋めることにより、上記シリコン基板内に中空路を形成する中空路形成工程とを含んでいるシリコンデバイスの製造方法。

3. 上記シリコン基板表面にピットを形成し、該ピットを上記エッチング開始パターンとするようになっている請求項1に記載のシリコンデバイスの製造方法。

4. 上記シリコン基板表面にピットを形成し、該ピットを上記エッチング開始パ

ターンとするようになっている請求項 2 に記載のシリコンデバイスの製造方法。

5. 上記シリコン基板上にマスクを形成し、該マスクを上記エッチング開始パターンとするようになっている請求項 1 に記載のシリコンデバイスの製造方法。

6. 上記シリコン基板上にマスクを形成し、該マスクを上記エッチング開始パターンとするようになっている請求項 2 に記載のシリコンデバイスの製造方法。

10 7. n 型シリコン基板表面に p 型の材料を埋め込むことにより p 型領域を形成し、該 p 型領域を上記エッチング開始パターンとするようになっている請求項 1 に記載のシリコンデバイスの製造方法。

8. n 型シリコン基板表面に p 型の材料を埋め込むことにより p 型領域を形成し、該 p 型領域を上記エッチング開始パターンとするようになっている請求項 2 に記載のシリコンデバイスの製造方法。

15 9. 上記シリコン基板として n 型シリコン基板を用い、上記第 1 及び第 2 のエッチング工程で、上記シリコン基板に光を照射し、該光の強度又は上記シリコン基板への印加電圧を変えることにより上記シリコン基板内を流れる電流を制御するようになっている請求項 1 に記載のシリコンデバイスの製造方法。

10. 上記シリコン基板として n 型シリコン基板を用い、上記第 1 及び第 2 のエッチング工程で、上記シリコン基板に光を照射し、該光の強度又は上記シリコン基板への印加電圧を変えることにより上記シリコン基板内を流れる電流を制御するようになっている請求項 2 に記載のシリコンデバイスの製造方法。

20 11. 上記シリコン基板として p 型シリコン基板を用い、上記第 1 又は第 2 のエッチング工程で、上記シリコン基板への印加電圧を変えることにより上記シリコン基板内を流れる電流を制御するようになっている請求項 1 に記載のシリコンデバイスの製造方法。

12. 上記シリコン基板として p 型シリコン基板を用い、上記第 1 又は第 2 のエッチング工程で、上記シリコン基板への印加電圧を変えることにより上記シリコン基板内を流れる電流を制御するようになっている請求項 2 に記載のシリコンデバイスの製造方法。

図1A

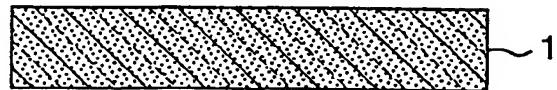


図1B

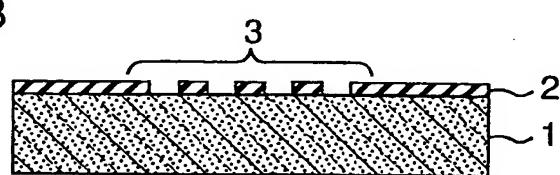


図1C

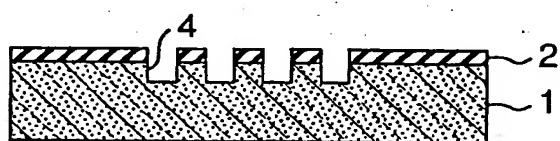


図1D

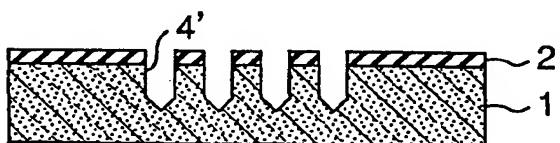
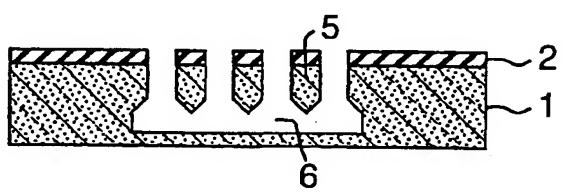
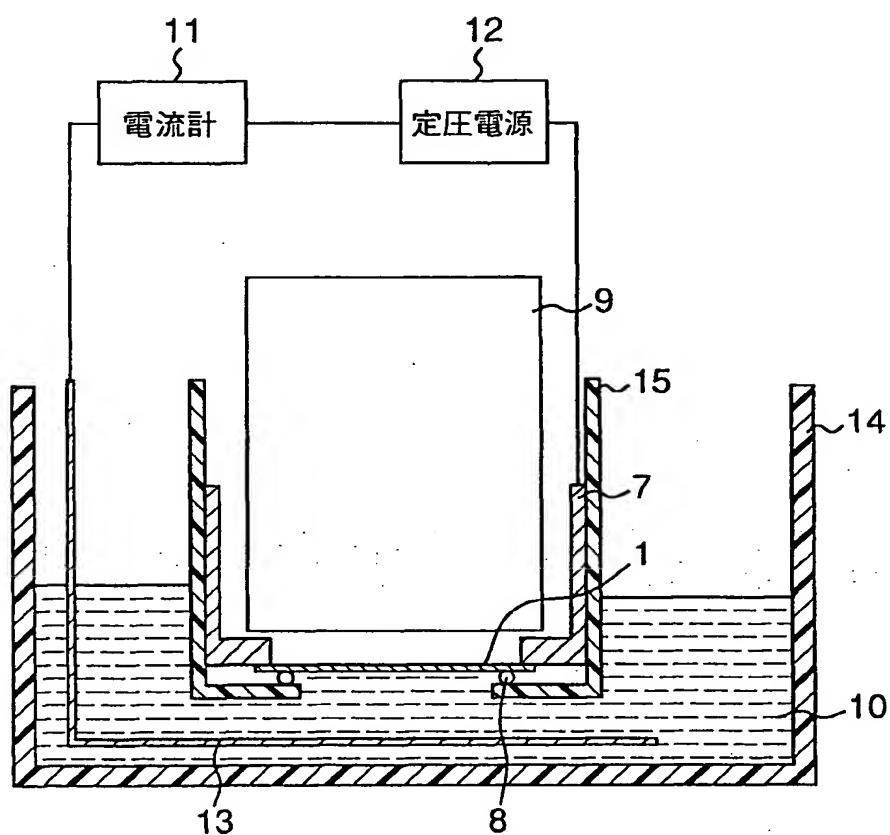


図1E



2/15

図2



3/15

図3A

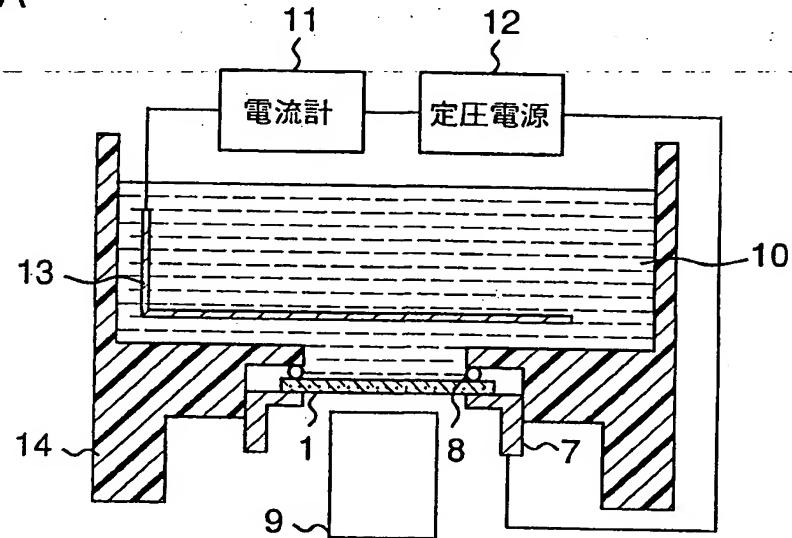
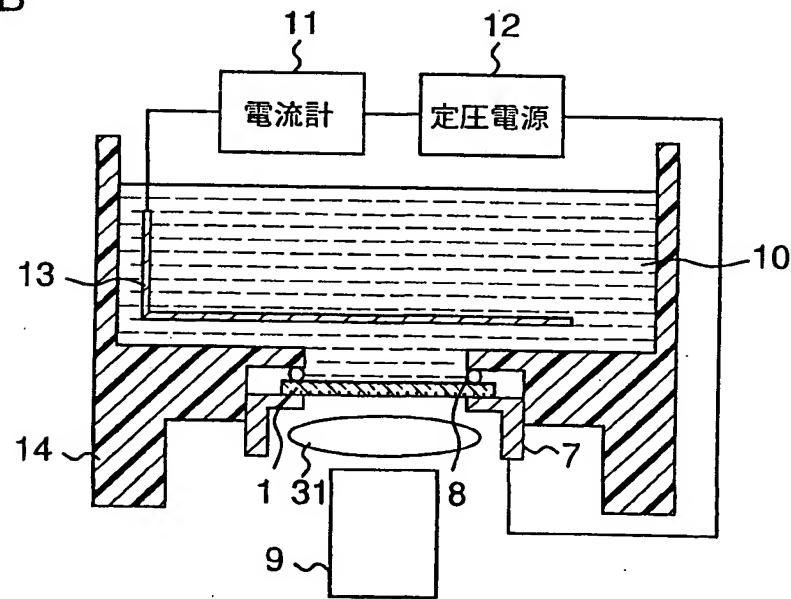


図3B



4/15

図4

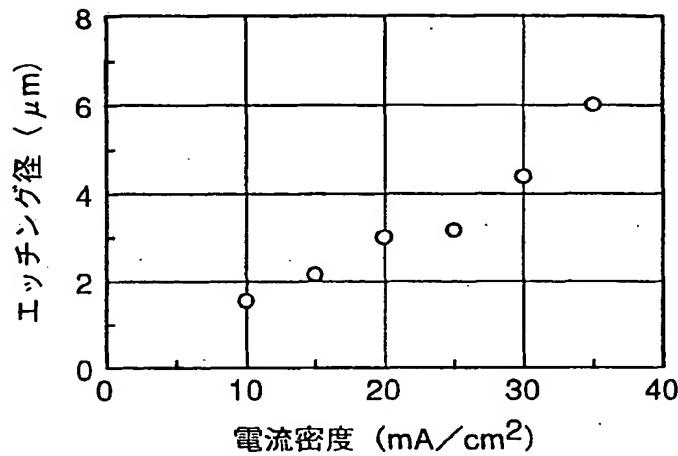
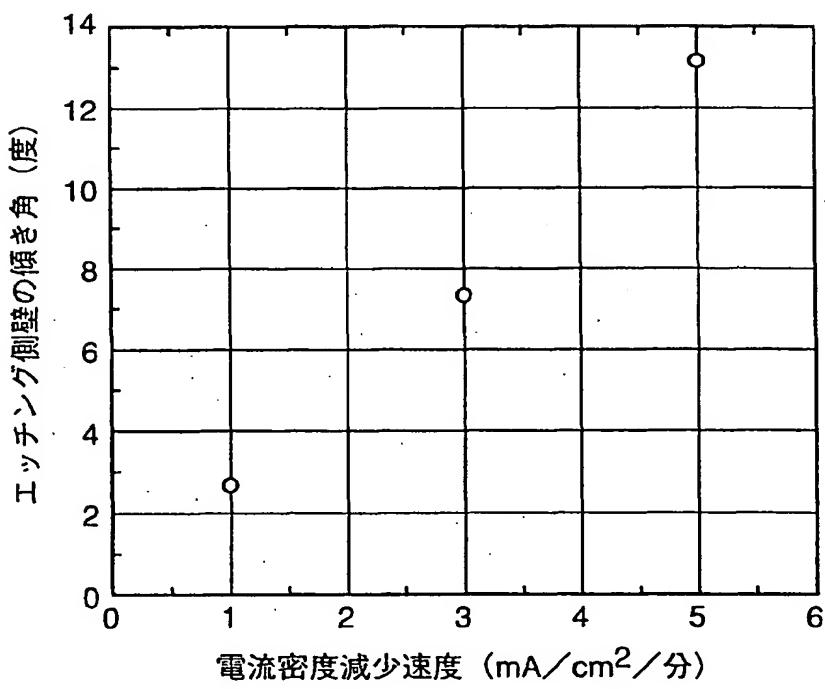


図5



5/15

図6A

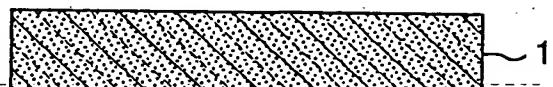


図6B

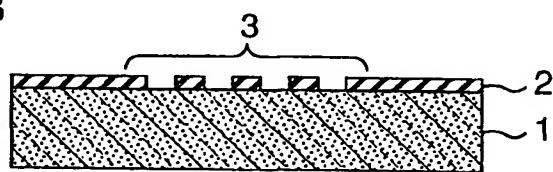


図6C

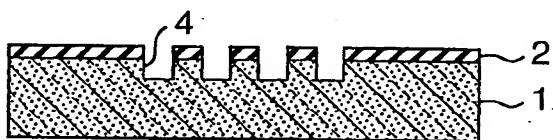


図6D



図6E

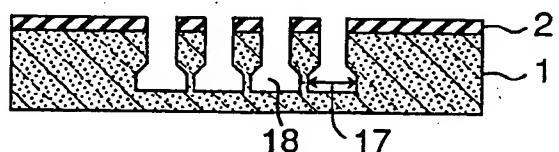
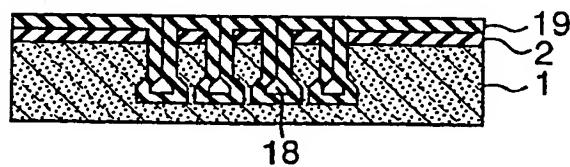


図6F



6/15

図7A



図7B

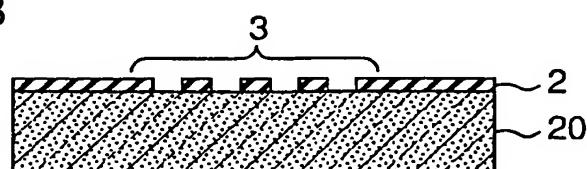


図7C

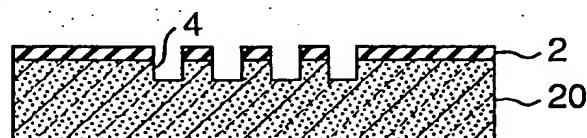


図7D

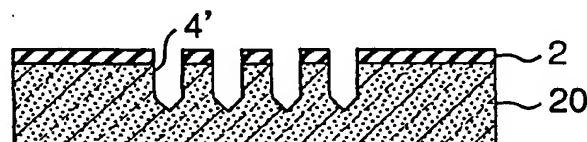
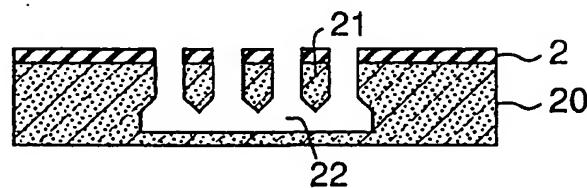
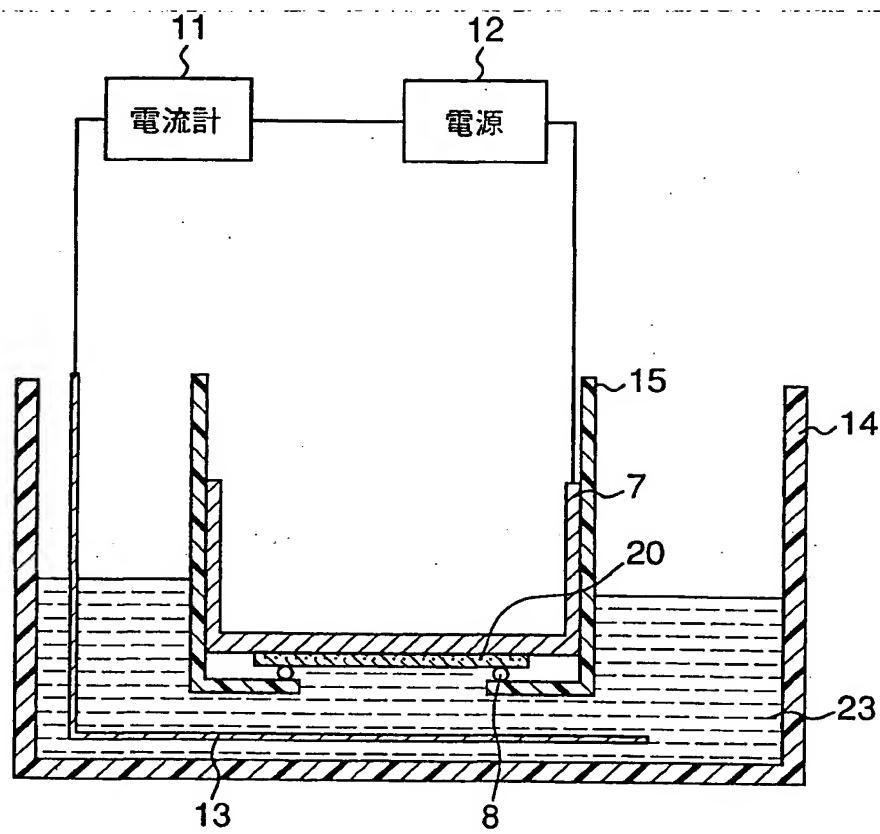


図7E



7/15

図8



8/15

図9

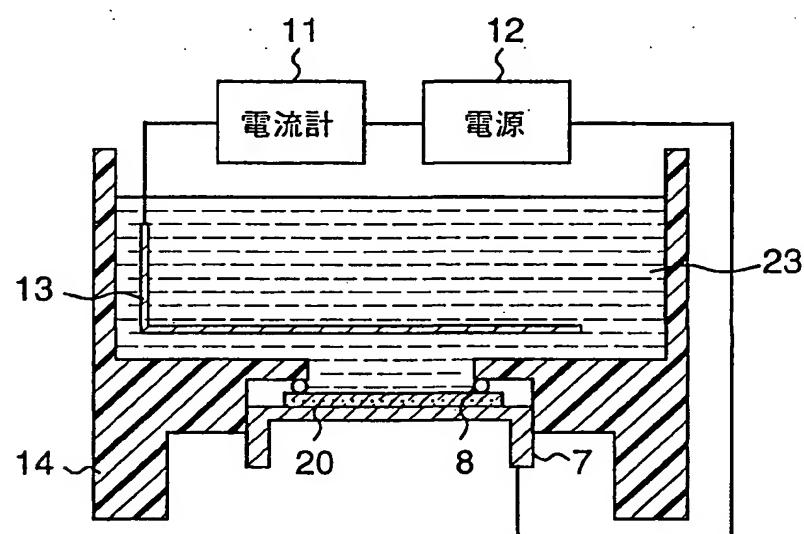


図10A



図10B

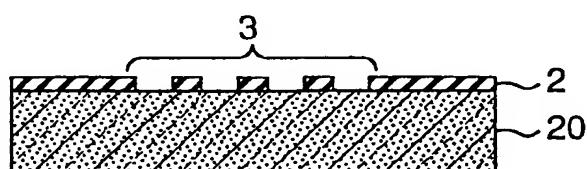
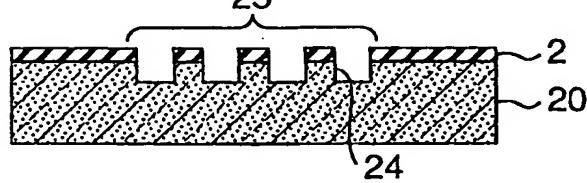


図10C



9/15

図11A



図11B

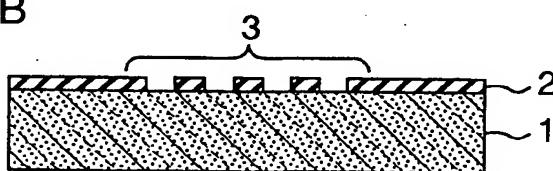


図11C

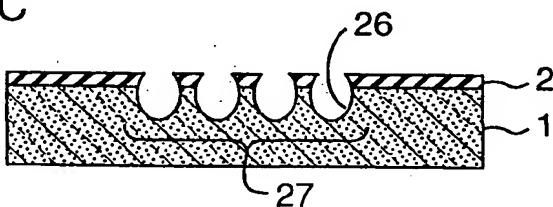
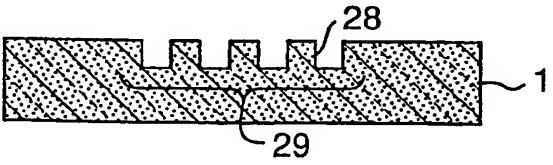


図12A



図12B



10/15

図13A

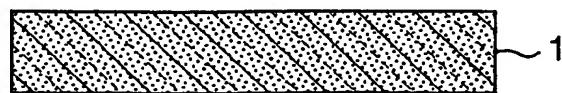


図13B

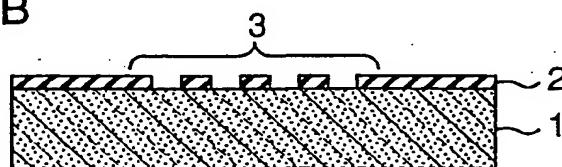


図14A



図14B

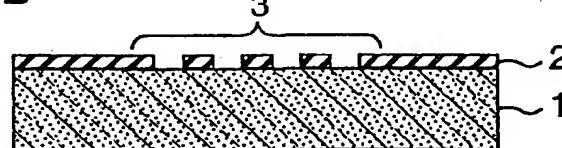
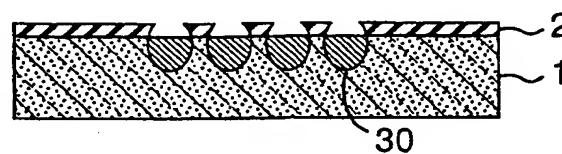


図14C



11/15

図15A



図15B

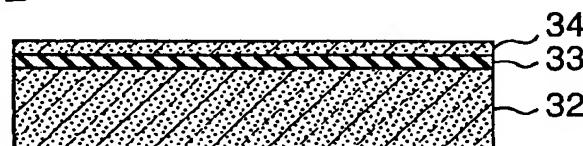


図15C

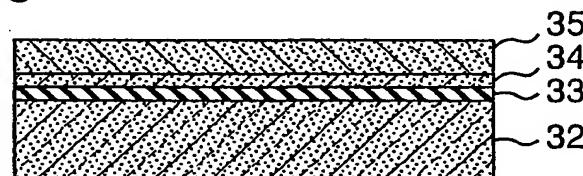


図15D

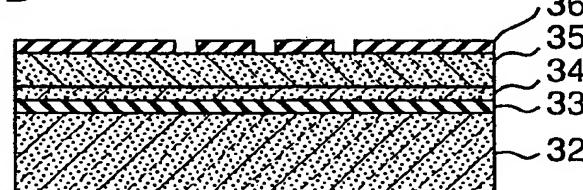


図15E

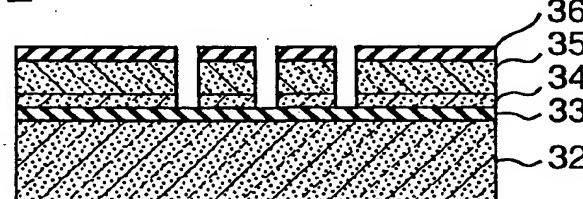
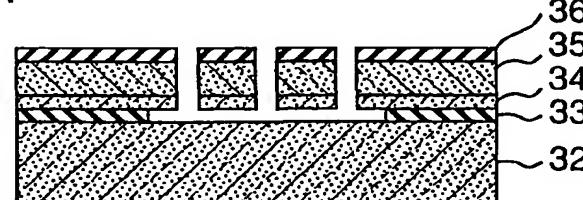


図15F



12/15

図16A

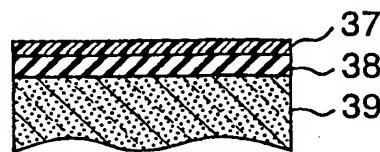


図16B

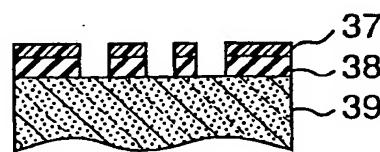


図16C

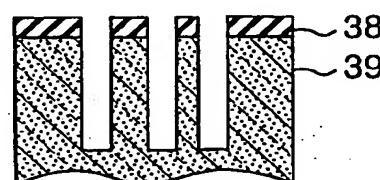


図16D

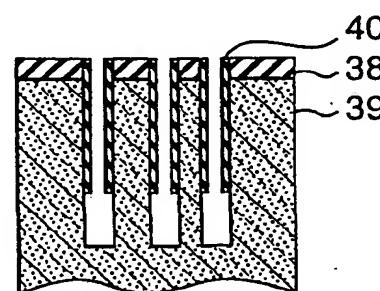
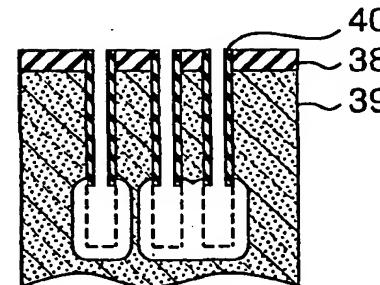
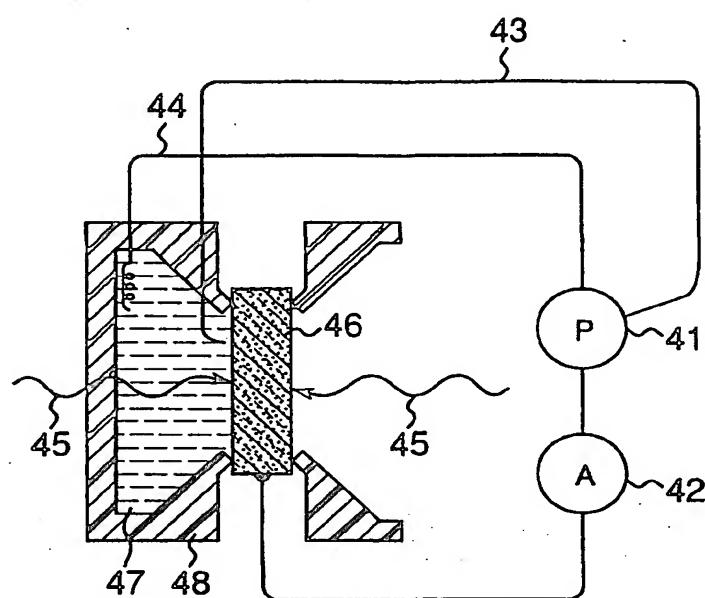


図16E



13/15

図17



14/15

図18A

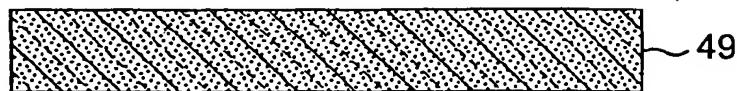


図18B

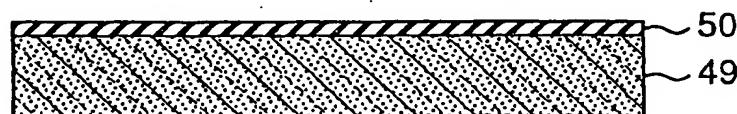


図18C

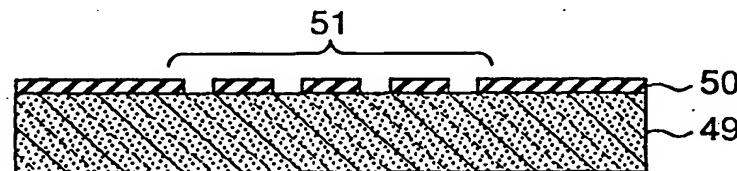


図18D

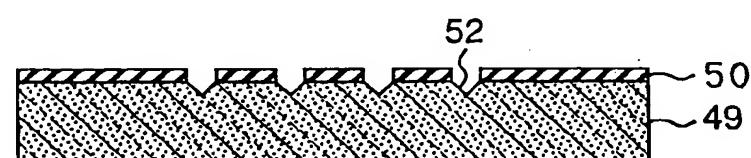


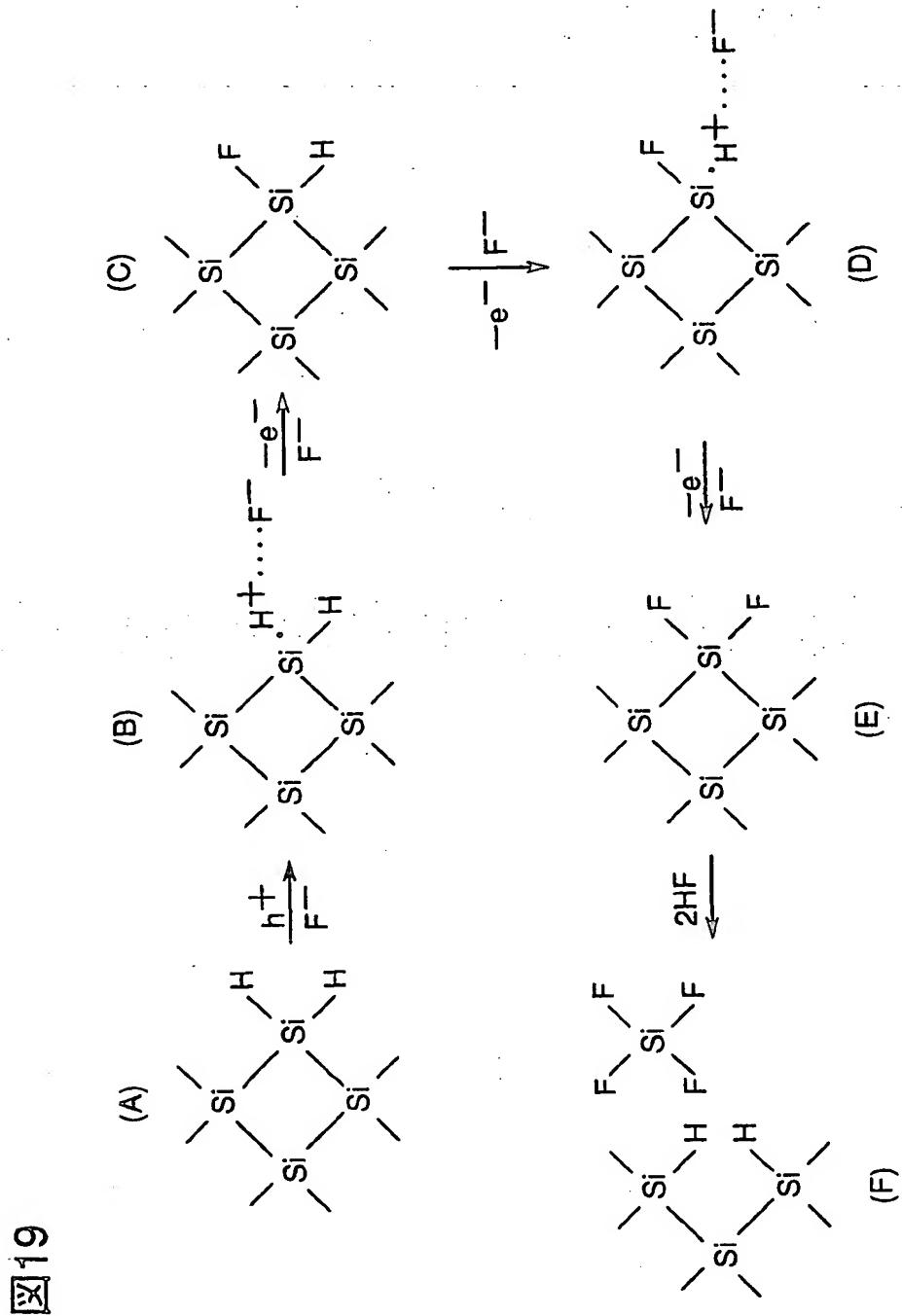
図18E



図18F



15/15



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00079

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁶ H01L21/3063, H01L29/84

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ H01L21/306-21/3063, H01L29/84Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1999
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 63-310122, A (Siemens AG.), 19 December, 1988 (19. 12. 88), Full text ; Figs. 1 to 11 & US, 4874484, A & EP, 296348, B1 & DE, 3879771, G & DE, 3717851, A	1-12
A	JP, 5-315316, A (Siemens AG.), 26 November, 1993 (26. 11. 93), Full text ; Figs. 1 to 5 & DE, 4202454, C1 & US, 5262021, A & EP, 553465, B1 & DE, 59202728, G	1-12
A	JP, 5-275724, A (Siemens AG.), 22 October, 1993 (22. 10. 93), Full text ; Figs. 1 to 5 & DE, 4202455, C1 & US, 5306647, A & EP, 553464, B1 & DE, 59203585, G	1-12

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&"	document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		

Date of the actual completion of the international search 11 March, 1999 (11. 03. 99)	Date of mailing of the international search report 23 March, 1999 (23. 03. 99)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/00079

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 6-331452, A (Siemens AG.), 2 December, 1994 (02. 12. 94), Par. Nos. [0041] to [0047] ; Fig. 3 Par. Nos. [0041] to [0047] ; Fig. 3 & DE, 4202455, C1 & US, 5306647, A & EP, 553464, B1 & DE, 59203585, G	1, 3, 5, 7, 9 2, 4, 6, 8, 10-12
Y		
X		
Y	1998 IEEE MICRO ELECTRO MECHANICAL SYSTEME, 11Th, (1998), H. Ohji, P.J. Trimp, P.J. French "FABRICATION OF FREE STANDING STRUCTURE USING SINGLE STEP ELECTROCHEMICAL ETCHING IN HYDROFLUORIC ACID", pp.246-250	1, 3, 5, 7, 8 2, 4, 6, 8, 10-12

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. H01L21/3063, H01L29/84

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. H01L21/306-21/3063, H01L29/84

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-1999年

日本国登録実用新案公報 1994-1999年

日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 63-31012.2, A (シーメンス アクチングゼルシャフト) 19. 12月. 1988 (19. 12. 88) 全文, 第1図-第11図 &US, 4874484, A &EP, 296348, B1 &DE, 3879771, G &DE, 3717851, A	1-12
A	JP, 5-315316, A (シーメンス アクチングゼルシャフト) 26. 11月. 1993 (26. 11. 93) 全文, 第1図-第5図 &DE, 4202454, C1 &US, 5262021, A &EP, 553465, B1 &DE, 59202728, G	1-12

[V] C欄の続きにも文献が列挙されている。

 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

11. 03. 99

国際調査報告の発送日

23.03.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

松本 邦夫

4M 9545

電話番号 03-3581-1101 内線 6898

C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 5-275724, A (シーメンス アクチエンゲゼルシャフト) 22. 10月. 1993 (22. 10. 93) 全文, 第1図-第5図 &DE, 4202455, C1 &US, 5306647, A &EP, 553464, B1 &DE, 59203585, G	1-12
X Y	J P, 6-331452, A (シーメンス アクチエンゲゼルシャフト) 2. 12月. 1994 (02. 12. 94) 段落番号 [0041] - [0047], 第3図 段落番号 [0041] - [0047], 第3図 &DE, 4202455, C1 &US, 5306647, A &EP, 553464, B1 &DE, 59203585, G	1, 3, 5, 7, 9 2, 4, 6, 8, 10-1 2
X Y	1998 IEEE MICRO ELECTRO MECHANICAL SYSTEME, 11Th, (1998), H. Ohji, P. J. Trimp, P. J. French 「FABRICATION OF FREE STANDING STRUCTURE USING SINGLE STEP ELECTROCHEMICAL ETCHING IN HYDROFLUORIC ACID」, pp. 246-250	1, 3, 5, 7, 8 2, 4, 6, 8, 10-1 2

(19)世界知的所有権機関
国際事務局(43)国際公開日
2001年11月29日 (29.11.2001)

PCT

(40)国際公開番号
WO 01/91170 A1

(51)国際特許分類: H01L 21/3063, C25F 3/12

京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo (JP). フレンチパトリック・ジェームス (FRENCH, Patrick James) [IE/NL]; NL-2625 KS デルフトクートラーン40番 Delft (NL).

(21)国際出願番号: PCT/JP00/03307

(74)代理人: 青山 葵, 外 (AOYAMA, Tamotsu et al.); 〒540-0001 大阪府大阪市中央区城見1丁目3番7号 IMPビル 青山特許事務所 Osaka (JP).

(22)国際出願日: 2000年5月24日 (24.05.2000)

(25)国際出願の言語: 日本語

(26)国際公開の言語: 日本語

(81)指定国(国内): JP, KR, US.

(71)出願人(米国を除く全ての指定国について): 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo (JP).

(84)指定国(広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

(72)発明者; および

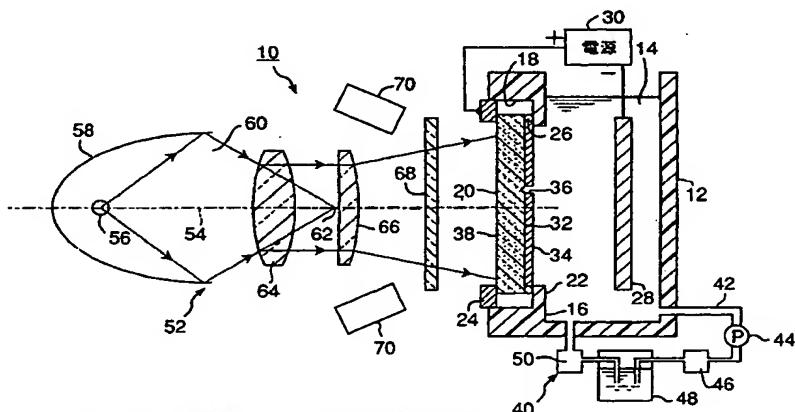
添付公開書類:
— 国際調査報告書

(75)発明者/出願人(米国についてのみ): 出尾晋一 (IZUO, Shinichi) [JP/JP]. 大路 浩 (OHJI, Hiroshi) [JP/JP]. 堤 和彦 (TSUTSUMI, Kazuhiko) [JP/JP]; 〒100-8310 東

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

(54)Title: METHOD AND APPARATUS FOR RADIATION-ASSISTED ELECTROCHEMICAL ETCHING, AND ETCHED PRODUCT

(54)発明の名称: 光照射式電気化学エッティング方法及びその装置並びにその製造物



10: エッティング装置	10... ETCHING APPARATUS
12: エッティングバス	12... ETCHING BATH
14: 電解液	14... ELECTROLYTE
20: シリコン基板	20... SILICON WAFER
52: 背面照明部	30... POWER SOURCE
	52... BACK LIGHTING UNIT

(57) Abstract: A radiation-assisted electrochemical etching apparatus (10) comprises an etching bath (12) for supporting an n-type silicon wafer (20) with its one side (32) in contact with hydrofluoric acid (14); an electrode (28) placed in the hydrofluoric acid; a power supply (30) including a positive plate connected with the silicon wafer and a negative plate connected with the electrode; and a lighting unit (52) including a light source (56) to illuminate the other side (38) of the silicon wafer. The lighting unit illuminates the other side of the silicon wafer at the brightness of greater than 10 mW/cm^2 . The maximum to minimum brightness ratio on the other side of the silicon wafer is less than 1.69. The etching apparatus allows pores and trenches of desired shape and size to be formed in the surface of a silicon wafer greater than 3 inches in diameter.

[統葉有]

WO 01/91170 A1



(57) 要約:

光照射式電気化学エッチング装置（10）は、n型シリコン基板（20）の一方の面（32）をフッ化水素酸溶液（14）に接触させた状態で保持するエッチングバス（12）と、フッ化水素酸溶液の中に配置された電極（28）と、陽極と陰極とを有し、シリコン基板に陽極が接続されると共に電極に陰極が接続される電源（30）と、シリコン基板の他方の面（38）を照明するための光源（56）を有する照明部（52）とを有する。そして、照明部は、シリコン基板の他方の面を 10 mW/cm^2 以上の照度で照明する。また、シリコン基板の他方の面における最大照度と最小照度との比が 1.69 以下に設定される。このエッチング装置によれば、3インチ以上の径を有するシリコン基板であっても、このシリコン基板の全体に任意の大きさ・形状のポアやトレンチを形成できる。

明細書

光照射式電気化学エッチング方法及びその装置並びにその製造物

5 技術分野

本発明は、光照射を利用した電気化学エッチング方法及びその装置に関する。特に、本発明は、n型シリコン基板の片面を電解液に接触させると共に反対面に光を照射し、この光照射によってシリコン基板内を流れるエッチング電流を制御しながら、このn型シリコン基板に所定の大きさ・形状のポア（孔）又はトレチ（溝）を形成する光照射式電気化学エッチング装置及びその方法に関する。

10 また、本発明は、その光照射式電気化学エッチング方法で製造した装置（例えば、半導体製品）に関する。

なお、本発明は、n型シリコン基板に50nm以上の径又は幅を有するポア又はトレチを形成する光照射式電気化学エッチング装置及び方法に特に好適に利用できるものである。しかし、本発明は、ポアやトレチの大きさによって限定されるものでない。

15 背景技術

日本特許公報第2694731号には、光照射を利用してn型ドープ・シリコン基板に微小なポアやトレチを形成する光照射式電気化学エッチング装置が記載されている。このエッチング装置はホルダを有する。ホルダは、電解液（フッ化水素酸）とn型ドープ・シリコン基板（シリコンウェハ）とを、シリコン基板の片面が電解液に接触した状態で保持する。ホルダはまた、シリコン基板に対向する電極を電解液の中に保持している。このエッチング装置では、シリコン基板に正極が印加され、電解液中の電極に負極が印加される。また、シリコン基板には、電解液に接する面とは反対の面に、光が照射される。これにより、光照射によって発生したシリコン基板内の正孔が、シリコン基板と電解液との接触部に移動し、シリコン基板が溶解する。したがって、一つ又は複数の貫通孔（ピット）を有するマスキングバリア（被膜）を、電解液に近接するシリコン基板表面に形

成しておけば、この貫通孔に対応した断面のポア又はトレンチが形成される。

また、ジャーナル・オブ・エレクトロケミカル・ソサイエティ、第140版（1993年10月発行）の第2836～2843頁には、シリコン基板を照明する背面照明装置として、ランプと、ランプから出射された光から赤外線波長の光を除去する赤外線フィルタと、ランプから出射された発散光を平行光にする凸レンズを含むものが記載されている。

さらに、ジャーナル・オブ・エレクトロケミカル・ソサイエティ、第137版（1990年2月発行）の第2836～2843頁には、背面照明装置に100Wのタンクステンランプを用いた電気化学エッチング装置が記載されている。

その他、特表平11-509644号には、光照射式電気化学エッチング装置を用いたデバイス製造装置が開示されている。また、特開平11-154737号には、光照射式電気化学エッチング技術によって形成したトレンチ内にキャパシタを製造する装置が開示されている。さらに、ジャーナル・オブ・エレクトロケミカル・ソサイエティ、第137版（1990年2月発行）の第663～659頁には、上述したエッチング技術によって、20mm×20mmの大きさのシリコン基板に孔またはトレンチを形成した例が記載されている。

しかし、光照射型電気化学エッチング装置を用いて各種デバイスを量産するには、このエッチング装置は大径シリコン基板（例えば、3インチ以上のシリコン基板）のほぼ全面をほぼ一様にエッチングしてほぼ一様な大きさ・形状のポア又はトレンチを形成できるものでなければならない。

ところで、日本特許公報第2694731号に記載の装置と、ジャーナル・オブ・エレクトロケミカル・ソサイエティ、第140版に記載の100Wタンクステンランプを用いて3インチのシリコン基板のほぼ全面に一様な大きさのポアを形成すべく実験を試みた。しかし、エッチング後のシリコン基板を顕微鏡で拡大して観察したところ、シリコン基板の一部だけにポアが形成され、ポアの出来ない領域が存在した。また、出来あがったポアの大きさ・形状もまちまちであった。その後、電圧、電流、ランプ発光量を色々変えて更なる実験を行なったが、シリコン基板の全体にほぼ均一な大きさのポアを形成することが出来なかつた。

そこで、本発明は、3インチ以上のn型シリコン基板の表面に均一の大きさ

(深さ、断面) の孔やトレンチを形成できる光照射式電気化学エッチング方法及び装置を提供することを目的とする。

また、本発明は、そのような光照射式電気化学エッチング方法で製造された装置（例えば、半導体装置、加速度センサ等のセンサ）を提供することを目的とする。

5

発明の概要

この目的を達成するため、本発明の光照射式電気化学エッチング装置の一つの形態において、光照射式電気化学エッチング装置は、n型シリコン基板を該n型シリコン基板の光照射面の照度が10mW/cm²以上となるように光を照射する光源を備えた照明部を有する。この形態によれば、シリコン基板が3インチ以上の径を有するものであっても、このシリコン基板に形成されるポアやトレンチは光照射面に向か、均一の断面をもって成長する。また、形成されたポアやトレンチの表面は平滑である。

15 本発明の光照射式電気化学エッチング装置の他の形態では、シリコン基板の光照射面において、最小照度に対する最大照度の比（最大照度／最小照度）が、1.69以下である。この形態によれば、シリコン基板が3インチ以上の径を有するものであっても、シリコン基板内を流れるエッチング電流が均一となり、そのために、形成されたポアやトレンチの大きさ（断面、深さ）がほぼ一定する。

20 本発明の光照射式電気化学エッチング装置の他の形態では、参照電極がフッ化水素酸の中に配置される。また、参照電極とn型シリコン基板との間には高インピーダンスの電圧検出器が電気的に接続される。この形態によれば、参照電極とシリコン基板との間の電位差を調整することにより、シリコン基板に印加される電圧を制御できる。

25 本発明の光照射式電気化学エッチング装置の他の形態では、照明部が、シリコン基板の他方の面における照度を調整する照度調整部を有する。この形態によれば、シリコン基板に形成されるポアやトレンチの大きさを任意に変えることができる。

本発明の光照射式電気化学エッチング装置の他の形態において、照度調整部は

光源の発光量を調整する。この形態によれば、シリコン基板の照度を精密に調整できる。

5 本発明の光照射式電気化学エッティング装置の他の形態は、照度調整部は、光源とシリコン基板との間に配置され、光源で発光された光を変調する変調器を有する。この形態によれば、光源がその発光量が調整できない場合でも、シリコン基板の照度を調整できる。

10 本発明の光照射式電気化学エッティング装置の他の形態は、電源からシリコン基板に印加される電流を検出する電流検出器と、電流検出器で検出された電流をもとに光源の発光量を調整する回路を有する。この形態によれば、シリコン基板のエッティングを精密に制御できる。

15 本発明の光照射式電気化学エッティング装置の他の形態は、フッ化水素酸の状態（例えば、濃度、温度）を一定に保つ装置を有する。この形態によれば、フッ化水素酸溶液を安定した状態に保つことができ、そのために、シリコン基板に形成されるポアやトレンチの大きさが安定する。

20 本発明の光照射式電気化学エッティング装置の他の形態は、シリコン基板の他方の面上に配置された金属板を有する。この金属板は、照明部からシリコン基板の他方の面に向けて進む光を透過する複数の開口部が規則的に配列されている。このエッティング装置によれば、シリコン基板の他方の面を一様の照度で照明でき、シリコン基板に均一な電圧を印加できる。

25 本発明の光照射式電気化学エッティング装置の他の形態では、金属板が、導電性金属で形成されており、シリコン基板の他方の面に接して配置されている。この形態によれば、金属板を介して電源とシリコン基板を電気的に接続できる。

本発明の光照射式電気化学エッティング装置の他の形態は、金属板がシリコン基板の他方の面に一体的に形成されている。このエッティング装置によれば、金属板を、物理的又は化学的薄膜形成技術と、半導体製造プロセスであるリソグラフィ技術を用いて精密に形成できる。また、開口部の微細加工が可能である。

本発明の光照射式電気化学エッティング装置の他の形態では、金属板がシリコン基板とは別に形成されている。この形態によれば、シリコン基板の製造プロセスが簡略化できる。

また、本発明の光照射式電気化学エッチング方法は、n型シリコン基板の一方の面を電解液に接触させると共に反対面に光を照射し、この光照射によってエッチング電流を制御しながら、シリコン基板の一方の面に孔又はトレンチを形成する方法において、シリコン基板の他方の面を 10 mW/cm^2 以上の照度で照明するものである。

本発明の他の形態の電気化学エッチング方法は、複数の開口部を規則的に配列した金属板を上記n型シリコン基板の他方の面上に配置し、上記複数の開口部を介して上記n型シリコン基板の他方の面に光を照射するものである。

本発明の他の形態の電気化学エッチング方法は、シリコン基板の他方の面における最大照度と最小照度との比を1.69以下とするものである。

これらの方法によれば、シリコン基板が3インチ以上の径を有するものであっても、シリコン基板のほぼ全域に、ほぼ一定の大きさの孔やトレンチを均一に形成できる。

本発明の別の光照射式電気化学エッチング方法は、n型シリコン基板の一方の面を電解液に接触させると共に反対面に光を照射し、この光照射によってエッチング電流を制御しながら、上記シリコン基板の一方の面に孔又はトレンチを形成する光照射式電気化学エッチング方法において、上記シリコン基板の他方の面を 10 mW/cm^2 以上の第1の照度で照明しながら、上記一方の面から他方の面に向けて、複数の孔又はトレンチを形成する第1の工程と、第1の工程の後、上記シリコン基板の他方の面を上記第1の照度よりも高い照度で照明しながら、第1の工程で形成された複数の孔又はトレンチを横方向に拡幅して上記複数の孔又はトレンチを相互に連結する第2の工程とを有する。この方法によれば、垂直方向に形成した複数の孔を、これらの孔の底部で相互に連結することができる。

以上、本発明に係る光照射式電気化学エッチング装置および方法によれば、精密に孔やトレンチの形状が制御できる。さらに、大きな面積の基板をエッチングできる。そのため、本発明の光照射式電気化学エッチング装置および方法を用いて形成されたデバイスは、精密に孔やトレンチの形状が制御されているので、性能がよく、コストも安い。

図面の簡単な説明

図 1 は、実施の形態 1 にかかる光照射式電気化学エッチング装置の概略断面図。

図 2 A から図 2 D は、実験 2 でシリコン基板に形成されたポアの断面形状、径、及び照度を示す図。

図 3 は、シリコン基板の背面に配置されるグリッド電極層を誇張して示すシリコン基板の平面図。

図 4 は、図 3 の V-V 線断面図で、シリコン基板の背面に配置されるグリッド電極層を誇張して示す図。

図 5 は、実施の形態 2 にかかる光照射式電気化学エッチング装置の概略断面図。

図 6 は、実施の形態 3 にかかる光照射式電気化学エッチング装置の概略断面図。

図 7 は、実施の形態 4 にかかる光照射式電気化学エッチング装置の概略断面図。

図 8 は、実施の形態 5 にかかる光照射式電気化学エッチング装置の概略断面図。

図 9 は、実施の形態 6 にかかる光照射式電気化学エッチング装置の概略断面図。

図 10 は、実施の形態 7 に係る光照射式電気化学エッチング装置に利用されるグリッド電極板を模式的に表した正面図。

図 11 は、実施の形態 8 の光照射式電気化学エッチング方法により製造される加速度センサの斜視図。

図 12 (a) ~ 図 12 (e) は、実施の形態 8 の光照射式電気化学エッチング方法の工程を説明する図。

図 13 は、実施の形態 9 の光照射式電気化学エッチング方法により製造される光導波体の斜視図。

図 14 (a) ~ 図 14 (e) は、実施の形態 9 の光照射式電気化学エッチング方法の工程を説明する図。

25 発明を実施するための最良の形態

図面を参照し、本発明の好適な実施形態について説明する。なお、複数の図面において同一の符号は同一の部材又は部分を示す。

実施の形態 1

図1は、本発明にかかる実施の形態1のn型シリコン基板（すなわち、シリコンウェハ）の光照射式電気化学エッチング装置10を示す。このエッチング装置10は、5重量%のフッ化水素酸からなるエッチング電解液14を収容するためのエッチングバス12を有する。エッチングバス12は、エッチング電解液14に接する表面部分が、フッ化水素酸に耐性を有する適当な材料（例えば、ポリテトラフロオロエチレン）で被覆されている。当然、エッチングバス12を、フッ化水素酸に耐性を有する適当な材料で形成してもよい。

エッチングバス12は、その側壁16に円形の開口部18が形成され、この開口部18に円形のn型シリコン基板20を収容するようにしてある。また、側壁16は、開口部18の内側周縁に沿って伸び且つ該周縁から開口部18の内方に向けて突出する環状突起部22を有する。開口部18の内側でシリコン基板20を安定して保持するために、開口部18に収容されたシリコン基板20の背後には固定リング24が配置され、この固定リング24によってシリコン基板20が環状突起部22に押し付けられる。環状突起部18とシリコン基板20との間から電解液14が漏れないようにするために、これら環状突起部18とシリコン基板20との間には適当なシール部材、例えばOリング26を設けるので好ましい。

電解液14の中には、開口部18に収容されたシリコン基板20に対向するように、電極28（陰極電極）が配置される。もう一つの電極（陽極電極）はシリコン基板20である。これら電極28とシリコン基板20は、それぞれ直流電源30の陰極と陽極にそれぞれ電気的に接続され、適当な電圧が電極28とシリコン基板20との間に印加できるようにしてある。シリコン基板20を電源30に接続するために、シリコン基板20を支持している固定リング24を導電材料で形成するのが好ましい。

シリコン基板20の電解液14に近接する一方の表面32は、この表面32の上に適当なマスク材料（例えば、シリコン窒化物、白金、金）を適当な薄膜形成技術（例えば、化学的又は物理的気相成長法）で成膜したレジストマスク（マスクバリア）34で覆われている。シリコン基板表面32には、シリコン基板20のエッチングパターンに対応した一つ又は複数のピット36が形成されており、このピット36に臨むシリコン基板部分の溶解が始まり、シリコン基板20の他

方の面 3 8 に向かってポア又はトレチが形成される。このピット 3 6 は、適当なウェットエッチング又はドライエッチング若しくはレーザ加工により形成することができる。

エッチング装置 1 0 は、電解液ユニット 4 0 を有する。この電解液ユニット 4 0 は、両端をエッチングバス 1 2 に接続した循環路（管）4 2 を有する。循環路 4 2 には、この循環路 4 2 に沿って電解液 1 4 を循環するためのポンプ 4 4 と、循環路 4 2 の中を流れる電解液 1 4 から不純物を除去するフィルタ 4 6 と、エッチングバス 1 2 に収容されている電解液 1 4 の量を一定に維持するためのバッファ部 4 8 と、エッチングバス 1 2 に収容されている電解液 1 4 の温度を一定に保つための恒温器 5 0 を有する。この電解液ユニット 4 0 によれば、エッチングバス 1 2 に収容されている電解液 1 4 の品質を一定に保つことができる。その結果、後に説明するシリコン基板 2 0 のエッチングを安定して行なうことができる。

エッチング装置 1 0 はまた、背面照明部 5 2 を有する。この背面照明部 5 2 は、シリコン基板 2 0 において、このシリコン基板 2 0 の内で発生する正孔を、局部的な溶解が起こるポアの先端に集中させるためのものである。背面照明部 5 2 は、エッチングバス 1 2 の円形開口部 1 8 の中心軸 5 4 上に配置された照明光源（例えば、タンクステンランプ）5 6 と、半楕円状断面の反射部（ミラー 5 8）とを有し、このミラー 5 8 の開口部 6 0 がエッチングバス 1 2 の円形開口部 1 8 に向けられている。ミラー 5 8 の内側の曲率は、ランプ 5 4 から出射されてミラー 5 8 で反射した光が、中心軸 5 4 の所定位置（焦点）6 2 で結像するように決められている。コリメータレンズ 6 4 は、ミラー 5 8 の開口部 6 0 に対向して配置され、ミラー 5 8 からの光がコリメータレンズ 6 4 によって平行な光となるようにしてある。凸レンズ 6 6 は、コリメータレンズ 6 4 とシリコン基板 2 0 との間に配置されており、平行となった光がシリコン基板 2 0 に向けて発散され、これにより電解液 1 4 に隣接するシリコン基板部分に対向するシリコン基板背面部分が照明されるようにしてある。シリコン基板 2 0 の加熱を防止するために、図 1 に示すように、所定波長の光（例えば、波長 1. 1 μ m 以上）を除去するためのフィルタ 6 8 を設けるのが好ましい。また、シリコン基板 2 0 の近傍に、該シリコン基板を冷却するための適当なファン 7 0 を設けてもよい。

5 このように構成されたエッティング装置 10 の動作について簡単に説明する。シリコン基板 20 は、エッティングバス 12 の開口部 18 に固定される。また、電解液 14 がエッティングバス 12 に充填される。さらに、電極 28 とシリコン基板 20 との間に、電源 30 から所定の電圧が印加される。そして、照明部 52 によってシリコン基板 20 の背面 38 が照明される。その結果、シリコン基板 20 の中に発生した正孔がピット 36 に露出したシリコン基板部分に集中する。その結果、この露出部分で局部的な溶解が始まり、シリコン基板 20 の背面 38 に向って真っ直ぐにポアが進行していく。

10 実験 1

照明照度と出来あがったポアの形状との関係を評価するための実験を行なった

(1) 実験条件

実験の条件は以下の通りである。

i. シリコン基板

15 外径 : 76 mm

シリコン基板の厚さ : 625 μ m

レジストマスクの厚さ : 5000 Å

ピット内径 : 2 μ m

i i. 電解液

20 5 重量%フッ化水素酸溶液

i i i. 照度

0、5、10、20、50、100、200 mW/cm²

なお、照度は、シリコン基板の背面上において、校正波長 760 nm に設定されたパワーメータ（アドバンテスト社製 光マルチパワー Q8221）を使用した。

i v. 印加電圧（対向電極に対するシリコン基板の電位）

2.0 ボルト、4.0 ボルト

v. エッティング時間

20 分

(2) 評価

エッティング後のシリコン基板を切断し、その切断面を顕微鏡で拡大してポアの形状を観察した。また、顕微鏡で拡大された断面を写真撮影した。そして、撮影された写真を利用して、出来あがったポアの径を測定した。なお、ポア径は、シリコン基板の表面から $5 \mu\text{m}$ だけ離れた位置で測定した。

5

(3) 実験結果

試験の結果を以下の表1に示す。

表1

照度 (mW/cm ²)	印加電圧	
	2.0ボルト	4.0ボルト
0	C	C
5	B	B
10	A	A
20	A	A
30	A	A
50	A	A
100	A	A
200	A	A

表1において、A、B、Cは、以下の内容を代表するものである。

10

A：出来あがったポア径は 50 nm 以上。各ポアは、内面が平滑で、シリコン基板の背面に向けて真っ直ぐ進行していた。

B：出来あがったポア径は 50 nm 以下。各ポアは、シリコン基板の背面に向けて斜めに進行していた。

C：ポアは形成されなかった。

15

(4) 結論

この表1より、ポアの形成に背面照明が重要な意義を有すること、また、シリコン基板の背面に向けて真っ直ぐに進む均一な断面のポアを形成するためには、シリコン基板における照度を、電極とシリコン基板との間に適当な電圧を保った状態で、 10 mW/cm^2 にしなければならないこと、が判明した。

20

ところで、シリコン基板の背面全体を 10 mW/cm^2 の照度で照明するためには、 1.0 kW のキセノンアークランプが光源ランプとして好適に利用できる。

タンクステンランプ、水銀ランプ等のように、 10 mW/cm^2 の照度をもって
照明し得る他のランプを使用してもよい。

なお、シリコン基板と電極との間に大きな電圧を印加すれば、背面照明が無く
ても、シリコン基板に 50 nm 以上の径を有するポアを形成できる。しかし、こ
5 のエッティングメカニズムは、本発明にかかる光照明式電気化学エッティングとは異
なるものである。

実験 2

一つのシリコン基板における照度の違いが、同一のシリコン基板に形成される
10 ポアの形状に及ぼす影響を評価するための実験を行なった

(1) 実験条件

実験の条件は以下の通りである。

i. シリコン基板

シリコン基板の枚数：4枚

15 外形径：76 mm

シリコン基板の厚さ：625 μm

レジストマスクの厚さ：5000 Å

ピット内径：2 μm

i i. 電解液

20 5 重量% フッ化水素酸溶液

i i i. 照度

各シリコン基板背面上で照度を測定し、最大照度の場所と最小照度の場所を特
定した。照度測定に用いた装置は、実験 1 と同一である。

i v. 印加電圧 (対向電極に対するシリコン基板の電位)

25 2.0 ボルト

v. エッティング時間

20 分

(2) 評価

エッティング後のシリコン基板を切断し、その切断面を顕微鏡で拡大してポアの

形状を観察した。また、顕微鏡で拡大された断面を写真撮影した。そして、撮影された写真を利用して、最大照度と最小照度の場所に形成されたポアの径を測定した。なお、ポア径は、シリコン基板の表面から $5 \mu\text{m}$ だけ離れた位置で測定した。

5 (3) 実験結果

実験の結果を図 2 A から図 2 D に示す。これらの図に示す通り、同一シリコン基板背面における最大照度 I_{MAX} と最小照度 I_{MIN} との比 ($= I_{MAX} / I_{MIN}$) が 1. 9 6、2. 2 5 の場合、形成されたポアの大きさ (形状・深さ) は著しく相違した。また、最大照度の場所に形成されたポアは、底部に向かって次第に拡大していた。

一方、最大照度と最小照度との比が 1. 6 9 の場合、ポア径に僅かな違いは見られたが、ポアの深さはほぼ同一であった。また、形成されたポアの内面はほぼ平滑であった。同様に、最大照度と最小照度との比が 1. 2 1 の場合、ポアの大きさはほぼ同一であった。また、ポアの内面はほぼ平滑であった。

15

(4) 結論

上記実験 2 の結果より、径が 3 インチ以上のシリコン基板であっても、同一シリコン基板の背面における最大照度と最小照度との比率を 1. 6 9 以下にすれば、ほぼ同一の径を有するポア又はトレーナーが、シリコン基板の全体に均一に形成できることが判明した。

改良例又は変形例

図 3 と図 4 は、シリコン基板 2 0 を示す。このシリコン基板 2 0 は、背面照明部 5 2 に対向する他方の面 3 8 に、公知のドナーライオノン注入技術によってイオンが注入された $n+$ 層 8 0 を有する。また、 $n+$ 層 8 0 の上には、導電金属からなる金属層 (金属板又はグリッド金属層) 8 2 が設けてある。この金属層 8 2 は、図 3 に示すように、格子形とするのが好ましい。このグリッド金属層 8 2 は、例えば化学的又は物理的気相成長法などの薄膜形成技術により導電金属を付着させ、次に、例えはフォトリソグラフィ技術などの加工技術によってグリッド 8 4 を残

し、グリッド 8 4 間に開口部 8 6 を形成するのが好ましい。

このような形に形成されたグリッド金属層 8 2 は、n 型シリコン基板 2 0 とグリッド金属層 8 2 との間の接触抵抗が小さく、そのために、グリッド金属層 8 2 に接するシリコン基板 2 0 の全領域に、該グリッド金属層 2 0 から均一な電圧を印加できる。

グリッド 8 4 の間に形成された開口部 8 6 の幅は、特定の値に限定されるものでないが、シリコン基板 2 0 の厚さよりも小さくすべきである。これは、開口部 8 6 の間に位置するグリッド 8 4 の幅が大きくなると、シリコン基板 2 0 の照度が減少し、これにより、シリコン基板 2 0 の内部に形成された正孔の集中度が低下するからである。

本発明者らの行なった実験より、90 μ m の間隔（インターバル）で、10 μ m の幅のグリッド 8 4 を設けた場合、シリコン基板 2 0 に均一な電圧を印加でき、その結果、照度低下に起因する問題を解消できることが確認された。

なお、電極 2 8 を白金で形成した場合、電極 2 8 とシリコン基板 2 0 との間に印加される電圧は、n 型シリコン基板 2 0 が電極 2 8 よりも +1 ボルトから +4 ボルトの範囲で設定するのが好ましい。この場合、ポアやトレンチは、シリコン基板に効率良く形成できる。

実施の形態 2

図 5 は、本発明の実施の形態 2 にかかる他の光照射式電気化学エッチング装置 9 0 を示す。このエッチング装置 9 0 において、背面照明部 9 2 は、複数のランプ 9 4 を有する。これら複数のランプ 9 4 は、シリコン基板 2 0 の中心軸に垂直な面（シリコン基板 2 0 に平行な面）上で格子状に配置されている。したがって、このエッチング装置 9 0 によれば、シリコン基板 2 0 の背面は均一に照明される。また、複数のランプ 9 4 は、最大照度／最小照度の比が 1.69 以下となるように、容易に配置できる。

実施の形態 3

図 6 は、本発明の実施の形態 3 にかかる他の光照射式電気化学エッチング装置

100を示す。このエッティング装置100において、参照電極102は、シリコン基板20と電極28との間で、電解液14の中に配置されている。参照電極102は、シリコン基板20に印加される電圧を測定するために、電圧検出器（電圧計104）を介して電源30に電気的に接続されている。電圧計104は、参照電極102とシリコン基板20との間に高インピーダンスを有するように設計するのが好ましい。このエッティング装置100の動作において、電源30は、電圧計104に一定の電圧が流れるように制御される。これにより、シリコン基板20と電極28との間に一定の電流を流すことができる。

なお、参照電極102は、シリコン基板20に出来るだけ接近して、しかし接触することなく、配置するのが好ましい。これにより、参照電極102とシリコン基板20との間の電解液14による抵抗を小さくできる。また、シリコン基板20に印加される電圧が正確に検出でき、それにより、ポアやトレンチの形を正確に制御できる。

15 実施の形態4

図7は、本発明の実施の形態4にかかる他の光照射式電気化学エッティング装置110を示す。このエッティング装置110において、照明ランプ56は、照明されるシリコン基板20の照度を変えるための電圧制御部112に電気的に接続されている。このエッティング装置110によれば、電源30からシリコン基板20に供給されるエッティング電流は照度に比例するので、電圧制御部112でランプ56に印加する電圧を変えることでシリコン基板20の照度を変え、これにより形成されるポアやトレンチの大きさを変えることができる。また、このエッティング装置110によれば、まず一様断面のポアを形成し、次に、照度及びエッティング電流を増加することで、拡大されたキャビティ又は拡大断面を底部に有するポアやトレンチを容易に形成できる。

実施の形態5

図8は、本発明の実施の形態5にかかる他の光照射式電気化学エッティング装置120を示す。このエッティング装置120は、凸レンズ66とフィルタ68との

間に、2つの偏光装置又は偏光フィルタ122、124を有する。これら2つの偏光フィルタ122、124の一方は、シリコン基板20の中心軸54の周りで、他方に対して回転自在としてある。したがって、一方の偏光フィルタを他方の偏光フィルタに対して回転することで、2つの偏光フィルタ122、124を透過する光が調整され、シリコン基板20の照度が変えられる。そのため、回転可能な偏光フィルタを回転することで、ランプ56の発光量を変えなくとも、シリコン基板20に形成されるポアやトレンチの大きさを変更できる。

5 なお、本実施形態において、回転自在な偏光フィルタは、中心軸54の周りで偏光フィルタを回転させる駆動部（例えば、モータ）126に接続すると共に、この駆動部126を制御部128に接続してもよい。この場合、制御部128からの制御によって駆動部126を駆動し、これにより偏光フィルタを所望の位置に設定することができる。

実施の形態6

15 図9は、本発明の実施の形態6にかかる他の光照射式電気化学エッチング装置130を示す。このエッチング装置130において、照明ランプ56は、このランプ56に印加する電圧を制御する電圧制御部132に電気的に接続されている。また、電流検出器（電流計134）は、電源30からシリコン基板20に印加されるエッチング電流を検出するために、これら電源30とシリコン基板20の間に電気的に接続されている。そして、これら電圧制御部132と電流計134は、20 フィードバック回路136を介して電気的に接続されている。

25 このエッチング装置130によれば、フィードバック回路136が、電流計134で検出されたエッチング電流を読み取る。次に、フィードバック回路136は、電圧制御部132に指令を送り、シリコン基板20の照度を変更する。照度が変わると、エッチング電流が変化し、シリコン基板20に形成されるポアやトレンチの形が変わる。したがって、このエッチング装置130によれば、シリコン基板20の照度を制御することで、エッチング電流を一定に保ち、ポアやトレンチを正確に形成できる。

なお、フィードバック回路136は、実施の形態6で説明した偏光フィルタの

位置制御部に電気的に接続してもよい。この場合、フィードバック回路 136 からの指令により偏光フィルタを回転し、これによりシリコン基板の照度を精密に制御できる。

5 実施の形態 7

実施の形態 1 では、グリッド金属層をシリコン基板の背面に一体的に成形した。しかし、グリッド金属層は、シリコン基板から分離可能な独立した部品として形成してもよい。具体的に図 10 は、グリッド金属板 140 を示し、このグリッド金属板 140 は導電性金属で形成されている。グリッド金属板 140 におけるグリッド 142 の幅、開口部 144 の大きさは、上述したように、グリッド 142 の幅がシリコン基板の厚さよりも小さくするのが好ましい。

使用時、グリッド金属板 140 は、シリコン基板の背面に密着して配置され、適当な固定具により固定される。

なお、グリッド金属板 140 は、シリコン基板をエッチングバスに対して固定する固定リングと一体的に形成するのが好ましい。この場合、グリッド金属板 140 をシリコン基板の背面に容易に固定できる。

実施の形態 8

図 11 は、本発明の光照射式電気化学エッチング装置を用いて製作された加速度センサ 150 を示す。この加速度センサ 150 は基台 152 を有する。基台 152 は、この基台 152 から垂直に伸びる壁部 154 を有する。壁部 154 は、基台 152 と所定の間隔をあけて平行に伸びる複数の片持ち梁状の変形部 156 を有する。これら基台 152、壁部 154、および変形部 156 は、後に詳細に説明するように、本発明の光照射式電気化学エッチング法を利用し、一つのシリコン基板を加工し、一つの一体成形品 158 に形成されている。また、各変形部 156 には、この変形部 156 の変形量を測定するために、歪み測定部（例えば、ピエゾ抵抗体 160）が適宜取り付けられる。この加速度センサ 150 によれば、加速度センサ 150 に加速度が作用すると変形部 156 が加速方向と反対側に曲がる。そして、変形部 156 の変形量は、ピエゾ抵抗体 160 の抵抗値の変化と

して検出される。

次に、図12 (a) ~ (e) を参照し、シリコン基板から成形品158を得る工程を説明する。まず、所定の厚みを有するn型シリコン基板162 [図12 (a) 参照] を用意する。次に、例えばCVD法により、n型シリコン基板162の片面に、窒化シリコン膜164を堆積する。続いて、図11における変形部156の先端部および側面に隣接する空間を形成するために、これらの空間（又は変形部）の平面形状に対応する膜部分を、例えば、光リソグラフィ法により除去し、パターン溝166を形成する。その後、図12 (b) に示すように、パターン溝166に露出するシリコン基板部分には、アルカリ水溶液を用いたウェットエッチング、又は反応性イオンエッチングにより、エッチング開始点となるピット168が形成される。

次に、窒化シリコン膜164を有するシリコン基板162を、上述した光照射式電気化学エッチング装置に取り付け、シリコン基板162をエッチングする。このとき、シリコン基板162は、窒化シリコン膜164およびパターン溝166がエッチング電解液であるフッ化水素酸と接するように配置され、シリコン基板162の背面から光が照射される。対向電極には白金電極を利用できる。

エッチングは、2段階に分けて行なわれる。まず、第1のエッチング工程では、例えば、白金電極に対してシリコン基板を+2ボルトの電位に設定し、平均照射光量を70W/cm²、最大光量と最小光量の比が1.69以下の条件に設定する。これにより、図12 (c) に示すように、シリコン基板162には、パターン溝166に対応して、シリコン基板162の背面に向って垂直トレンチ170が形成される。この第1のエッチング工程は、約15分間行なわれる。

次に、第2のエッチング工程では、平均照射光量が200W/cm²まで上げる。その他の条件は、第1のエッチング工程と同一である。その結果、図12 (d) に示すように、垂直トレンチ170の底部が水平方向に拡幅され、隣接する垂直トレンチ170を相互に連結する水平トレンチ172が形成されて、個々の変形部156が形成される。

最後に、必要ならば、窒化シリコン膜164が、エッチング等により除去される。なお、図面を簡略化するために、図11と図12には一つの成形品169だ

けを示しているが、実際には一つのシリコン基板 162 に多数の成形品 168 が同時に形成され、例えば、変形部にピエゾ抵抗体を形成した後、ダイシング等により個々の加速度センサに分離される。

なお、加速度センサの場合、変形部の厚さは約 $20 \mu m$ となるが、この厚さを変えることにより、異なる感度の加速度センサを得ることができる。なお、変形部の厚さを変えるには、単に第 1 及び／又は第 2 のエッティング時間を調整すればよい。

10 このように、上述のように、光照射式電気化学エッティング法を用いると、一つのウェハ内に上述した形式のセンサを多数形成できる。また、複雑な構造の成形品を一回のエッティング処理（第 1 のエッティング工程と第 2 のエッティング工程からなる。）で形成できるので、成形品の成形時間およびコストが大幅に減少する。

なお、当然のことであるが、上述したエッティング処理は、加速度センサの製造にのみ利用されるものでなく、複雑な形の成形品を含む各種の装置の製造に利用できるものである。

15

実施の形態 9

図 13 は、本発明の光照射式電気化学エッティング装置を用いて製作された光導波体 180 を示す。光導波体 180 は、一つの n 型シリコン基板からなる成形品 182 を有する。本実施の形態において、成形品 182 は略四角形の板の形をしており、そこには微小なポア（孔）が一定の間隔（密度）で規則的（例えば、マトリックス状）に形成されている第 1 の領域である格子構造 184 と、格子構造部分 184 を分断する導光路 186 を有する。なお、本実施形態では、導光路 186 は成形品 182 の一つの側壁 188 から別の側壁 190 に伸びる L 形をしているが、そのような形に限るものでない。

25 この光導波体 180 は、格子構造 188 が格子の寸法（ポアピッチ）に対応した特定の波長の光だけを選択的に遮断する性質を利用したものである。その性質については、例えば、ジャーナル・オブ・アプライド・フィジックス（J. Appl. Phys. Vol. 66 25, pp 3254-3256）に紹介されている。そのため、この光導波体 180 によれば、側壁 188 側の導光路 18

6に光192が入射されると、格子寸法に対応した特定波長の光以外の光194は導光路186を出て格子構造184を透過していく。一方、格子寸法に対応した特定波長の光196は、格子構造184を透過できず、そのために導光路186に案内され、側壁190側から出射される。これにより、特定の波長の光だけを選択的に抽出できる。

次に、図14(a)～(e)を参照し、シリコン基板から成形品182を得る工程を説明する。まず、所定の厚みを有するn型シリコン基板200[図14(a)参照]を用意する。次に、例えばCVD法により、n型シリコン基板200の片面に、窒化シリコン膜202を堆積する。続いて、格子構造184のポアに対応した位置の膜部分を、例えば、光リソグラフィ法により除去し、ポアパターンを形成する(除去後に形成された窪みを符号204で示す)。このときの窪み204の間隔は、分離する波長に応じて異なるが、例えば約700μmである。その後、図14(b)に示すように、窪み204に露出するシリコン基板部分には、アルカリ水溶液を用いたウェットエッチング、又は反応性イオンエッチングにより、エッチング開始点となるピット206が形成される。

次に、窒化シリコン膜202を有するシリコン基板200を、上述した光照射式電気化学エッチング装置に取り付け、シリコン基板200をエッチングする。このとき、シリコン基板200は、窒化シリコン膜202および窪み204がエッチング電解液であるフッ化水素酸と接するように配置され、シリコン基板200の背面から光が照射される。対向電極には白金電極を利用できる。

エッチングは、2段階に分けて行なわれる。まず、第1のエッチング工程では、例えば、白金電極に対してシリコン基板を+2ボルトの電位設定し、平均照射光量を40W/cm²、最大光量と最小光量の比が1.69以下の条件に設定する。これにより、図14(c)に示すように、ポアパターンに対応して、シリコン基板200の背面に向って、深さ約100μmの垂直ポア208が形成される。

次に、第2のエッチング工程に移る前に、シリコン基板200は光照射式電気化学エッチング装置から外され、図14(d)に示すように、窒化シリコン膜が除去され、これに代えて、金属膜、例えばアルミニウム膜210が、物理的又は化学的気相成長法(例えば、スパッタリング)により堆積される。また、導光路

186に対応するアルミニウム膜部分が除去される。

続いて、第2のエッチング工程において、反応性イオンエッチングにより、アルミニウム膜210に覆われていない部分のシリコン基板200がエッチングされる。その結果、図14(e)に示すように、ポア208を含む格子構造184と、格子構造184を分断する導光路186が形成される。

このようにしてポア208を格子状に配列した光導波体180によれば、1.5 μ mの波長の光が選択的に取り出される。ただし、ポアの間隔、ポアの大きさを変えることにより、異なる波長の光を選択的に取り出す光導波体が得られる。また、上述した光照射式電気化学エッチング方法を利用することにより、大きな面積の光導波体を得ることが可能となる。

以上、本発明の複数の実施の形態を説明したが、本発明はそれらの実施の形態に限定されるものでない。すなわち、以上の記述をもとに当業者であれば考えつくような改良・変形は、以下に記載する請求の範囲に記載する本発明の範囲に含まれる。

請 求 の 範 囲

1. n型シリコン基板の一方の面をフッ化水素酸溶液に接触させた状態で保持するエッチングバスと、

5 上記フッ化水素酸溶液の中に配置された電極と、

陽極と陰極とを有し、上記シリコン基板に陽極が接続されると共に上記電極に陰極が接続される電源と、

上記シリコン基板の他方の面を照明するための光源を有する照明部とを備え、

上記照明部は、上記シリコン基板の他方の面を $10 \text{ mW} / \text{cm}^2$ 以上の照度で

10 照明することを特徴とする光照射式電気化学エッチング装置。

2. 上記シリコン基板の他方の面における最大照度と最小照度との比が 1.6

9 以下であることを特徴とする請求項 1 に記載の光照射式電気化学エッチング装置。

15

3. 上記フッ化水素酸溶液の中に設けた参照電極と、上記参照電極とシリコン基板との間に電気的に接続された高インピーダンスの電圧検出器とを有することを特徴とする請求項 1 又は 2 のいずれか一に記載の光照射式電気化学エッチング装置。

20

4. 上記照明部は、上記シリコン基板の他方の面における照度を調整する照度調整部を有することを特徴とする請求項 1 から 3 のいずれか一に記載の光照射式電気化学エッチング装置。

25

5. 上記照度調整部は上記光源の発光量を調整することを特徴とする請求項 4 に記載の光照射式電気化学エッチング装置。

6. 上記照度調整部は、上記光源とシリコン基板との間に配置され、上記光源で発光された光を変調する変調器を有することを特徴とする請求項 4 に記載の光

照射式電気化学エッチング装置。

7. 上記電源からシリコン基板に印加される電流を検出する電流検出器と、

上記電流検出器で検出された電流をもとに上記光源の発光量を調整する回路を

5 有することを特徴とする請求項 4 から 6 のいずれか一に記載の光照射式電気化学エッチング装置。

8. 上記フッ化水素酸の状態を一定に保つ装置を有することを特徴とする請求項 1 から 7 のいずれか一に記載の光照射式電気化学エッチング装置。

10

9. 上記シリコン基板の他方の面上に配置され、上記照明部から上記シリコン基板の他方の面に向けて進む光を透過する複数の開口部を規則的に配列した金属板を有することを特徴とする請求項 1 から 8 のいずれかに一に記載の光照射式電気化学エッチング装置。

15

10. 上記金属板は、導電性金属で形成されており、上記シリコン基板の他方の面に接して配置されていることを特徴とする請求項 9 に記載の光照射式電気化学エッチング装置。

20

11. 上記金属板は、上記シリコン基板の他方の面に一体的に形成されていることを特徴とする請求項 10 に記載の光照射式電気化学エッチング装置。

12. 上記金属板は、上記シリコン基板とは独立して形成されていることを特徴とする請求項 10 に記載の光照射式電気化学エッチング装置。

25

13. 上記金属板において、隣接する開口部の間に残る金属板部分の幅は、上記シリコン基板の厚さ以下であることを特徴とする請求項 9 から 12 のいずれか一に記載の光照射式電気化学エッチング装置。

14. n 型シリコン基板の一方の面を電解液に接触させると共に反対面に光を照射し、この光照射によってエッティング電流を制御しながら、上記シリコン基板の一方の面に孔又はトレンチを形成する光照射式電気化学エッティング方法において、上記シリコン基板の他方の面を 10 mW/cm^2 以上の照度で照明することを特徴とする光照射式電気化学エッティング方法。

5

15. 複数の開口部を規則的に配列した金属板を上記 n 型シリコン基板の他方の面上に配置し、上記複数の開口部を介して上記 n 型シリコン基板の他方の面に光を照射することを特徴とする請求項 14 に記載の光照射式電気化学エッティング方法。

10

16. 上記シリコン基板の他方の面における最大照度と最小照度との比を 1.69 以下とすることを特徴とする請求項 14 に記載の光照射式電気化学エッティング方法。

15

17. n 型シリコン基板の一方の面を電解液に接触させると共に反対面に光を照射し、この光照射によってエッティング電流を制御しながら、上記シリコン基板の一方の面に孔又はトレンチを形成する光照射式電気化学エッティング方法において、

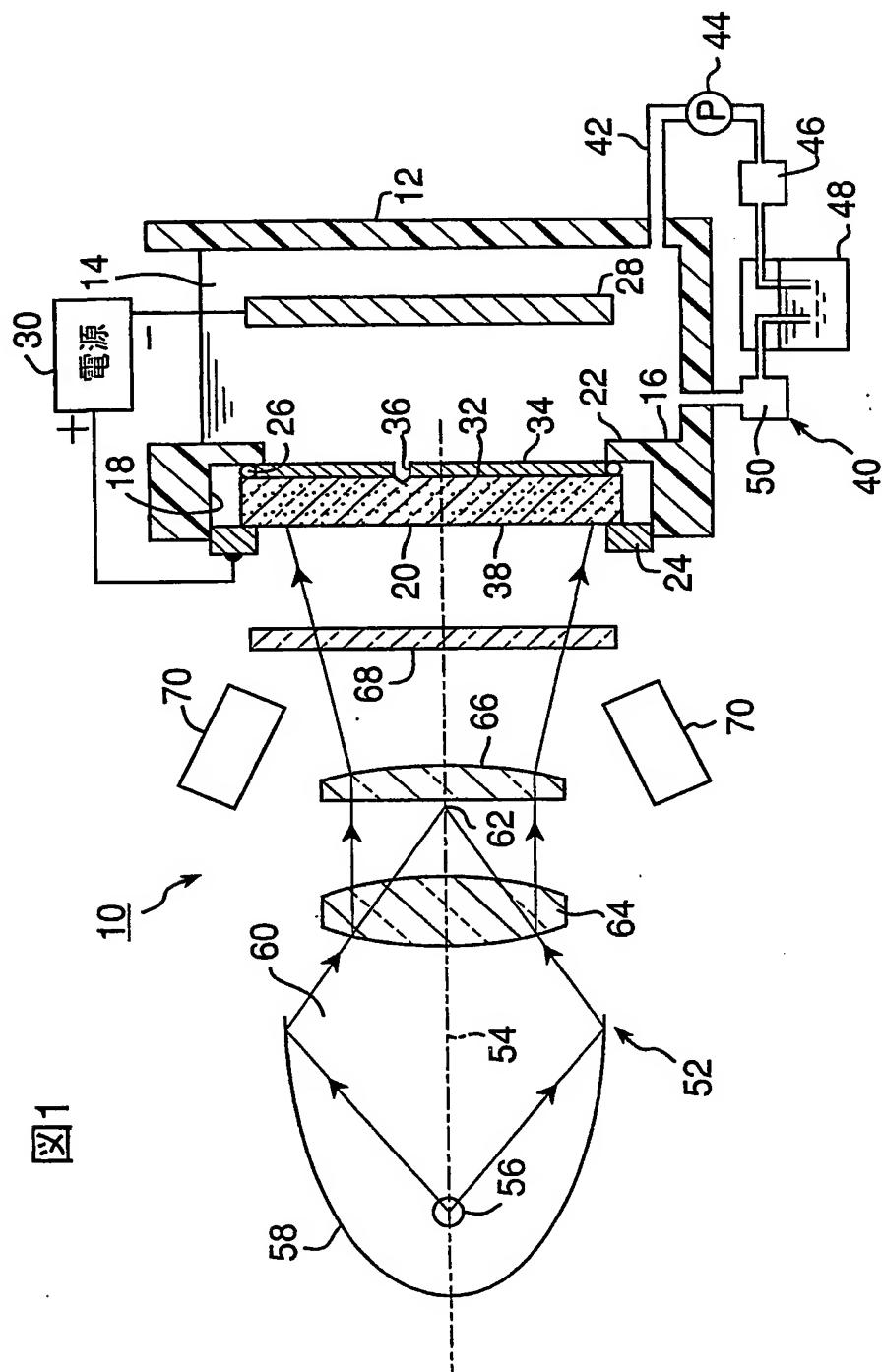
20

上記シリコン基板の他方の面を 10 mW/cm^2 以上の第 1 の照度で照明しながら、上記一方の面から他方の面に向けて、複数の孔又はトレンチを形成する第 1 の工程と、

25

第 1 の工程の後、上記シリコン基板の他方の面を上記第 1 の照度よりも高い照度で照明しながら、第 1 の工程で形成された複数の孔又はトレンチを横方向に拡幅して上記複数の孔又はトレンチを相互に連結する第 2 の工程とを有することを特徴とする光照射式電気化学エッティング方法。

18. 請求項 14 から 16 のいずれか一に記載の光照射式電気化学エッティング方法で製造された装置。



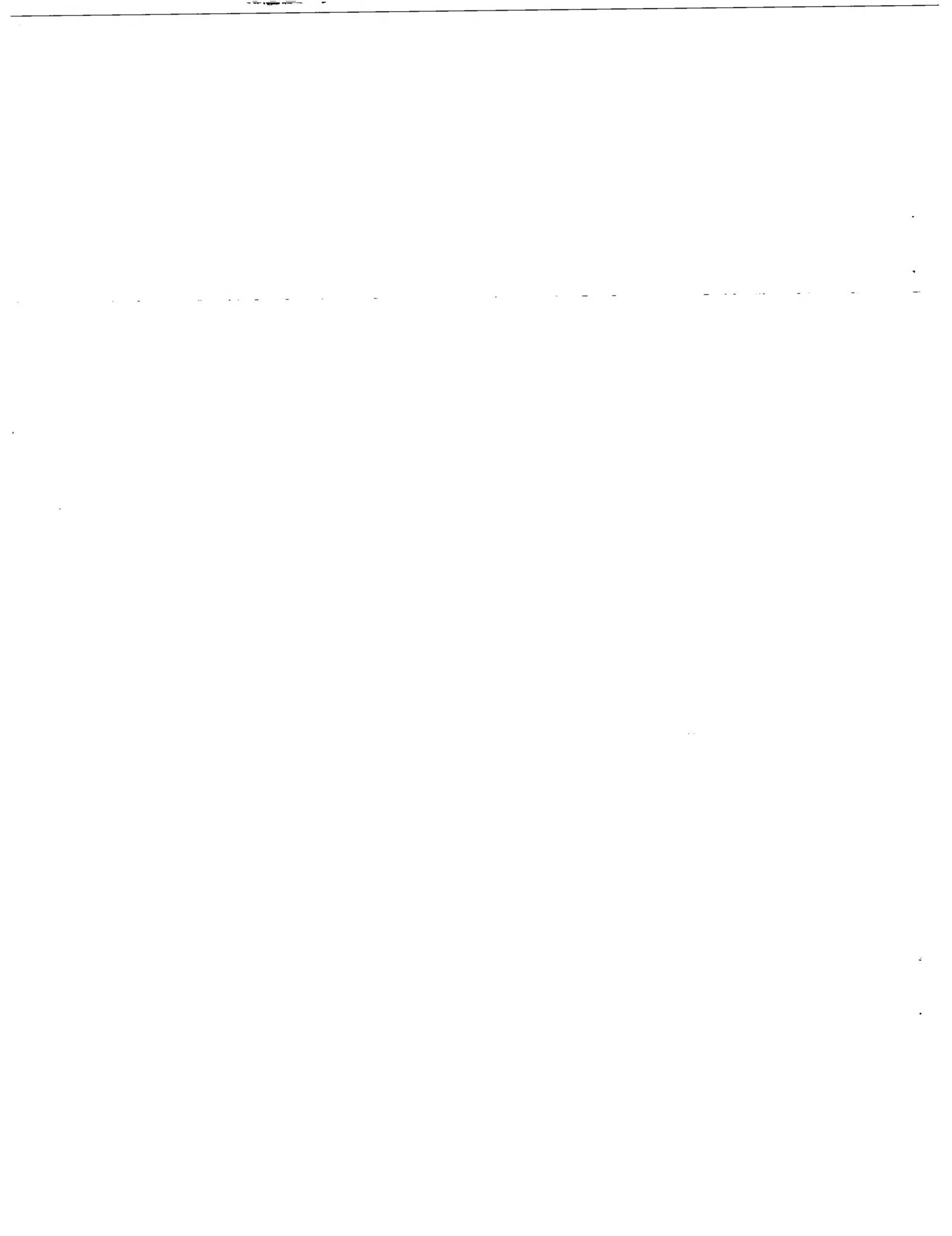
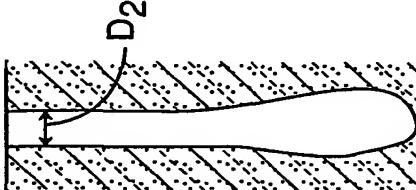
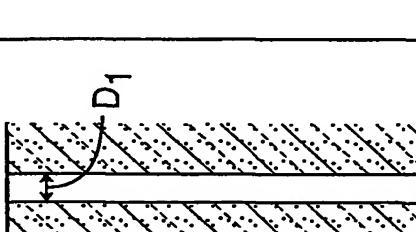
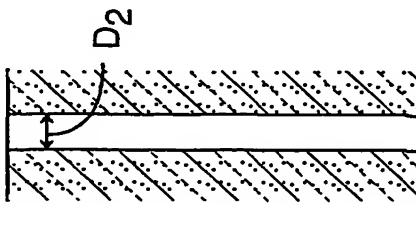
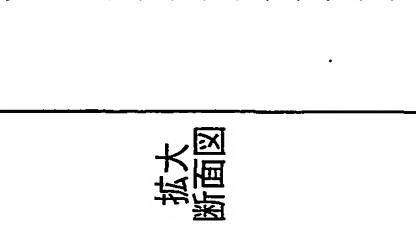
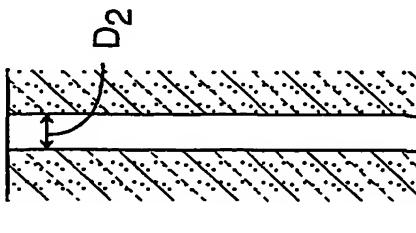
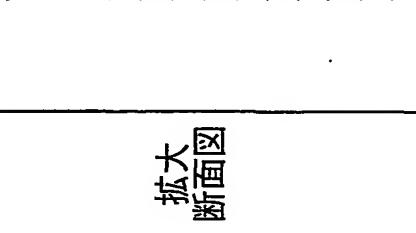


図2A
図2B

最小照度部	最大照度部	(径比)	(照度比)
		$D_1 = 3.0 \mu\text{m}$ $D_2 = 4.2 \mu\text{m}$ ($1.4D_1$)	$I_{\text{MIN}} = 65\text{mW/cm}^2$ $I_{\text{MAX}} = 128\text{mW/cm}^2$ ($I_{\text{MAX}}/I_{\text{MIN}} = 1.96$)
		$D_1 = 3.0 \mu\text{m}$ $D_2 = 3.9 \mu\text{m}$ ($1.3D_1$)	$I_{\text{MAX}} = 110\text{mW/cm}^2$ $I_{\text{MIN}} = 1.69$

最小照度部	最大照度部	(径比)	(照度比)
		$D_1 = 3.0 \mu\text{m}$ $D_2 = 3.9 \mu\text{m}$ ($1.3D_1$)	$I_{\text{MAX}} = 110\text{mW/cm}^2$ $I_{\text{MIN}} = 1.69$



3/12

図2C
図2D

径比 (径比)	最小照度部 $I_{MIN}=65mW/cm^2$	最大照度部 $I_{MAX}=146mW/cm^2$ ($I_{MAX}/I_{MIN}=2.25$)
$D_1=3.2 \mu m$	$D_2=4.8 \mu m$ ($1.5D_1$)	$I_{MIN}=60mW/cm^2$ $I_{MAX}=73mW/cm^2$ ($I_{MAX}/I_{MIN}=1.21$)

径比 (径比)	最小照度部 $I_{MIN}=60mW/cm^2$	最大照度部 $I_{MAX}=73mW/cm^2$ ($I_{MAX}/I_{MIN}=1.21$)
$D_1=3.0 \mu m$	$D_2=3.3 \mu m$ ($1.1D_1$)	$I_{MIN}=60mW/cm^2$ $I_{MAX}=73mW/cm^2$ ($I_{MAX}/I_{MIN}=1.21$)



4/12

図3

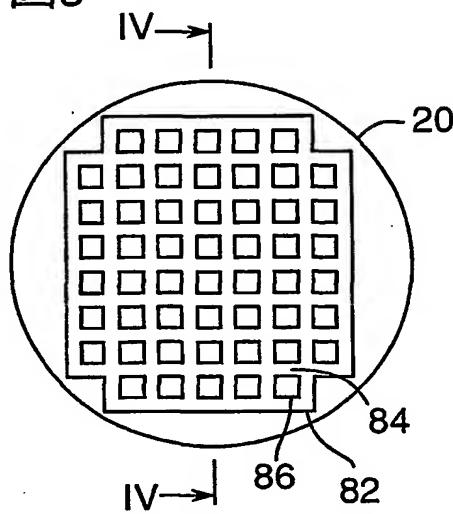
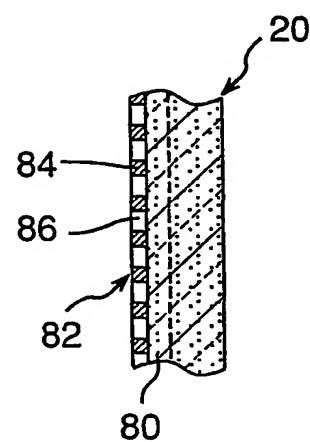


図4





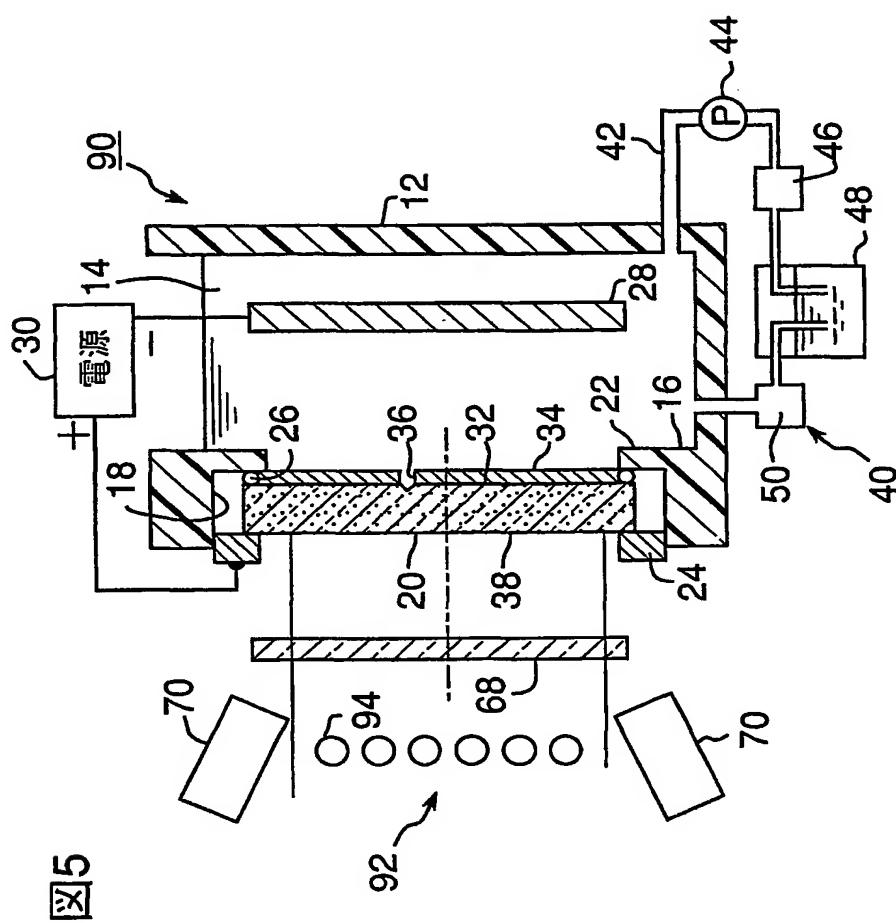
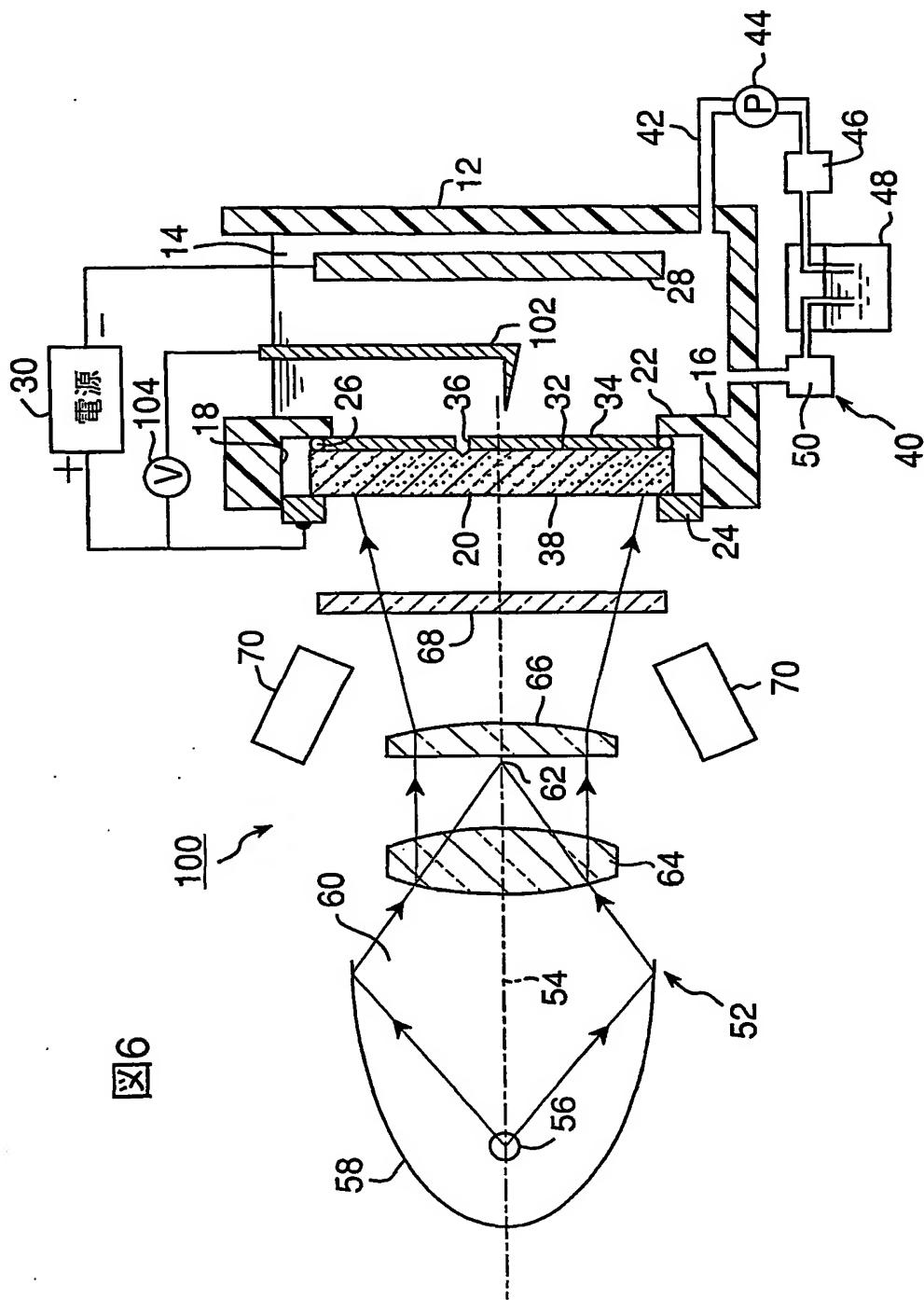
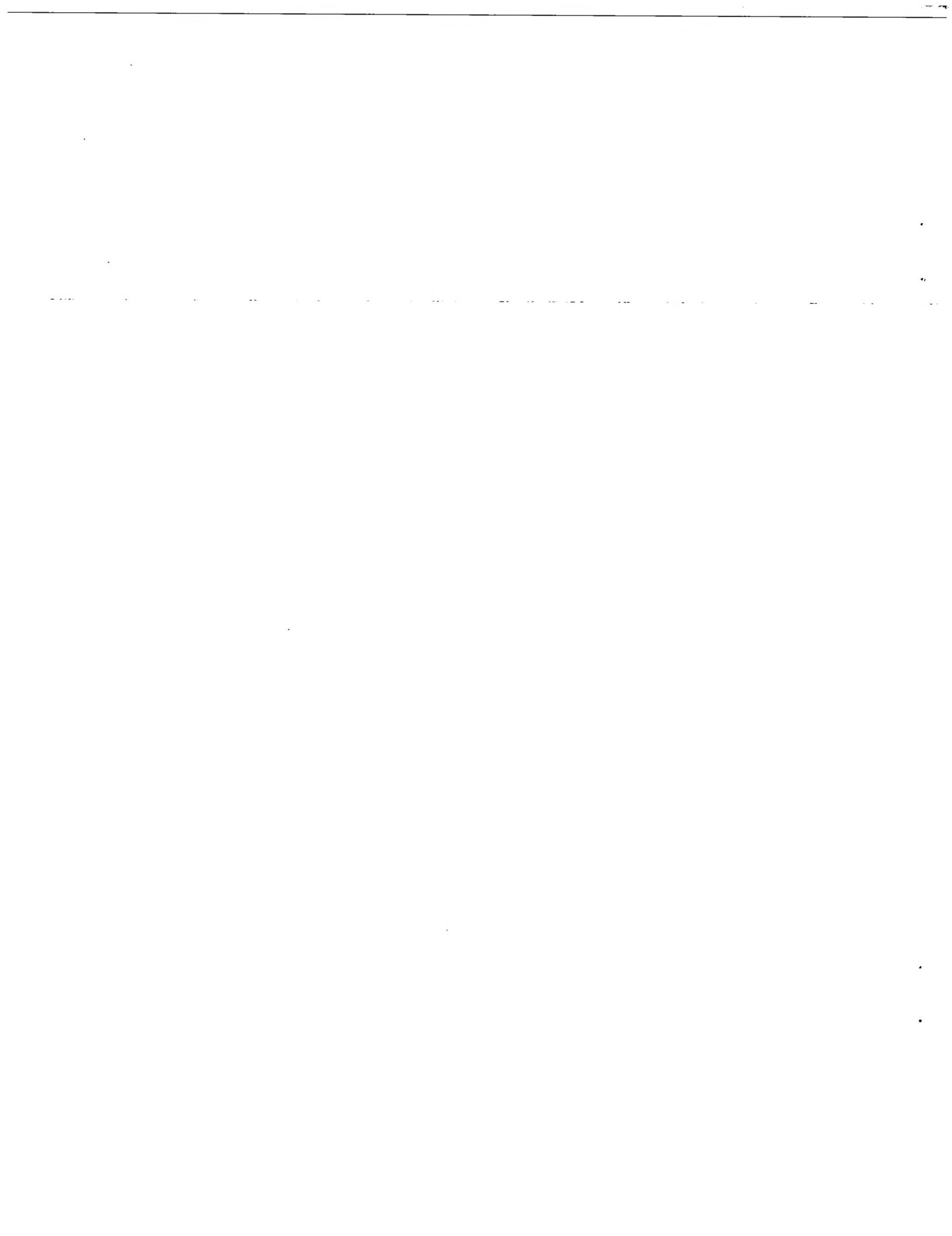


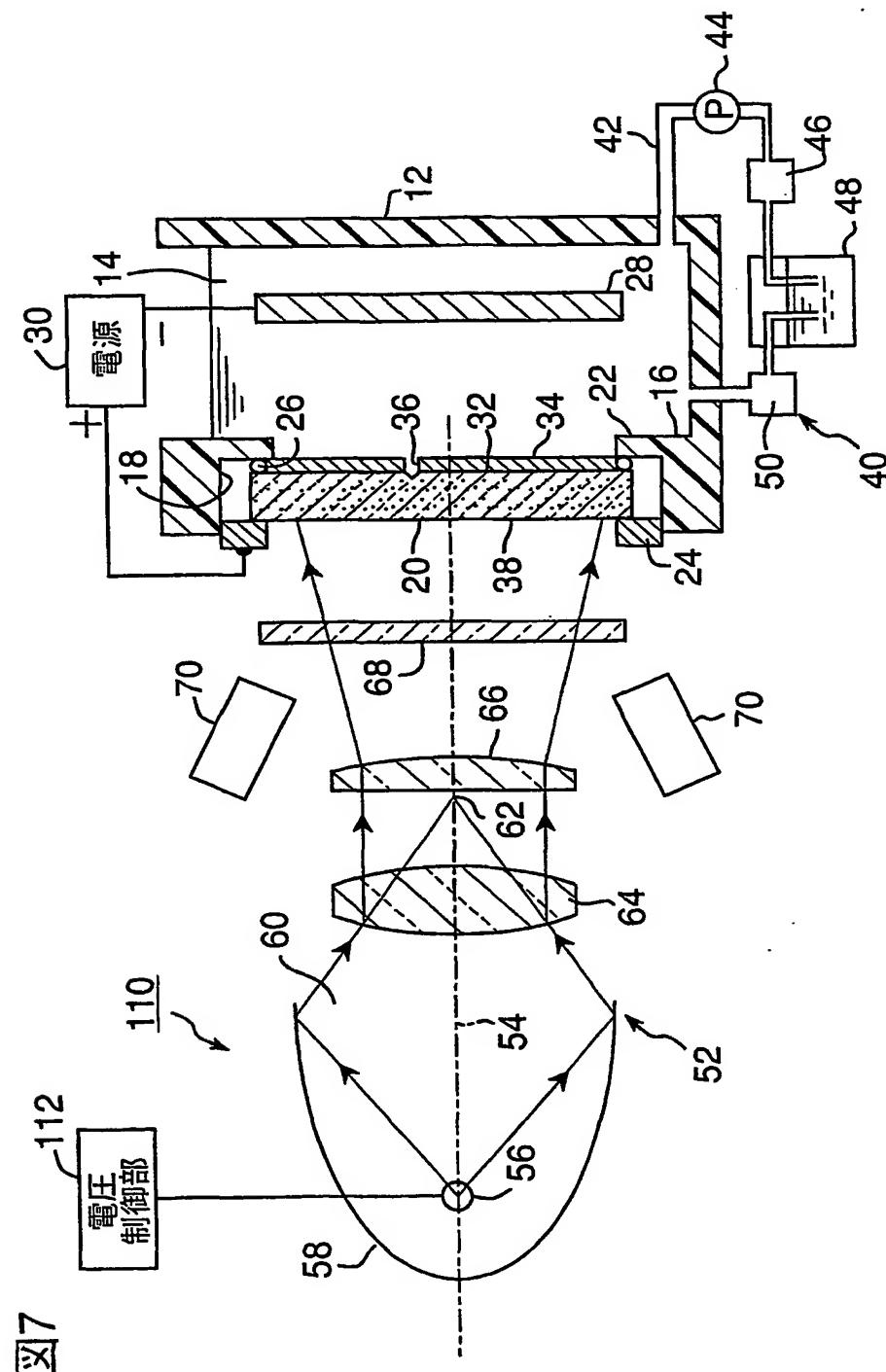
図5

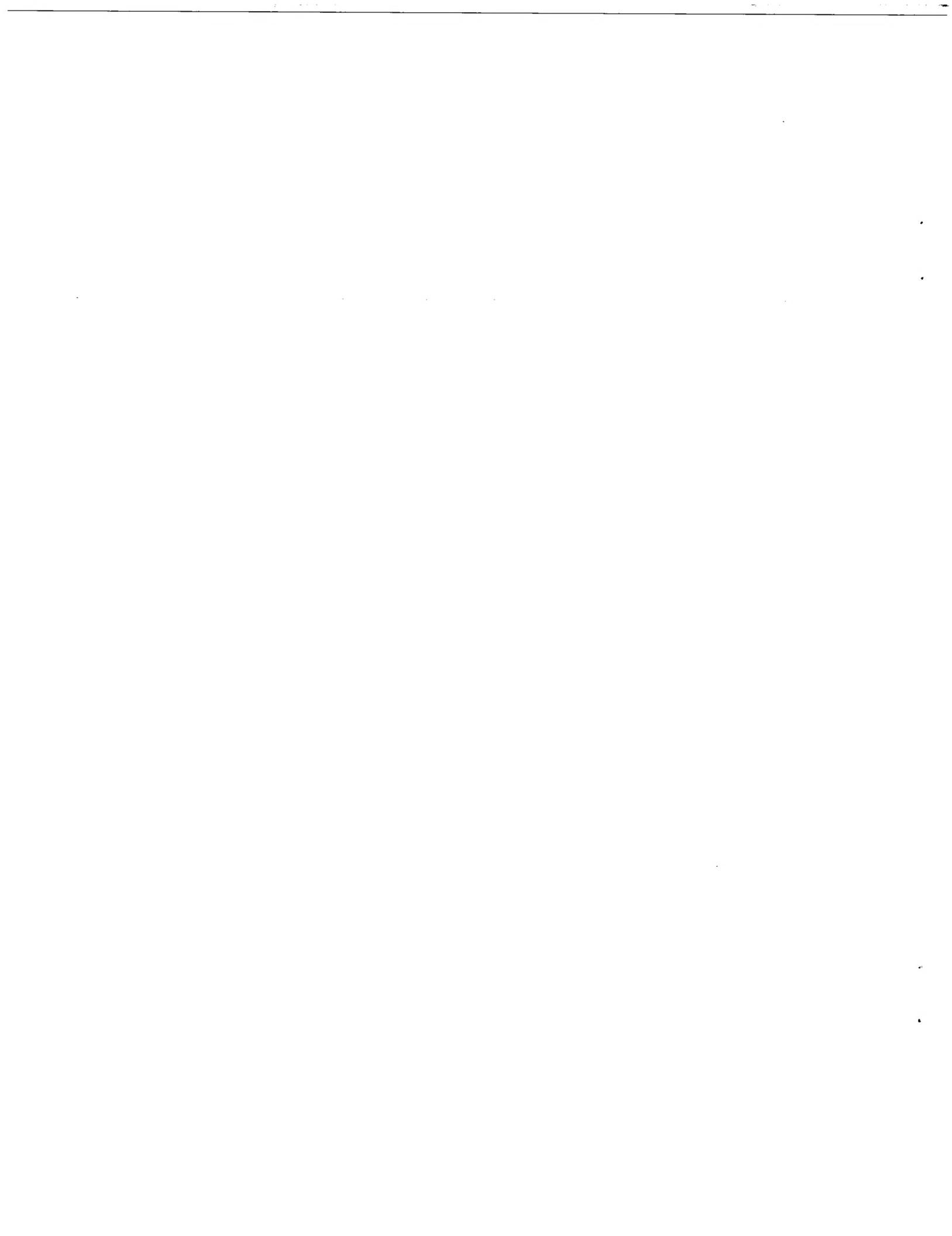


6/12

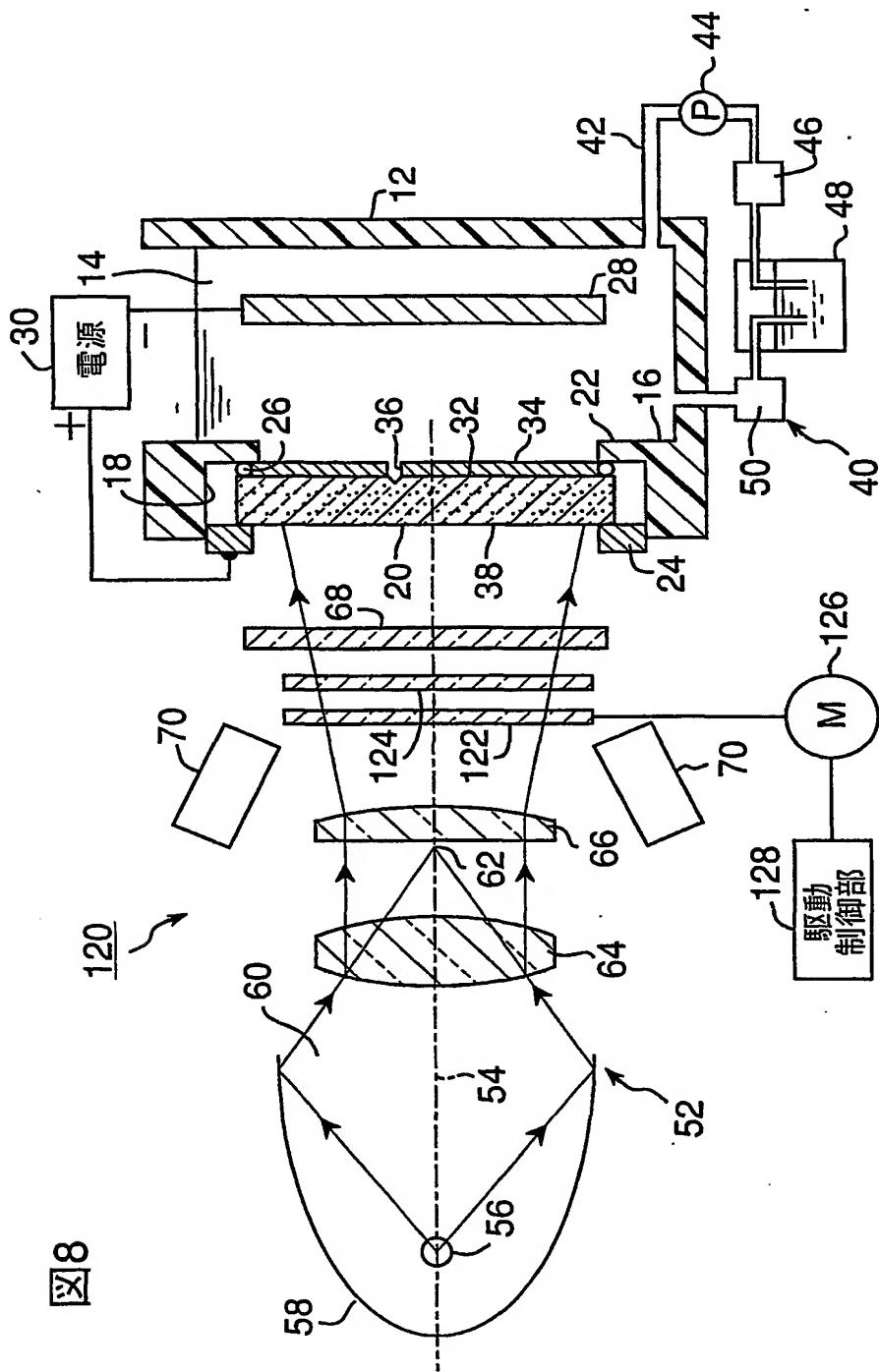






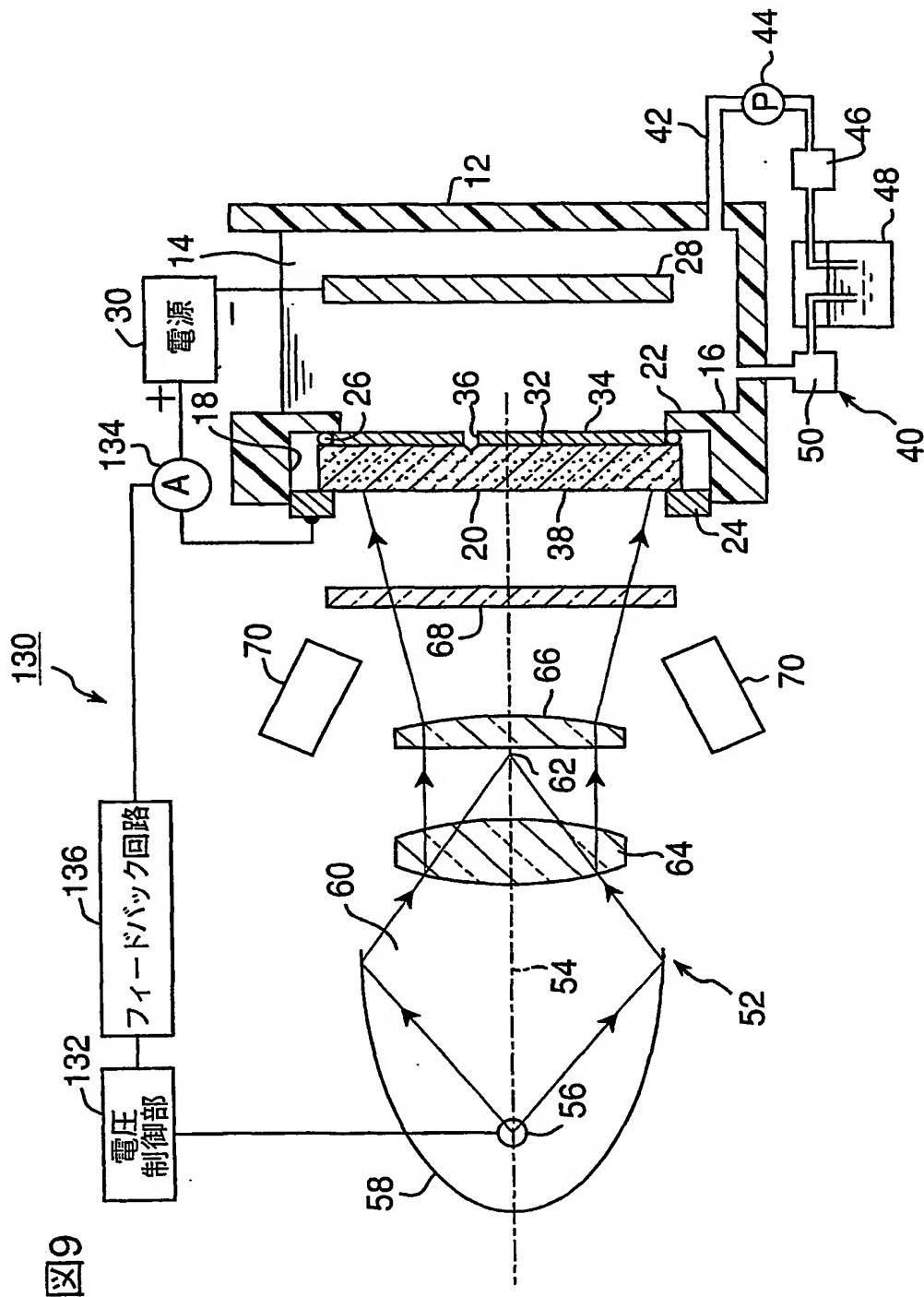


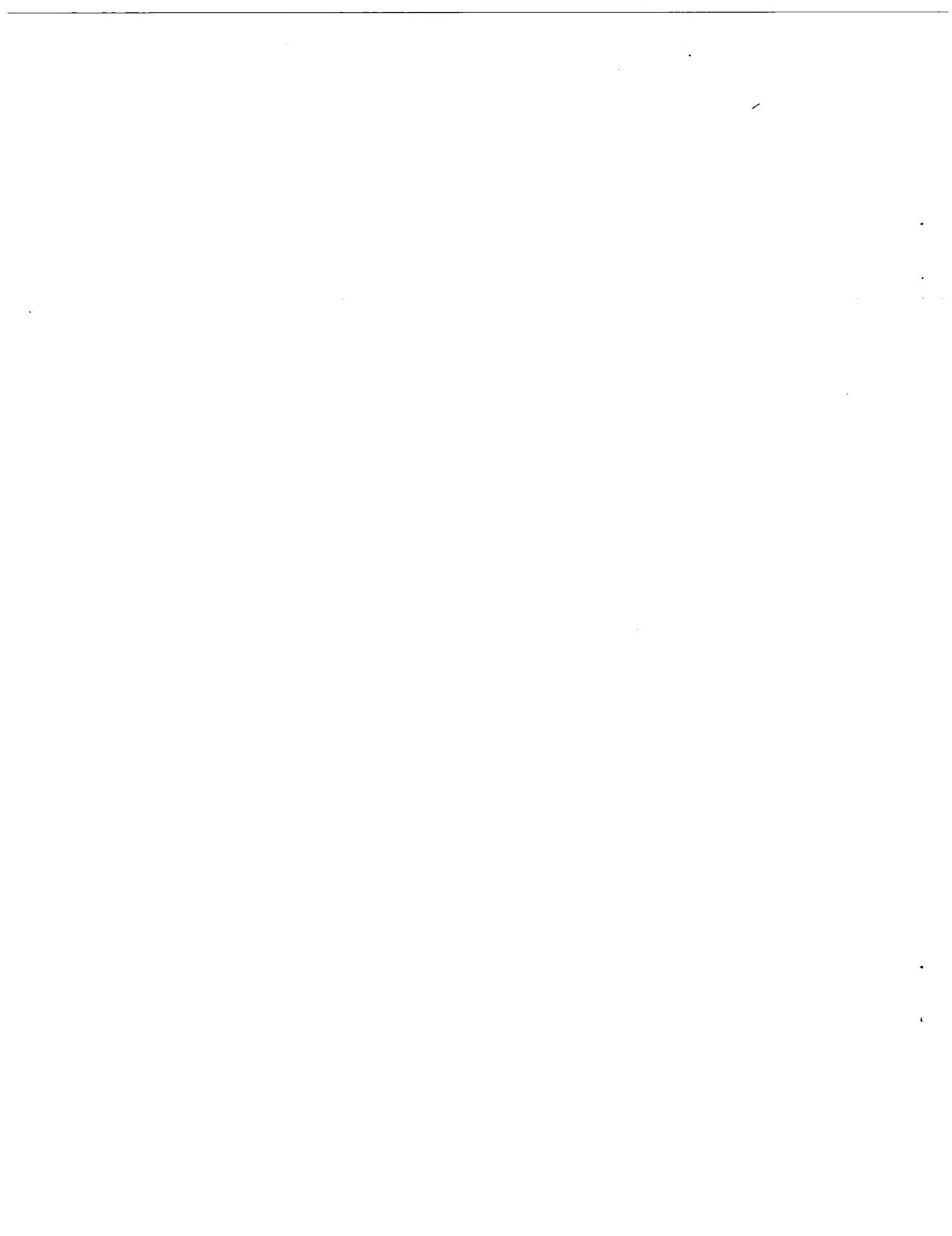
8/12





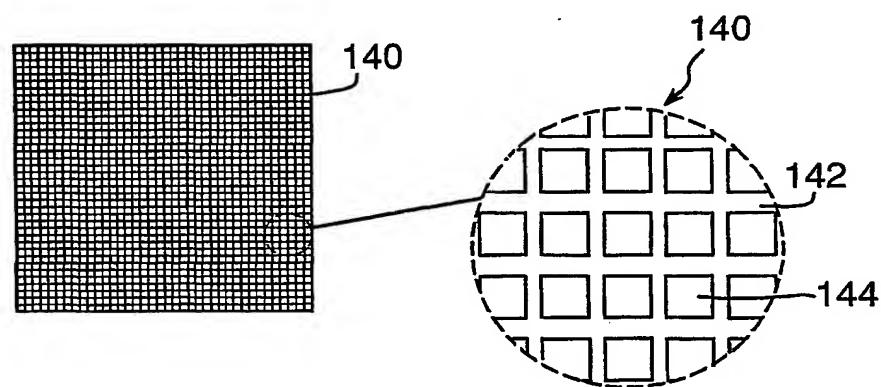
9/12



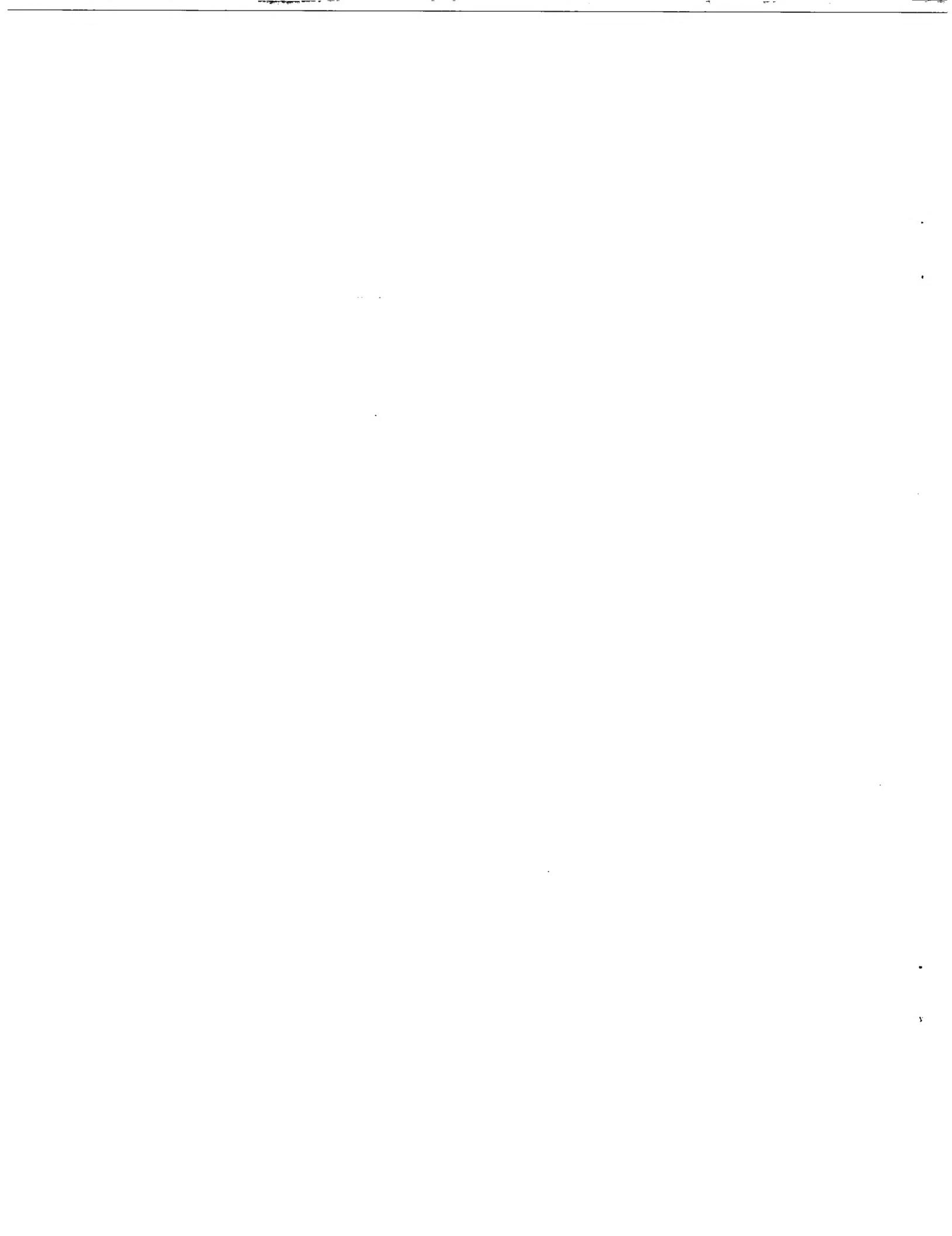


10/12

図10



差替え用紙(規則26)



11/12

図11

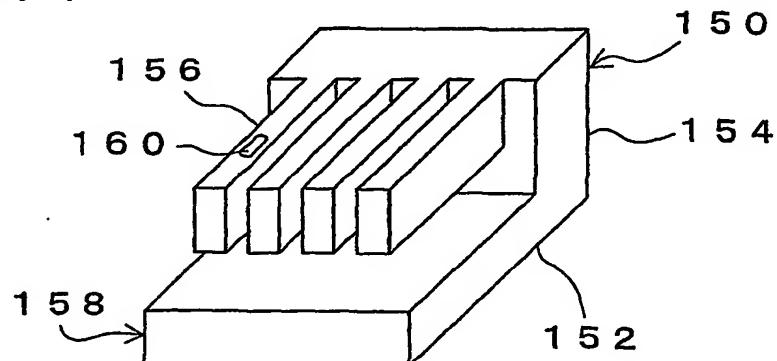
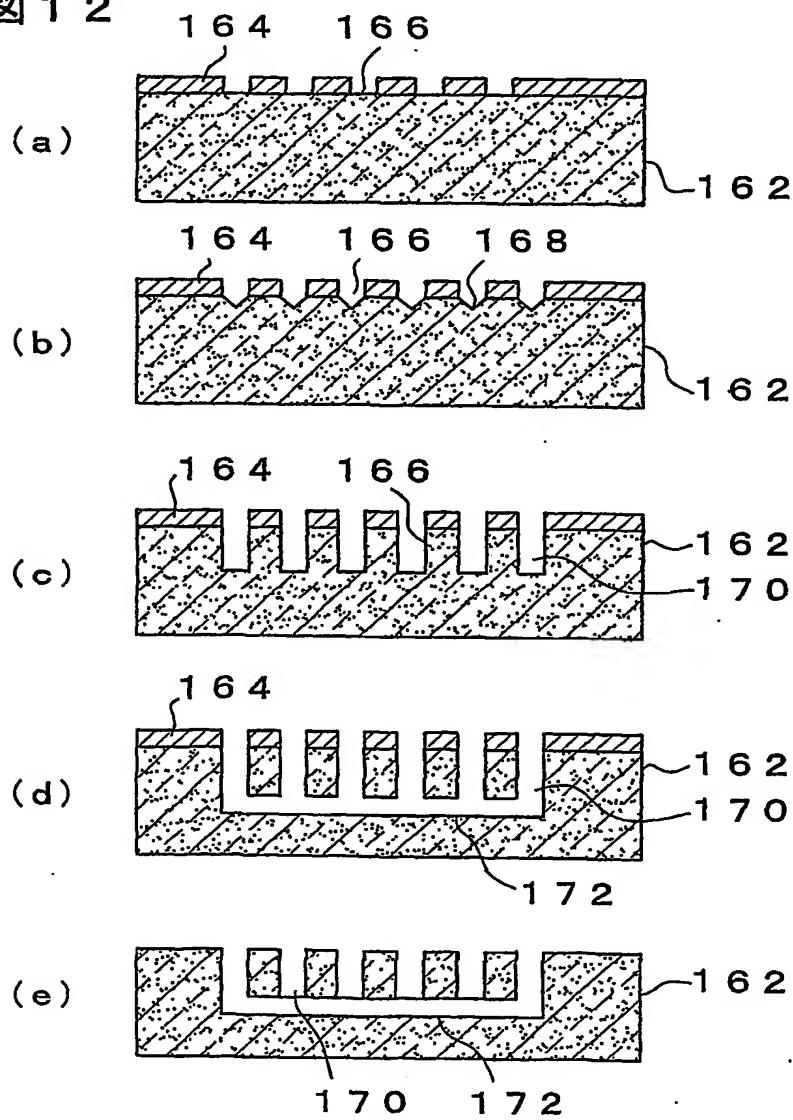
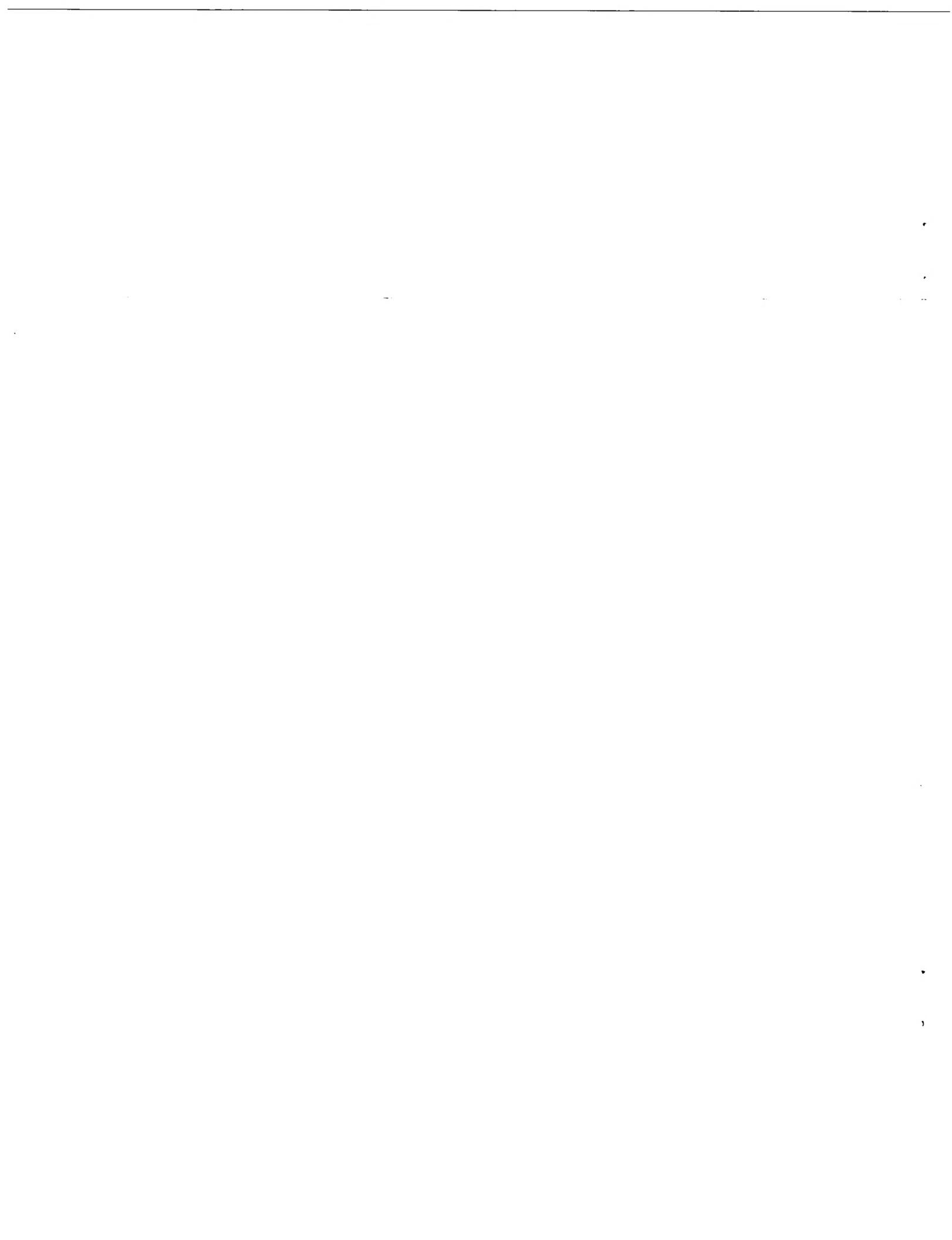


図12





12/12

図13

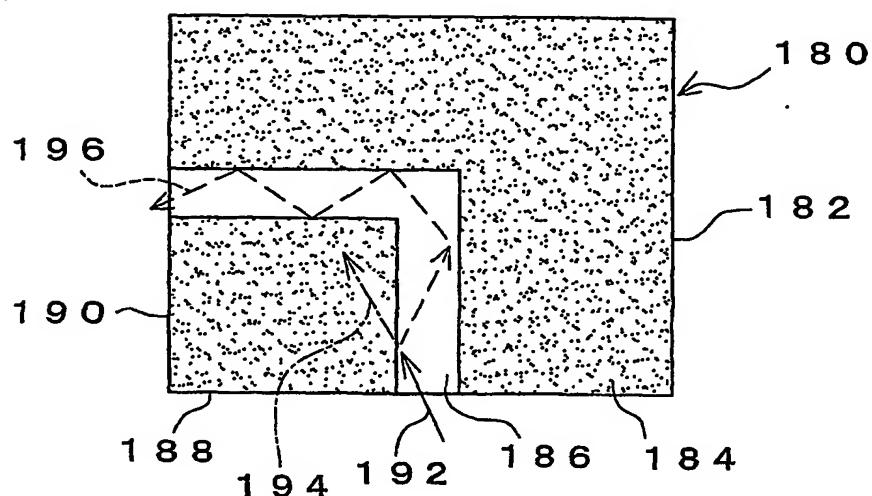
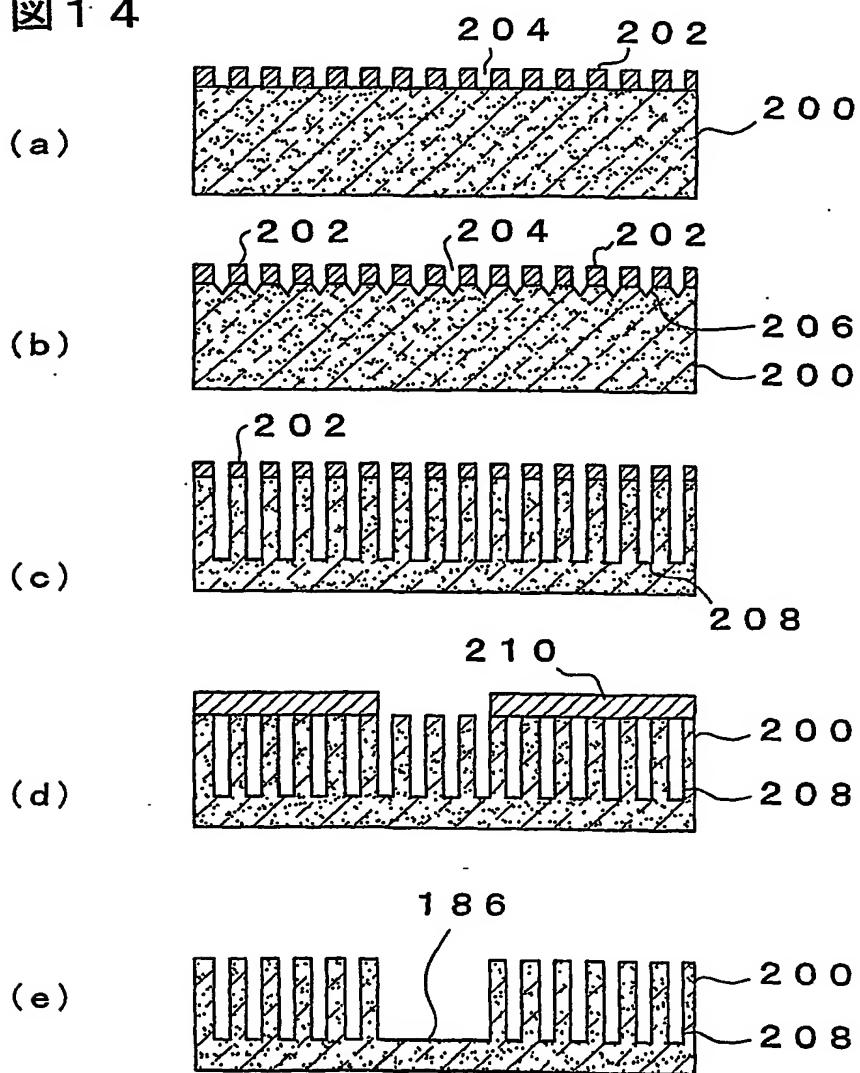
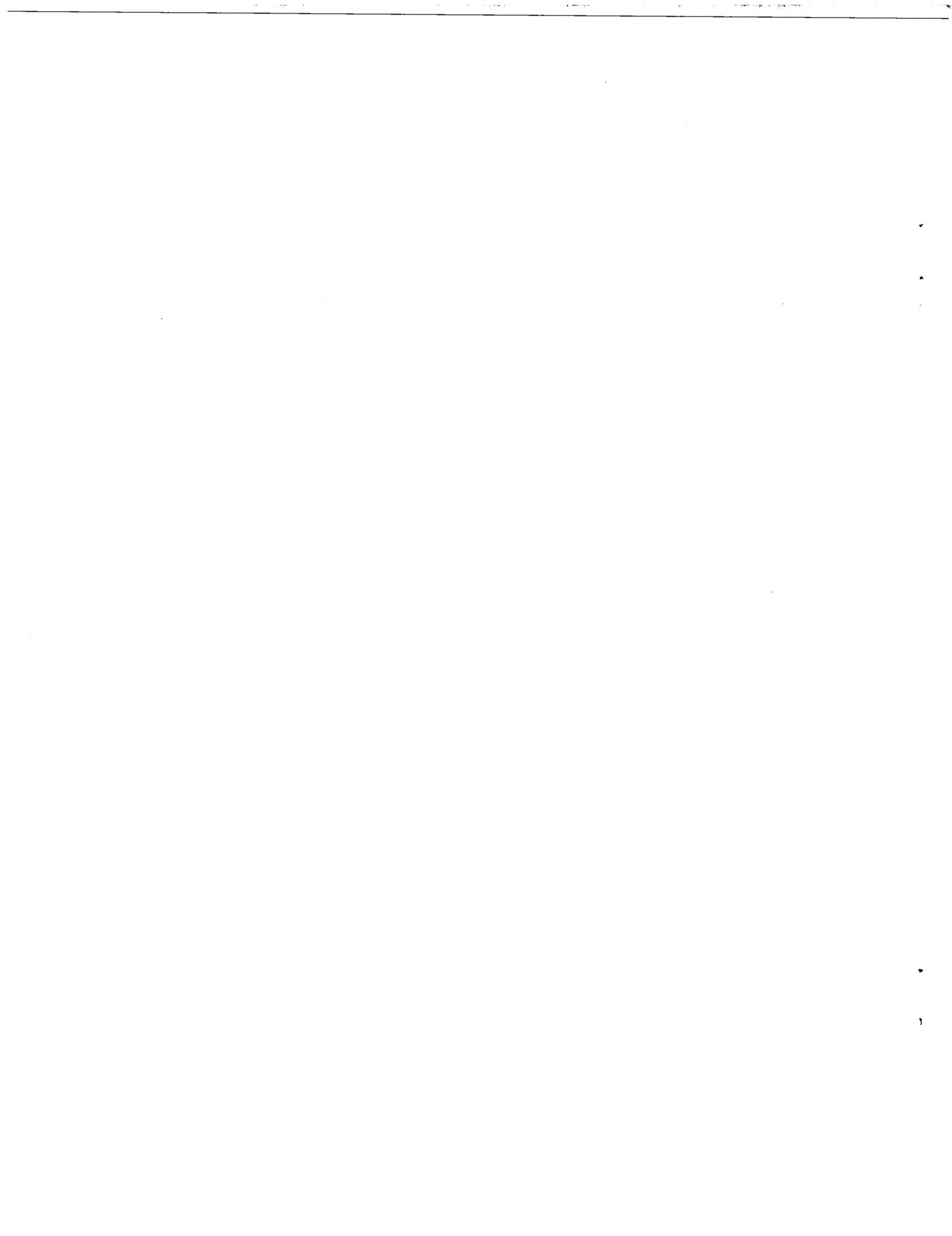


図14





INTERNATIONAL SEARCH REPORT

International Application No.

PCT/JP00/03307

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L 21/3063,
Int.Cl⁷ C25F 3/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L 21/306, 21/3063,
Int.Cl⁷ C25F 3/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Jitsuyo Shinan Toroku Koho 1996-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Toroku Jitsuyo Shinan Koho 1994-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 10-256227 A (Fujikura Ltd.), 25 September, 1998 (25.09.98) (Family: none)	1, 4, 5, 14, 18
Y	US 5360759 A (Siemens AG.), 23 March, 1994 (23.03.94) & JP, 6-216113, A & EP, 588296, A1	1, 4, 5, 14, 18
Y	JP 7-230983 A (Sony Corporation), 29 August, 1995 (29.08.95), Par. No. [0002] (Family: none)	1, 4, 5, 14, 18
A	US 4482443 A (American Telephone & Telegraph Co.), 13 November, 1984 (13.11.84) & JP, 60-160129, A	1-18
A	US 4874484 A (Siemens AG.), 17 October, 1989 (17.10.89) & JP, 63-310122, A & EP, 296348, A	1-18

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:
 "A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

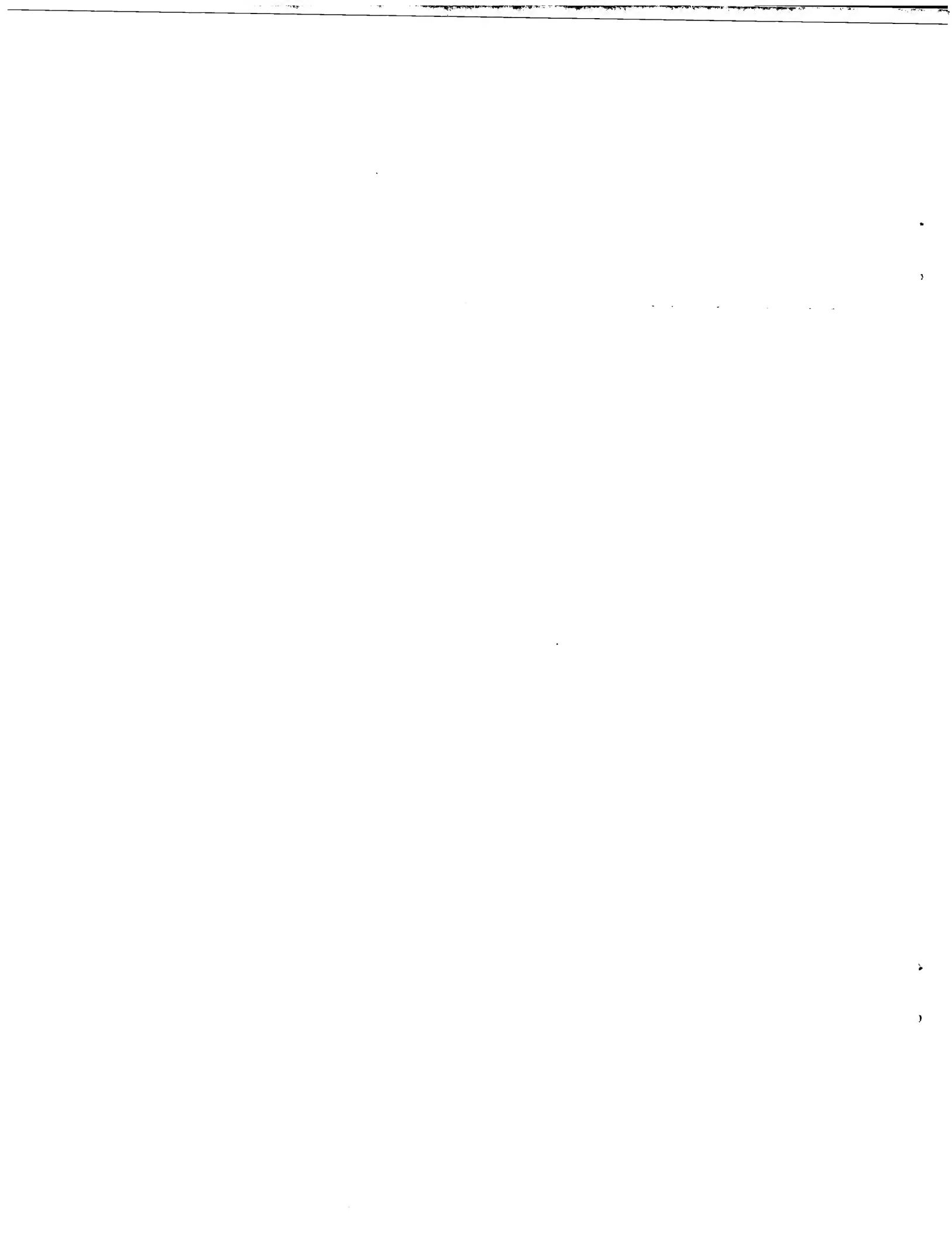
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
15 August, 2000 (15.08.00)Date of mailing of the international search report
22 August, 2000 (22.08.00)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



E P

U S

特許協力条約

P C T

国際調査報告

(法8条、法施行規則第40、41条)
〔P C T 18条、P C T規則43、44〕

出願人又は代理人 の書類記号 661755	今後の手続きについては、国際調査報告の送付通知様式(P C T / I S A / 2 2 0) 及び下記5を参照すること。	
国際出願番号 P C T / J P 0 0 / 0 3 3 0 7	国際出願日 (日.月.年) 24.05.00	優先日 (日.月.年)
出願人(氏名又は名称) 三菱電機株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(P C T 18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。
 この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、スクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。
 この国際出願に含まれる書面による配列表
 この国際出願と共に提出されたフレキシブルディスクによる配列表
 出願後に、この国際調査機関に提出された書面による配列表
 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表
 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。
 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. 請求の範囲の一部の調査ができない(第I欄参照)。

3. 発明の單一性が欠如している(第II欄参照)。

4. 発明の名称は 出願人が提出したものと承認する。

次に示すように国際調査機関が作成した。

5. 要約は 出願人が提出したものと承認する。

第III欄に示されているように、法施行規則第47条(P C T規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

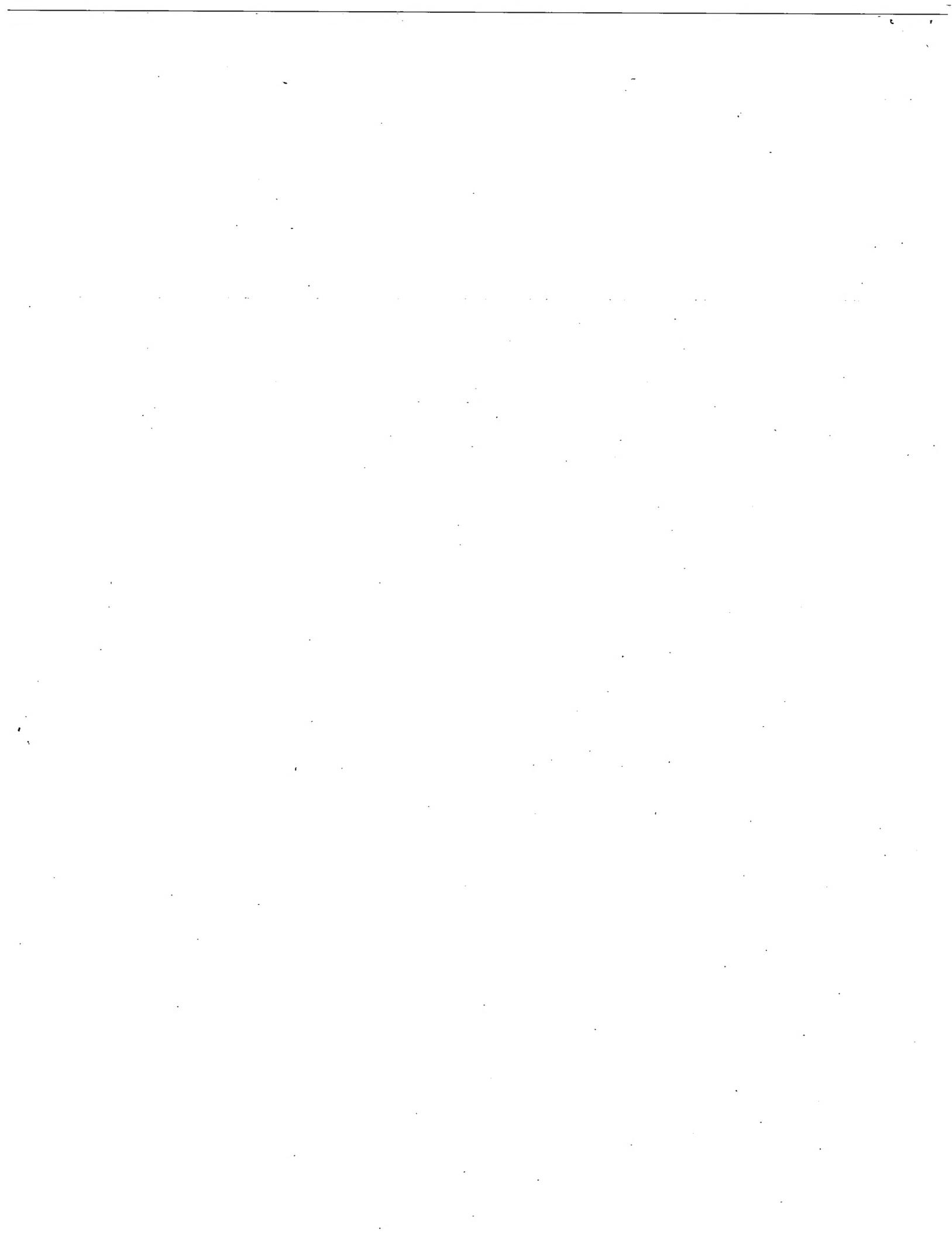
6. 要約書とともに公表される図は、

第 1 図とする。 出願人が示したとおりである。

なし

出願人は図を示さなかった。

本図は発明の特徴を一層よく表している。



A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int. C17 H01L 21/3063,
 Int. C17 C25F 3/12

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
 Int. C17 H01L 21/306, 21/3063;
 Int. C17 C25F 3/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2000年
日本国実用新案登録公報	1996-2000年
日本国登録実用新案公報	1994-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 10-256227, A (株式会社フジクラ) 25.9月.1998(25.09.98), (ファミリーなし)	1, 4, 5, 14, 18
Y	US, 5360759, A (Siemens AG.) 23.3月.1994(23.03.94) &JP, 6-216113, A &EP, 588296, A1	1, 4, 5, 14, 18
Y	JP, 7-230983, A (ソニー株式会社) 29.8月.1995(29.08.95), 【0002】,(ファミリーなし)	1, 4, 5, 14, 18

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

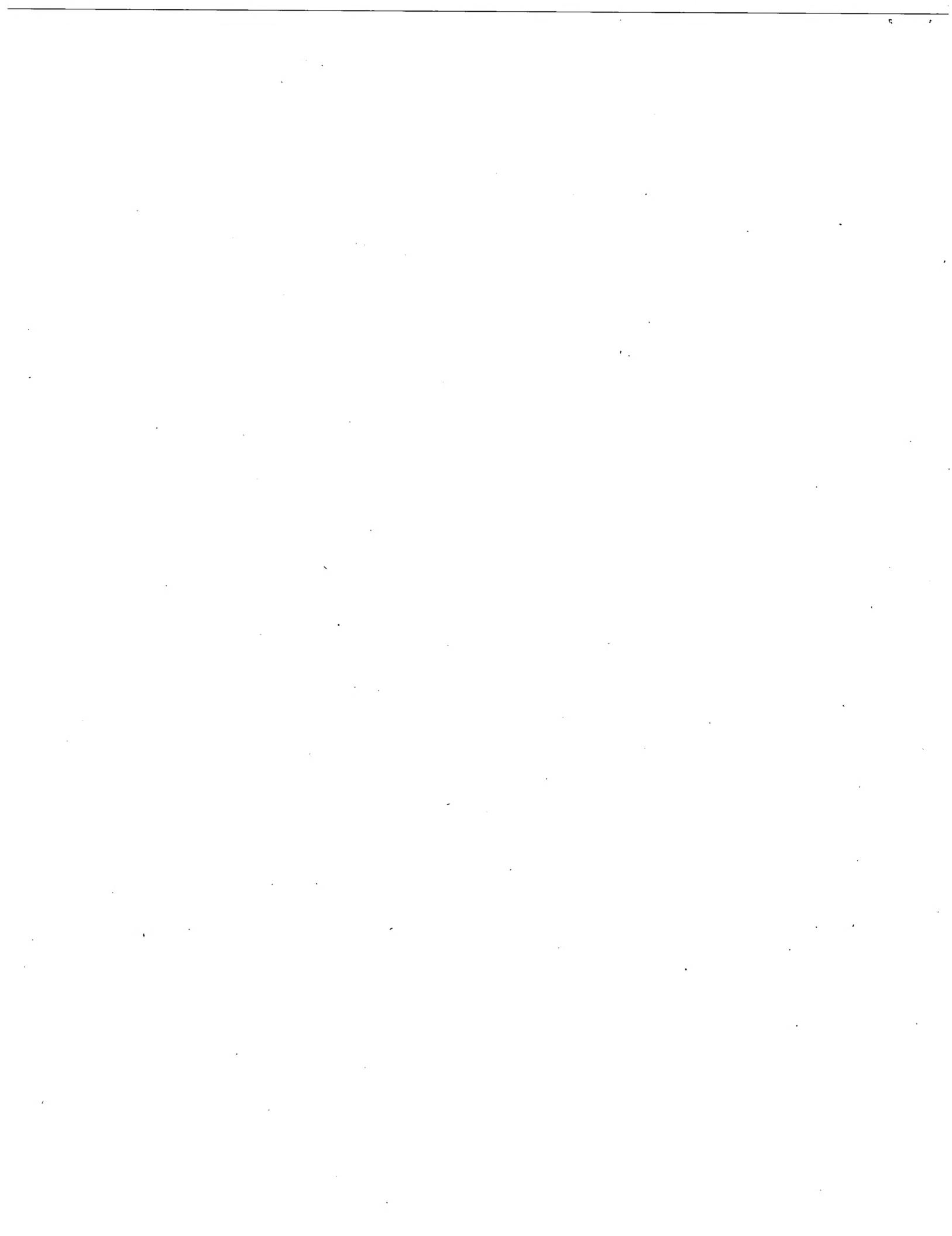
* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日 15.08.00	国際調査報告の発送日 22.08.00
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 酒井 英夫 4R 9631 電話番号 03-3581-1101 内線 3469



C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
A	US, 4482443, A (American Telephone & Telegraph Co.) 13. 11月. 1984 (13. 11. 84) & JP, 60-160129, A	1-18
A	US, 4874484, A (Siemens AG.) 17. 10月. 1989 (17. 10. 89) & JP, 63-310122, A & EP, 296348, A	1-18



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10256227 A

(43) Date of publication of application: 25 . 09 . 98

(51) Int. Cl

H01L 21/3063
C25F 3/12

(21) Application number: 09056361

(71) Applicant: FUJIKURA LTD

(22) Date of filing: 11 . 03 . 97

(72) Inventor: INABA MASATOSHI
SATOU AKINOBU

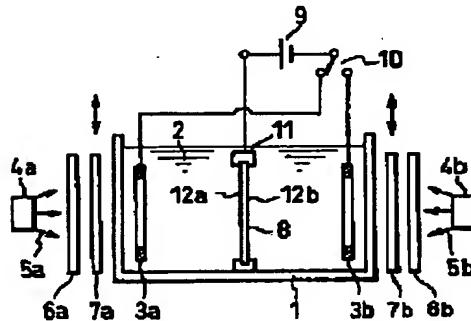
**(54) FORMATION OF THROUGH-HOLE SILICON
SUBSTRATE**

COPYRIGHT: (C)1998,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for forming a through-hole, capable of forming a through-hole having a large aspect ratio by utilizing photo excited electrolytic polishing process to suppress the effects of useless etching.

SOLUTION: Cathode electrodes 3a, 3b are disposed in the right and left parts of an electrolyzer 1 containing HF solution 2, and a silicon substrate 8 to be processed is disposed at the center thereof. The silicon substrate 8 has V-shaped cross-section grooves, formed beforehand at the opposite positions of two main surfaces 12a, 12b thereof. Two light sources 4a, 4b are disposed outside the electrolyzer 1. The process wherein the groove in the second main surface 12b is etched vertically, while irradiating with exciting light 5a from the first main surface 12a side of the silicon substrate 8, and the groove in the first main surface 12a is etched vertically, while irradiating with exciting light 5b from the second main surface 12b side of the silicon substrate 8, is repeated to form a through-hole for communicating the first and the second main surfaces.





(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07230983 A

(43) Date of publication of application: 29 . 08 . 95

(51) Int. Cl

H01L 21/3063
H01L 31/04
H01L 33/00

(21) Application number: 06041957

(71) Applicant: SONY CORP

(22) Date of filing: 15 . 02 . 94

(72) Inventor: NARUI HIRONOBU

(54) METHOD OF FORMING POROUS SILICON AND
OPTICAL SEMICONDUCTOR DEVICE USING THE
SAME

(57) Abstract:

PURPOSE: To improve an optical semiconductor device in light emission performance and photoelectric conversion properties by a method wherein porous silicon enhanced in photoluminescent intensity and lessened in deterioration of photoluminescent intensity with time is used for manufacturing the optical semiconductor device.

CONSTITUTION: A silicon substrate 21 and an electrode 31 are disposed in an electrolytic solution 21 confronting each other, currents different in polarity are alternately applied to the silicon substrate 21 and the electrode 31 to oxidize the surface of the silicon substrate 21 for the formation of a porous silicon layer 22. An optical semiconductor device formed of a light emitting diode or a solar cell is possessed of a Schottky junction of a porous silicon layer with a metal electrode or a P-N junction formed in the porous silicon layer.

COPYRIGHT: (C)1995,JPO

